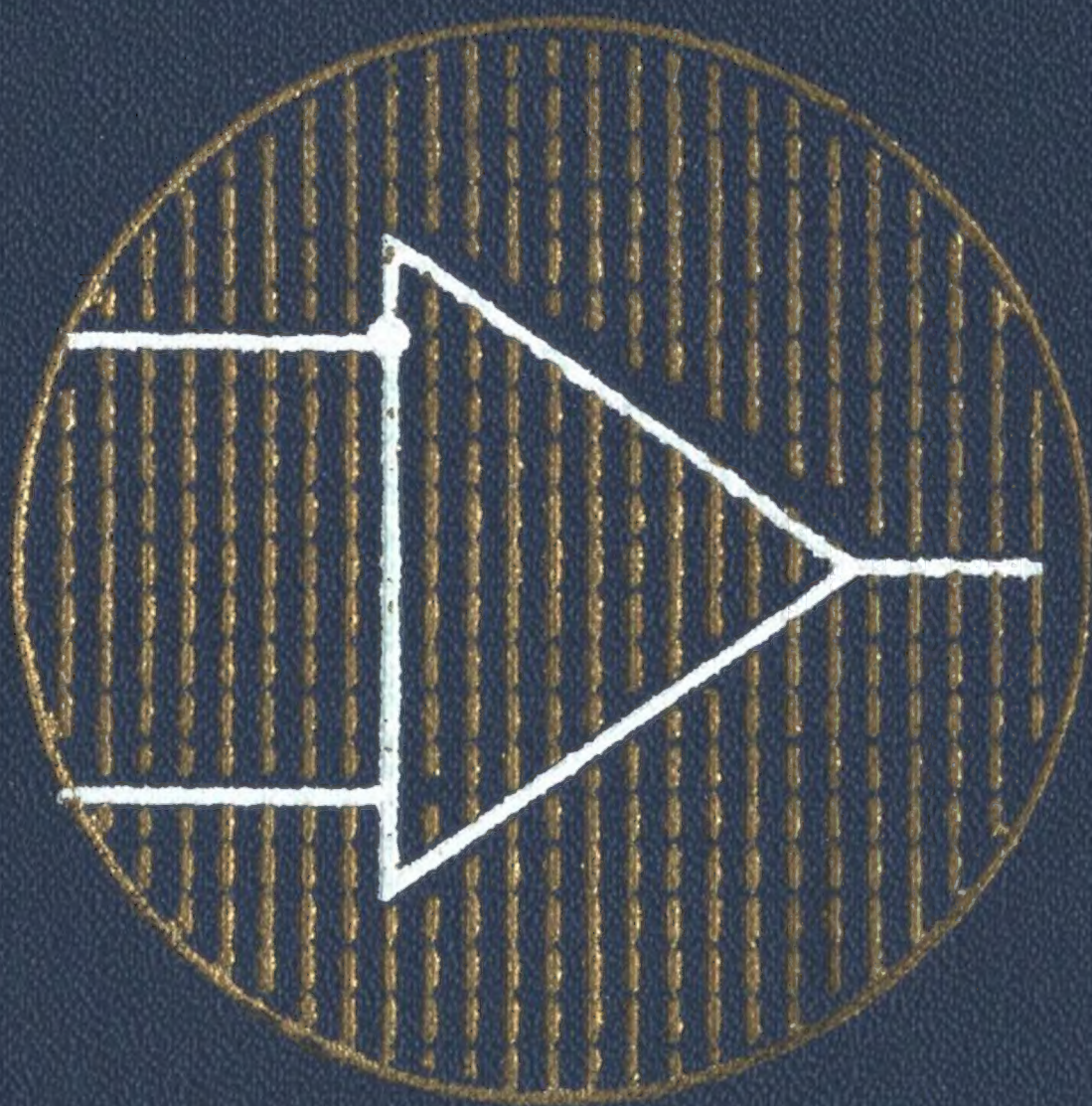


В.С. Гутников

ИНТЕГРАЛЬНАЯ ЭЛЕКТРОНИКА В ИЗМЕРИТЕЛЬНЫХ УСТРОЙСТВАХ



В.С. Гутников

ИНТЕГРАЛЬНАЯ ЭЛЕКТРОНИКА В ИЗМЕРИТЕЛЬНЫХ УСТРОЙСТВАХ

2-е издание,
переработанное и дополненное



Ленинград
ЭНЕРГОАТОМИЗДАТ
Ленинградское отделение
1988

ББК 32.85

Г97

УДК 621.317.7 : 621.382.049.77

Рецензент *Б. Я. Авдеев*

Редактор *Ю. В. Долгополова*

Гутников В. С.

Г97 Интегральная электроника в измерительных устройствах. — 2-е изд., перераб. и доп. — Л.: Энергоатомиздат. Ленингр. отд-ние, 1988. — 304 с.: ил.

ISBN 5-283-04375-4

Рассматриваются серийные микросхемы в электронных функциональных узлах и устройствах, особенности операционных усилителей, компараторов, умножителей, сведения о распространенных цифровых интегральных схемах, примеры функциональных узлов на современных отечественных микросхемах. Первое издание вышло в 1980 г. Во второе издание введены новые разделы о микропроцессорных схемах, АЦП и ЦАП.

Книга для инженеров и техников, работающих с электронно-измерительной аппаратурой, для студентов вузов.

Г $\frac{2302010000-135}{051(01)-88}$ 136—87

ББК 32.85

ISBN 5-283-04375-4

© «Энергия», 1980

© Изменения и дополнения,
Энергоатомиздат, 1988

ПРЕДИСЛОВИЕ

Настоящая книга представляет собой переработанное и дополненное второе издание вышедшей ранее (1980 г.) книги автора с аналогичным названием. За время, прошедшее после выхода первого издания, интегральная электроника продвинулась далеко вперед: значительно расширилась номенклатура и сфера применения интегральных схем (ИС) в измерительной аппаратуре. Материал книги подобран так, чтобы она по возможности соответствовала современному уровню развития электроники.

Автор надеется, что положительное влияние на книгу оказал опыт, полученный им в процессе чтения соответствующих курсов лекций в Ленинградском политехническом институте имени М. И. Калинина. Ориентация материала как на специалистов, так и на студентов соответствующих специальностей объясняет рассмотрение в книге и специальных и общих вопросов применения различных типов ИС. Вместе с тем ограниченность объема определила включение в книгу материала, относящегося только к относительно простым электронным узлам измерительной аппаратуры.

К настоящему времени уже издана обширная литература по современной интегральной электронике. Однако специалистов, интересующихся данной тематикой, настолько много, что потребность в соответствующих книгах удовлетворяется далеко не полностью. В этой связи представляется полезным издание различных взаимодополняющих монографий и учебников. Отличие данной книги от других заключается в ориентации материала на применение его в измерительной технике, в связи с чем, в частности, обращается внимание на погрешности рассматриваемых электронных узлов.

Книга в значительной степени представляет собой обобщение информации, содержащейся в различных журнальных и книжных публикациях. Вместе с тем в ней содержится и оригинальный материал, полученный автором в процессе практической работы. Чтобы не перегружать списка литературы, автор оставил в нем главным образом обобщающие издания и источники, дополняющие материал настоящей книги.

В написании отдельных глав и параграфов книги приняли участие специалисты в области микроэлектроники А. В. Клементьев (гл. 7), И. И. Рыбкин (§ 8.2), С. Л. Судьин (гл. 9 и 10).

Автор считает своим приятным долгом выразить благодарность лицам, содействовавшим написанию данной книги. Прежде всего это относится к коллегам по научной работе, общение с которыми помогло автору составить мнение по ряду рассматриваемых вопросов. Ряд товарищей способствовал написанию книги, предоставляя нужные автору справочные материалы. Большой труд по оформлению рукописи вместе с автором разделили А. В. Гутникова и В. Г. Ткачева.

Отзывы о книге, замечания и пожелания можно направлять в адрес издательства: 191065, Ленинград, Марсово поле, д. 1, Ленинградское отделение Энергоатомиздата.

Автор

ПРИМЕНЕНИЕ АНАЛОГОВЫХ ИС

Глава первая

УСИЛИТЕЛИ С ОТРИЦАТЕЛЬНОЙ ОБРАТНОЙ СВЯЗЬЮ

1.1. ИНТЕГРАЛЬНЫЕ ОПЕРАЦИОННЫЕ УСИЛИТЕЛИ

Определение. Операционным усилителем обычно называют усилитель постоянного тока, имеющий коэффициент усиления по напряжению выше тысячи.

Термин «операционный усилитель» возник в аналоговой вычислительной технике, где подобные усилители с соответствующей обратной связью применялись для моделирования различных математических операций (интегрирование, суммирование и т. д.). Появление полупроводниковых ОУ в виде интегральных схем (ИС), имеющих относительно низкую стоимость и высокие технические характеристики, привело к тому, что ОУ очень быстро стал наиболее широко применяемой, универсальной аналоговой ИС.

Принципиальные схемы интегральных ОУ содержат, как правило, один, два или три транзисторных каскада усиления напряжения (причем входной каскад всегда выполняется по дифференциальной параллельно-симметричной схеме), выходной каскад усиления тока (эмиттерный повторитель) и цепи согласования каскадов между собой.

Достаточно подробные сведения по схемотехнике интегральных операционных усилителей можно найти в работах [5, 6]. Однако для специалистов, применяющих эти усилители, более важной является информация не о принципиальной, а об эквивалентной схеме и параметрах усилителя.

Эквивалентная схема ОУ для низких частот показана на рис. 1.1. Входящие в эту схему суммирующие узлы (обозначены кружками) предполагаются идеальными: их выходное напряжение равно сумме входных напряжений, взятых с соответствующим знаком. Точно так же предполагаются идеальными масштабирующие звенья

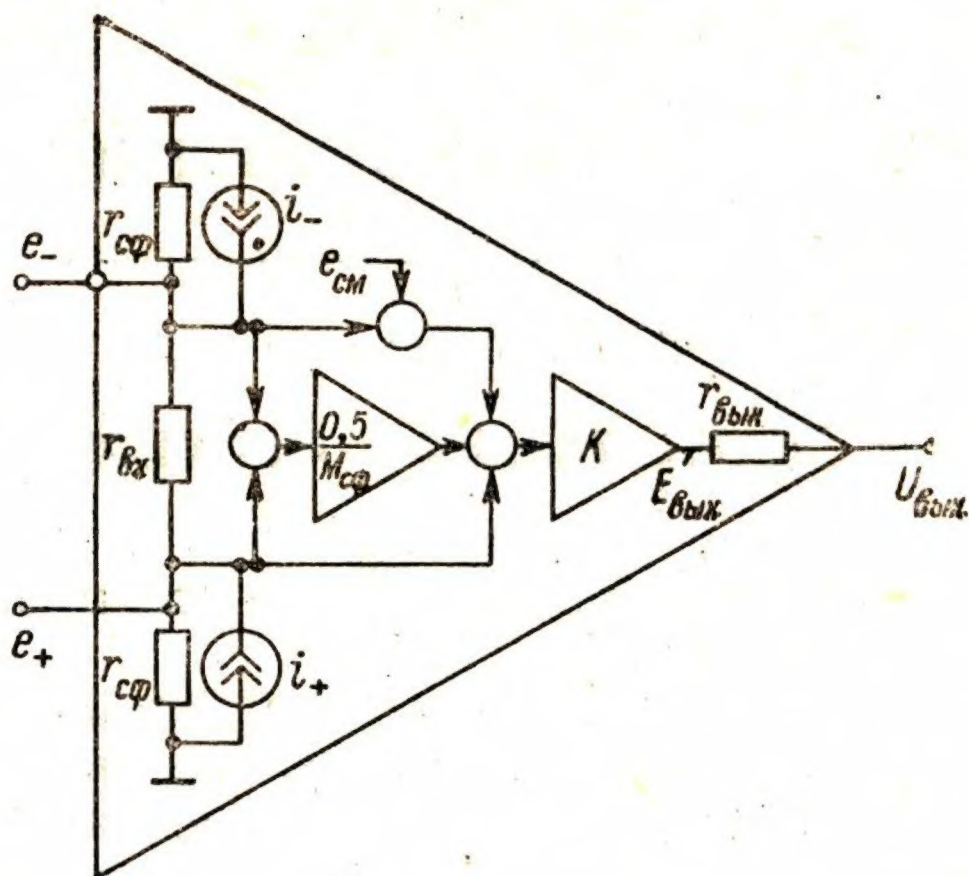


Рис. 1.1. Эквивалентная схема ОУ для низких частот

(обозначены треугольниками): их входные и выходные сопротивления так же, как и у суммирующих звеньев, равны соответственно бесконечности и нулю. Все напряжения в эквивалентной схеме рис. 1.1 отсчитываются относительно общего провода — земли.

Как видно из эквивалентной схемы, ОУ имеет два основных входа и один выход (именно так и обстоит дело в подавляющем большинстве интегральных ОУ, хотя в принципе могут быть и отличия от этого варианта). Один из входов усилителя называется инвертирующим, а другой — неинвертирующим. При работе ОУ в линейном режиме напряжение на его выходе возрастает с уменьшением напряжения на инвертирующем входе (e_-) и с увеличением напряжения на неинвертирующем входе (e_+). Для экономии места в дальнейшем будем называть инвертирующий вход И-входом, а неинвертирующий — Н-входом.

Разность напряжений на входах ОУ ($e_+ - e_-$) называют дифференциальным (разностным) входным сигналом ОУ, а полусумму этих напряжений $(e_+ + e_-)/2$ — синфазным входным сигналом.

На электрических схемах ОУ принято условно изображать в виде треугольника, одна из вершин которого служит точкой присоединения выходного вывода. Входы усилителя показывают на противоположной стороне

треугольника, причем И-вход обозначают знаком «—» или маленьким кружком.

Параметры ОУ, которые характеризуют его качество, весьма многочисленны. Укажем основные из них.

Коэффициент усиления (K) — отношение изменения выходного напряжения к вызвавшему его изменению дифференциального входного напряжения при работе усилителя на линейном участке характеристики:

$$K = \Delta U_{\text{вых}} / \Delta U_{\text{вх}},$$

где $U_{\text{вх}} = e_+ - e_-$; интегральные ОУ имеют коэффициент усиления, лежащий в диапазоне $10^3 - 10^6$.

Напряжение смещения ($e_{\text{см}}$) — дифференциальное входное напряжение ($e_+ - e_-$), при котором выходное напряжение усилителя равно нулю. Максимальное по модулю значение $e_{\text{см}}$ для усилителей, входные каскады которых выполнены на биполярных транзисторах, чаще всего составляет 3—10 мВ. У тех ОУ, у которых входной каскад строится на полевых транзисторах, напряжение смещения обычно на порядок больше, 30—100 мВ.

Типичная зависимость выходного напряжения от входного для интегрального ОУ показана на рис. 1.2. На этом рисунке поясняется смысл параметров K и $e_{\text{см}}$. На эквивалентной схеме рис. 1.1 коэффициент усиления K отражен в виде коэффициента передачи безынерционного звена, на вход которого подается разность входных сигналов ($e_+ - e_-$), а напряжение смещения $e_{\text{см}}$ показано в виде дополнительного источника сигнала, суммируемого с напряжением e_- (поскольку $e_{\text{см}}$ может иметь любую

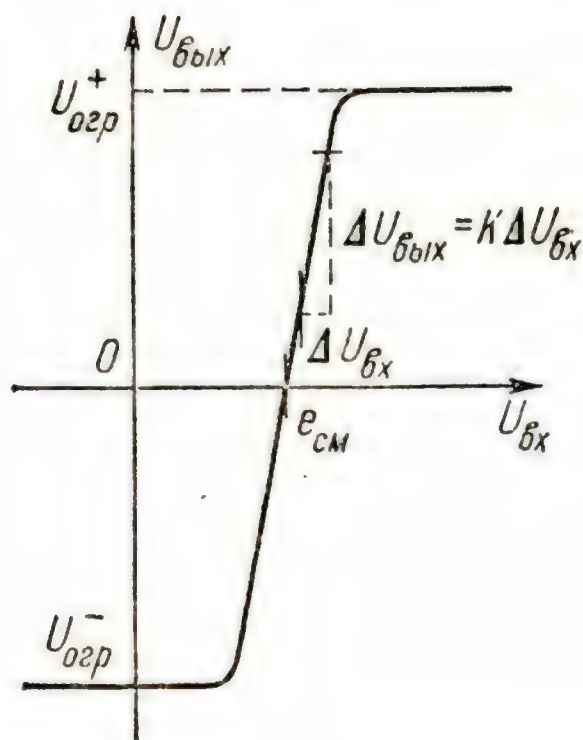


Рис. 1.2. Амплитудная характеристика ОУ

полярность, то в принципе безразлично, к какому сигналу, e_- или e_+ , добавлять $e_{см}$).

Средний входной ток ($i_{вх}$) — среднеарифметическое значение токов Н- и И-входов усилителя, измеренных при таком входном напряжении $U_{вх}$, при котором выходное напряжение $U_{вых}$ равно нулю. На эквивалентной схеме рис. 1.1 входные токи отражены в виде источников тока i_+ и i_- . Средний входной ток интегральных усилителей с входными каскадами на биполярных транзисторах обычно лежит в диапазоне 0,01—1 мкА. Такие малые значения $i_{вх}$ обеспечиваются за счет работы входных транзисторов ОУ в режиме очень малых коллекторных токов. Дальнейшее снижение входных токов (до 1 нА и меньше) достигается при использовании полевых транзисторов во входных каскадах ОУ.

Разность входных токов ($\Delta i_{вх}$) — абсолютное значение разности токов двух входов усилителя $|i_+ - i_-|$, измеренных тогда, когда напряжение на выходе усилителя равно нулю. Этот разностный ток в значительной степени говорит о том, насколько велика несимметрия входного каскада ОУ. Если значение $\Delta i_{вх}$ близко к нулю, то влияние входных токов i_+ и i_- на входное напряжение ОУ можно существенно уменьшить, устанавливая одинаковыми эквивалентные проводимости внешних цепей, присоединенных к Н- и И-входам ОУ. Обычно $\Delta i_{вх}$ составляет 20—50 % $i_{вх}$.

Входное сопротивление ($r_{вх}$) — сопротивление со стороны одного из входов ОУ, в то время как другой заземлен. В некоторых случаях это сопротивление называют входным сопротивлением для дифференциального сигнала, с тем чтобы отличить его от входного сопротивления для синфазного сигнала. Входное сопротивление ОУ может составлять 10^3 — 10^6 Ом и более.

Входное сопротивление для синфазного сигнала ($r_{сф}$) определяют как отношение приращения синфазного напряжения к приращению среднего тока усилителя. Величина $r_{сф}$ обычно на 1—2 порядка и более превышает $r_{вх}$.

На эквивалентной схеме рис. 1.1 входное сопротивление $r_{вх}$ показано в виде сопротивления, включенного между входами усилителя, а сопротивление $r_{сф}$ — в виде двух сопротивлений, включенных параллельно источникам токов i_+ и i_- .

Коэффициент ослабления синфазного сигнала ($M_{сф}$) — отношение коэффициента усиления K к коэф-

фициенту передачи синфазного сигнала. Коэффициент передачи синфазного сигнала при этом определяется как отношение изменения выходного напряжения к вызвавшему его изменению синфазного входного напряжения. Коэффициент ослабления синфазного сигнала может быть определен и по-другому: как отношение синфазного сигнала к вызванному этим сигналом изменению напряжения смещения усилителя. Часто употребляется логарифмическая мера для определения коэффициента ослабления синфазного сигнала $M'_{сф} = 20 \lg |M_{сф}|$. Обычно для интегральных ОУ величина $M'_{сф} = 60 \div 100$ дБ.

Тракт передачи синфазного сигнала на эквивалентной схеме рис. 1.1 показан в виде сумматора входных сигналов e_+ и e_- и безынерционного звена с коэффициентом передачи $0,5/M_{сф}$, напряжение с выхода которого, равное обусловленному синфазным сигналом изменению напряжения смещения, подается через другой сумматор на вход основного усилительного звена.

Коэффициент влияния неустойчивости источника питания (K_n) — отношение изменения напряжения смещения к вызвавшему его изменению одного из питающих напряжений ΔU_n (иногда влияние неустойчивости источников положительного и отрицательного питающих напряжений характеризуют отдельными коэффициентами влияния). Этот коэффициент чаще всего равен $2 \cdot 10^{-5} — 2 \cdot 10^{-4}$, что соответствует 20—200 мкВ/В.

Выходное сопротивление ОУ ($r_{вых}$) определяется точно так же, как и для любого другого усилителя и составляет обычно величину, лежащую в диапазоне от нескольких десятков до нескольких сотен ом.

Динамические свойства ОУ определяются обычно двумя параметрами: частотной полосой и скоростью изменения выходного сигнала.

Частотная полоса ОУ определяется, как правило, частотой единичного усиления f_1 , т. е. частотой, на которой коэффициент усиления ОУ уменьшается до единицы. Значения f_1 у большинства интегральных ОУ лежат в диапазоне от десятых долей мегагерца до нескольких десятков мегагерц.

Максимальная скорость нарастания выходного напряжения ОУ (v) определяется при подаче на его вход импульса напряжения прямоугольной формы. Для типовых

интегральных ОУ максимальная скорость нарастания лежит в диапазоне 0,3—50 В/мкс. Так как наибольшая скорость изменения синусоидального сигнала пропорциональна амплитуде и частоте этого сигнала, то ограничение скорости изменения выходного сигнала ОУ приводит к ограничению амплитуды выходного неискаженного гармонического сигнала на высоких частотах.

Параметры ОУ зависят от температуры окружающей среды.

Температурный дрейф напряжения смещения для интегральных ОУ со входными каскадами на биполярных транзисторах составляет обычно 5—20 мкВ/К.

Для усилителей, входные каскады которых построены на полевых или на составных биполярных транзисторах, температурный дрейф напряжения смещения лежит в диапазоне 20—100 мкВ/К.

Температурные изменения входных токов ОУ имеют различный характер в зависимости от типа транзисторов, использованных во входных каскадах. В ОУ с входными каскадами на биполярных транзисторах входной ток уменьшается при увеличении температуры (это объясняется тем, что коэффициент усиления транзистора возрастает, в то время как коллекторный ток остается постоянным). При увеличении температуры от 20 до 125 °С входной ток ОУ на биполярных транзисторах уменьшается почти в три раза и примерно во столько же раз возрастает при уменьшении температуры от 20 до —60 °С.

В усилителях, входные каскады которых выполнены на полевых транзисторах, входной ток возрастает с увеличением температуры. В этом случае входной ток — это в основном ток запертого $p-n$ -перехода, который, как известно, возрастает примерно в 2 раза при увеличении температуры на 10 К.

Температурное изменение разности входных токов носит такой же характер, что и температурное изменение среднего входного тока: в ОУ с входными каскадами на биполярных транзисторах разность входных токов уменьшается с увеличением температуры, а в ОУ с входными каскадами на полевых транзисторах — возрастает. Вследствие неидентичности параметров транзисторов входного каскада разность входных токов ОУ может изменяться с относительным температурным коэффициентом, в 1,5—2 раза большим, чем относительный ТК среднего входного тока ОУ.

Температурный коэффициент коэффициента усиления ОУ может быть как положительным, так и отрицательным в зависимости от температуры и типа ОУ. В полном диапазоне допустимых температур окружающей среды коэффициент усиления ОУ изменяется обычно не более чем в 3—5 раз.

Частотная коррекция ОУ обычно осуществляется с помощью подключения конденсаторов и резисторов к соответствующим зажимам ОУ. Назначение частотной коррекции — предотвращать автоколебания выходного сигнала при охвате усилителя цепью отрицательной обратной связи (ООС). Причина автоколебаний — нежелательные фазовые сдвиги в усилителе и цепи ООС, вследствие чего отрицательная обратная связь на некоторой частоте приобретает свойства положительной обратной связи.

Чем сложнее усилитель и чем выше его коэффициент усиления, тем более склонен он к самовозбуждению (самовозбуждение может возникать даже без цепи ООС — за счет паразитных емкостей между входом и выходом).

Цепи коррекции снижают коэффициент усиления ОУ на той частоте, на которой фазовый сдвиг в замкнутом контуре равен 360° (коррекция на отставание по фазе), или уменьшают сдвиг фаз на тех частотах, на которых коэффициент усиления в замкнутом контуре больше единицы (коррекция на опережение по фазе).

Рекомендуемые для различных конкретных ОУ цепи коррекции обычно рассчитываются еще на стадии проектирования ОУ, и затем параметры этих цепей приводятся в руководствах по применению ОУ.

Ряд ОУ имеет встроенные цепи частотной коррекции, реализованные, как правило, на основе МОП-конденсаторов, формируемых в кристалле одновременно с другими элементами усилителя. К таким усилителям относятся, в частности, ОУ типов К140УД6, К140УД7, К140УД8, К544УД1. Наличие внутренней частотной коррекции является существенным достоинством при эксплуатации усилителя, хотя и не позволяет в полной мере использовать динамические свойства усилителя при малых значениях коэффициента отрицательной обратной связи β_0 (внутренняя коррекция рассчитана на введение глубокой ООС, вплоть до $\beta_0 = 1$).

Устойчивость усилителя, охваченного цепью отрицательной обратной связи, может существенно ухудшиться,

если он нагружен на полное сопротивление, имеющее емкостный характер. В подобных случаях рекомендуется для предотвращения самовозбуждения подключать к выходному зажиму ОУ (внутри контура обратной связи) резистор сопротивлением 50—100 Ом.

1.2. РАСЧЕТ ЦЕПЕЙ, СОДЕРЖАЩИХ ОУ, С ПОМОЩЬЮ НАПРАВЛЕННЫХ ГРАФОВ

Направленный граф состоит из узлов (вершин) и направленных ветвей и представляет собой топологическую модель системы линейных уравнений. Иначе говоря, граф — это один из способов изображения системы линейных уравнений. По сравнению с традиционным способом представления и решения системы уравнений графы позволяют более наглядно показать взаимовлияние различных переменных, входящих в уравнения.

Для получения системы уравнений, на основе которых строится граф, применимы любые известные способы. В частности, расчет пассивных электрических цепей удобно вести методом узловых напряжений. На рис. 1.3, а показан участок электрической цепи, прилегающий к узлу, обозначенному буквой j . В соответствии с первым законом Кирхгофа для этого узла можно записать:

$$I_j + (U_1 - U_j)Y_1 + (U_2 - U_j)Y_2 + \dots + (U_n - U_j)Y_n - U_j Y_0 = 0, \quad (1.1)$$

где I_j — выходной ток источника тока, присоединенного к узлу j (задающий ток); Y_0 — проводимость ветви, соединяющей рассматриваемый j -й узел с нулевым узлом, относительно которого ведется отсчет всех напряжений; $U_1, \dots, U_n$; $Y_1, \dots, Y_n$ — соответственно напряжения в раз-

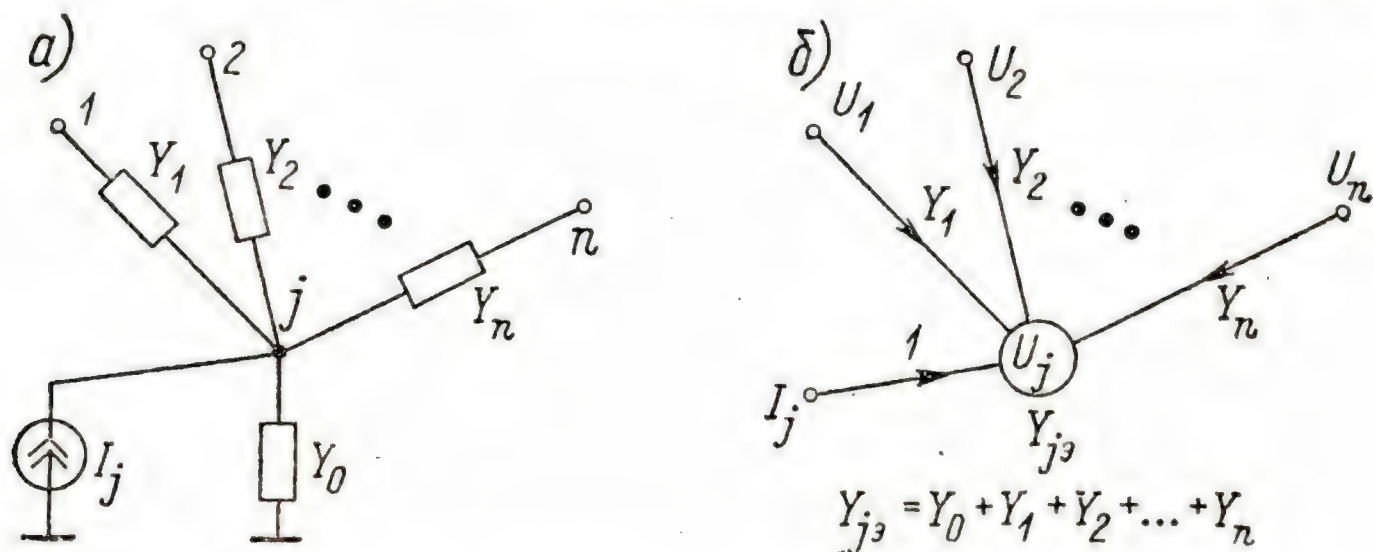


Рис. 1.3. Схема участка электрической цепи (а) и соответствующий ей граф (б)

личных узлах цепи и проводимости ветвей, соединяющих эти узлы с рассматриваемым j -м узлом. Перепишем (1.1) в следующем виде

$$Y_{j\bar{0}} U_j = I_j + Y_1 U_1 + Y_2 U_2 + \dots + Y_n U_n, \quad (1.2)$$

где $Y_{j\bar{0}} = Y_0 + Y_1 + \dots + Y_n$ — эквивалентная проводимость j -го узла, равная сумме всех проводимостей, присоединенных к этому узлу.

Рис. 1.3, б показывает граф цепи рис. 1.3, а, составленный на основании уравнения (1.2). Узлы (вершины) этого графа соответствуют задающему току и узловым напряжениям цепи, а направленные ветви указывают, от каких переменных зависит в данном случае напряжение U_j . Выражения (буквенные или численные), написанные возле ветвей, называются коэффициентами передачи (весами) ветвей и показывают значимость различных переменных в уравнении, соответствующем рассматриваемому узлу. Для графа рис. 1.3, б коэффициенты передачи ветвей — это коэффициенты уравнения (1.2).

Следует заметить, что существуют различные типы графов, отличающиеся друг от друга исходными правилами, с помощью которых устанавливают соответствие элементов графа элементам исходного уравнения. В частности, граф рис. 1.3, б — это так называемый обобщенный сигнальный граф [7]. Особенностью этого графа является наличие взвешенных узлов. Взвешенный узел обозначается на графе кружком, внутри которого пишется обозначение неизвестного, соответствующего этому узлу. Вес узла записывается возле кружка и показывает коэффициент, стоящий перед неизвестным в исходном уравнении.

Узлы графа, которые не имеют входящих ветвей, называются истоками (невзвешенными узлами). В обобщенном сигнальном графе истоки обозначают точками и их веса на графе не указывают.

Граф ОУ может быть построен исходя из его эквивалентной схемы рис. 1.1. Однако в таком полном виде, как на рис. 1.1, эквивалентная схема ОУ используется редко. Это объясняется тем, что во многих случаях не требуется учитывать всего многообразия факторов, влияющих на выходное напряжение ОУ. Более того, даже когда ставится цель рассмотреть влияние всех этих факторов, часто оказывается удобным учитывать их поочередно, используя каждый раз упрощенную эквивалент-

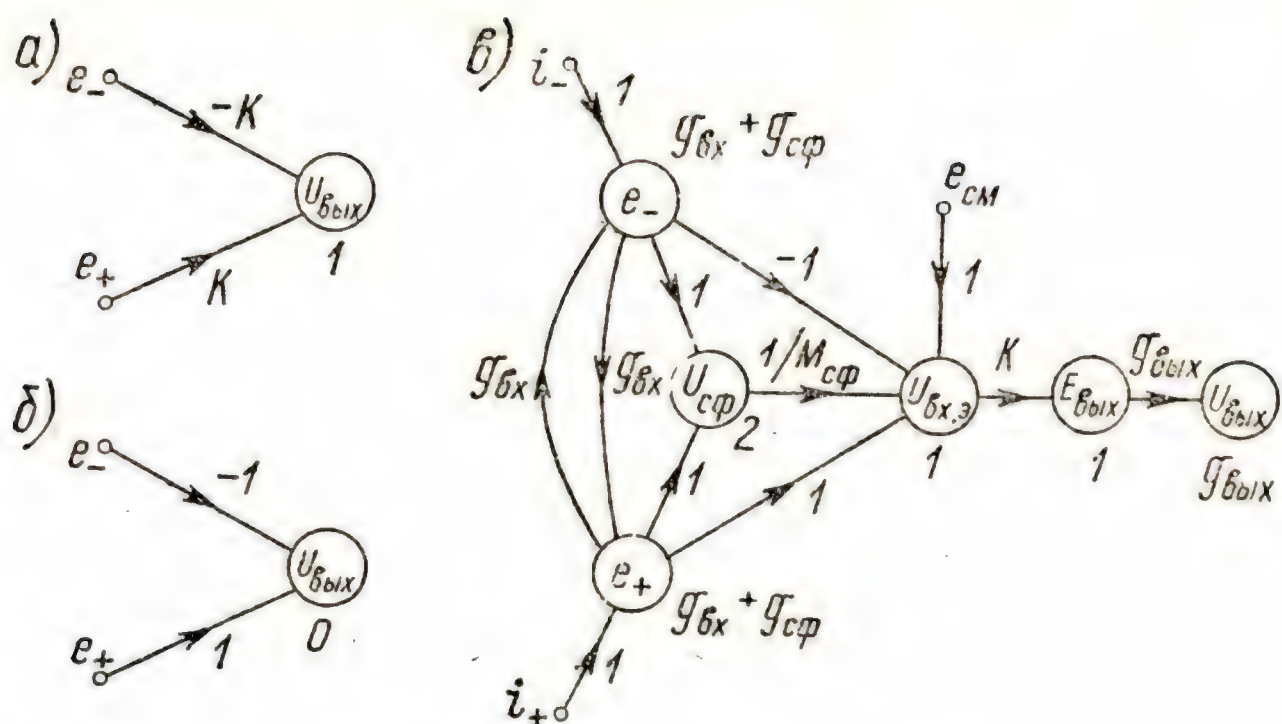


Рис. 1.4. Варианты графов ОУ

ную схему, содержащую лишь минимальный набор необходимых элементов. Это упрощает анализ за счет исключения из рассмотрения погрешностей второго порядка.

Очень часто при определении свойств некоторой цепи считают ОУ идеальным во всех отношениях за исключением не равного бесконечности коэффициента усиления. В этом случае уравнение, описывающее работу ОУ, приобретает вид

$$U_{\text{вых}} = Ke_+ - Ke_- \quad (1.3)$$

Граф этого уравнения показан на рис. 1.4, а.

Уравнение (1.3) может быть записано по-другому

$$(1/K) U_{\text{вых}} = e_+ - e_- \quad (1.4)$$

Для идеального ОУ $K = \infty$, и тогда коэффициент перед $U_{\text{вых}}$ в (1.4) обращается в нуль. Соответственно граф идеального ОУ может быть показан так, как это сделано на рис. 1.4, б.

Для справки на рис. 1.4, в приведен граф, соответствующий полной эквивалентной схеме рис. 1.1.

Пример составления графа. Пусть нам требуется определить зависимость $U_{\text{вых}}$ от $U_{\text{вх}}$ для цепи, схема которой показана на рис. 1.5, а, при условии, что входящий в эту цепь ОУ можно считать идеальным. Пользуясь методом узловых напряжений и принимая во внимание уравнение идеального ОУ, можно составить систему уравнений

$$(G_1 + G_2) e_- = G_1 U_{\text{вх}} + G_2 U_{\text{вых}};$$

$$(G_3 + G_4) e_+ = G_4 U_{\text{вых}};$$

$$0 \cdot U_{\text{вых}} = e_+ - e_-;$$

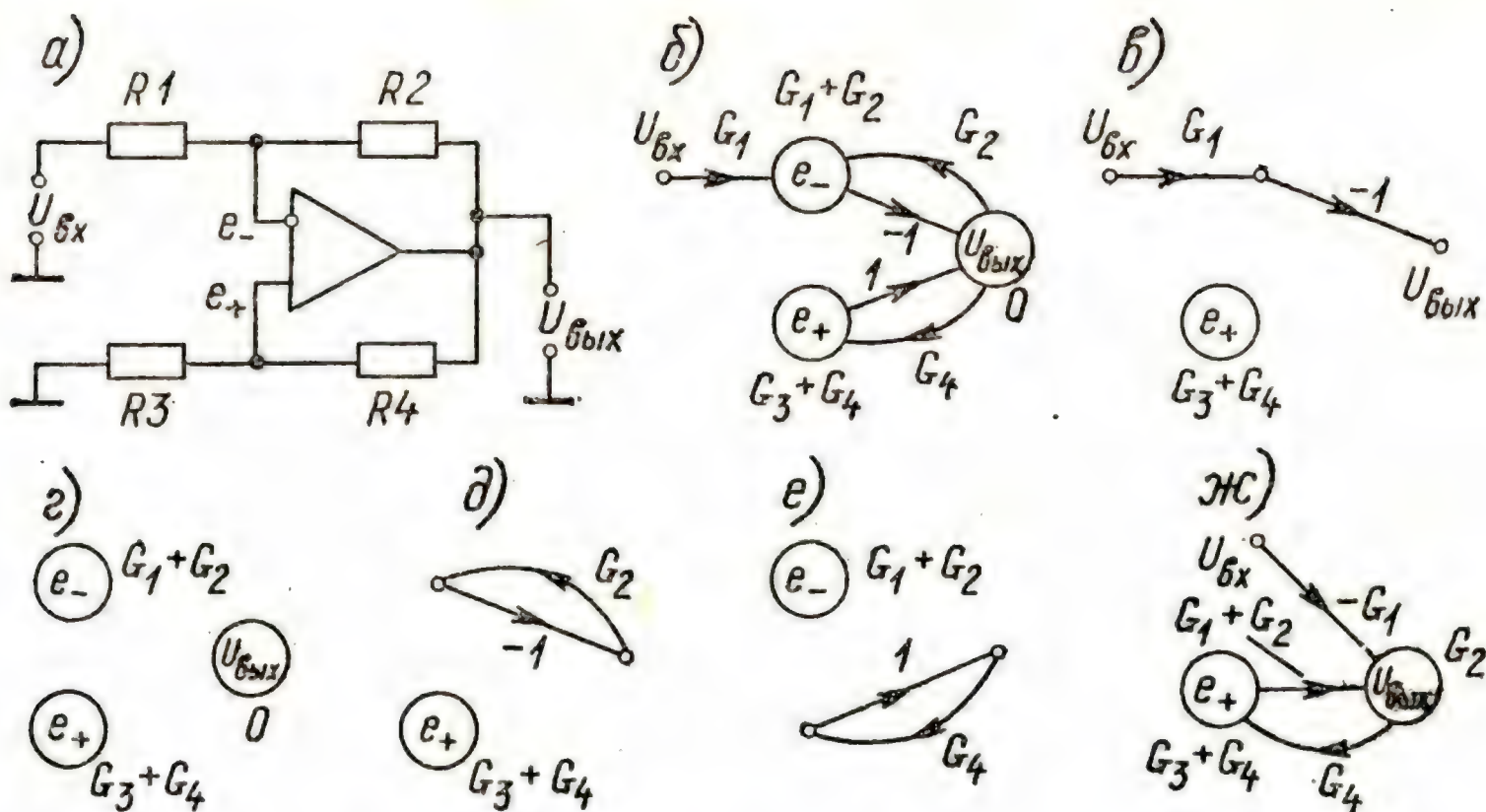


Рис. 1.5. Пример расчета активной цепи с помощью графа

где символом G с определенным индексом обозначена проводимость соответствующего резистора. Граф, соответствующий этой системе уравнений, показан на рис. 1.5, б.

Нетрудно увидеть сходство принципиальной схемы рис. 1.5, а и графа рис. 1.5, б. Подобное сходство позволяет при небольшом опыте рисовать граф, исходя непосредственно из анализируемой схемы, без составления системы уравнений.

Решение графа, аналогичное решению системы линейных уравнений, проводится следующим образом. Незвестный сигнал X_q , соответствующий одному из взвешенных узлов графа, определяется в виде линейной комбинации всех n известных параметров a_k , представленных на графе в виде невзвешенных узлов (источков):

$$X_q = \sum_{k=1}^n W_{kq} a_k. \quad (1.5)$$

Коэффициенты W_{kq} определяются в свою очередь по формуле Мэсона [7]:

$$W_{kq} = \sum_{i=1}^m P_i \Delta_i / \Delta, \quad (1.6)$$

где P_i — коэффициент передачи i -го пути от узла a_k к узлу X_q ; m — общее число таких путей; Δ_i — определитель части графа, не касающейся i -го пути; Δ — определитель полного графа.

Поясним упомянутые здесь термины. Путь — это последовательность однонаправленных ветвей. Путь не может проходить дважды через один и тот же узел. Коэффициент передачи пути равен произведению коэффициентов передачи всех входящих в него ветвей. Замкнутый путь называется контуром. Контур, состоящий всего из одной ветви, носит название петли. Петлю, охватывающую некоторый узел обобщенного графа, можно исключить, уменьшив вес узла на коэффициент передачи петли.

Часть графа, не касающаяся i -го пути, может быть получена исключением из графа всех узлов, через которые проходит данный путь, а также всех ветвей, входящих в эти узлы и выходящих из них.

Определитель графа Δ равен сумме определителей δ_j всех входящих в него элементарных графов

$$\Delta = \sum \delta_j.$$

Элементарный граф — это совокупность не касающихся друг друга контуров и взвешенных узлов, через которые не проходят эти контуры. Под некасающимися контурами при этом понимают контуры, не имеющие общих узлов.

Граф может содержать достаточно много элементарных графов. Если, например, граф содержит два некасающихся контура, то в нем можно выделить четыре элементарных графа: первый — не содержащий контуров и состоящий только из взвешенных узлов; второй и третий элементарные графы будут содержать по одному контуру, дополненному соответствующими взвешенными узлами, а в четвертый войдут оба контура.

Определитель элементарного графа δ_j вычисляется как произведение весов входящих в него узлов и взятых с обратным знаком коэффициентов передачи контуров. Если при нахождении определителя Δ_i , соответствующего i -му пути P_i , выяснится, что этот путь проходит через все взвешенные узлы графа, то принимается, что $\Delta_i = 1$.

Пример решения рассмотрим применительно к графу рис. 1.5, б: найдем напряжение $U_{\text{вых}}$. Граф в данном случае содержит только один невзвешенный узел $U_{\text{вх}}$. Поэтому сумма в формуле (1.5) будет содержать единственное слагаемое

$$U_{\text{вых}} = W U_{\text{вх}}.$$

При нахождении коэффициента W учитываем, что от узла $U_{\text{вх}}$ до узла $U_{\text{вых}}$ ведет единственный путь, состоящий из двух ветвей с коэффициентом передачи G_1 и -1 (рис. 1.5, в). Соответственно коэффициент передачи этого пути определяется равенством $P_1 =$

$= G_1 \cdot (-1)$. Если исключить из исходного графа (рис. 1.5, б) все узлы, через которые проходит этот путь ($U_{вх}, e_-, U_{вых}$), а также все ветви, которые входят в эти узлы или выходят из них, то останется лишь один взвешенный узел e_+ (рис. 1.5, в). Таким образом, соответствующий рассматриваемому пути определитель будет равен весу этого узла: $\Delta_1 = G_3 + G_4$.

Для нахождения определителя Δ , соответствующего полному исходному графу (рис. 1.5, б), выделим все содержащиеся в нем элементарные графы. Эти элементарные графы показаны на рис. 1.5, г, д, е. Первый из них (рис. 1.5, г) состоит из трех взвешенных узлов, и его определитель равен произведению весов этих узлов: $\delta_1 = (G_1 + G_2)(G_3 + G_4) \cdot 0$. Второй и третий элементарные графы (рис. 1.5, д и е) содержат по одному контуру и одному взвешенному узлу, так что определители этих элементарных графов можно найти, умножив взятый с обратным знаком коэффициент передачи контура на вес входящего в элементарный граф узла:

$$\delta_2 = -(-1)G_2(G_3 + G_4); \quad \delta_3 = -1 \cdot G_4(G_1 + G_2).$$

Воспользовавшись формулой Мэсона (1.6) и учитывая, что $G_k = 1/R_k$, окончательно получаем

$$\frac{U_{вых}}{U_{вх}} = \frac{P_1 \Delta_1}{\delta_1 + \delta_2 + \delta_3} = \frac{-R_2/R_1}{1 - (R_2/R_1 + 1)/(R_4/R_3 + 1)}.$$

Напомним, что метод графов применим для расчета только линейных или линеаризованных цепей. Для схемы, показанной на рис. 1.5, а, линейный режим работы может быть обеспечен при условии, что коэффициент отрицательной обратной связи превышает коэффициент положительной обратной связи, т. е.

$$R_1/(R_1 + R_2) > R_3/(R_3 + R_4).$$

На рис. 1.5, ж приведен еще один вариант графа для схемы рис. 1.5, а. В данном графе учитывается тот факт, что в идеальном ОУ, работающем в линейном режиме, потенциалы И- и Н-входов равны: $e_- = e_+$. Поэтому в принципе можно не вводить в граф узел e_- . Это упрощает граф и облегчает его решение. Граф рис. 1.5, ж менее нагляден, чем граф рис. 1.5, б, но после небольшой практики его применение не составляет труда и позволяет экономить время при анализе сложных схем, содержащих несколько ОУ. Правила составления графа рис. 1.5, ж следующие. Идеальный ОУ отображается на графе в виде двух узлов: $U_{вых}$ и e_+ (напоминаем, что $e_- = e_+$). Если $e_+ = 0$ (Н-вход заземлен), то узел e_+ в графе отсутствует. Вес узла $U_{вых}$ равен проводимости цепи, соединяющей выход и И-вход ОУ. Коэффициент передачи ветви от e_+ до $U_{вых}$ равен сумме проводимости всех ветвей, присоединенных к И-входу. Коэффициенты передачи ветвей, выходящих из узлов, соответствующих источникам сигналов, присоединенным через резисторы к И-входу ОУ,

равны взятым с обратным знаком проводимостям этих резисторов. Для остальных узлов графа веса узлов и коэффициенты передачи входящих в них ветвей определяются методом узловых напряжений.

1.3. ИНВЕРТИРУЮЩИЙ И НЕИНВЕРТИРУЮЩИЙ УСИЛИТЕЛИ

Схемы инвертирующего и неинвертирующего усилителей, основанные на применении операционных усилителей (ОУ), показаны на рис. 1.6, а, б. В обеих схемах ОУ охвачен отрицательной обратной связью (ООС) по напряжению: на И-вход ОУ подается часть выходного напряжения. В случае инвертирующего усилителя (рис. 1.6, а) входной сигнал и сигнал ООС суммируются с помощью резисторов R_1 и R_2 . Такая обратная связь называется параллельной. Обратная связь, используемая в неинвертирующем усилителе, носит название последовательной: здесь дифференциальное входное напряжение ОУ образуется непосредственно как разность входного напряжения и напряжения обратной связи.

Графы инвертирующего и неинвертирующего усилителей показаны на рис. 1.6, в, г. Использован упрощенный граф ОУ (рис. 1.4, а), учитывающий лишь конечное значение коэффициента усиления K . Коэффициент обратной связи для обеих схем определяется одним выражением

$$\beta = \frac{R_1}{R_1 + R_2} \quad (1.7)$$

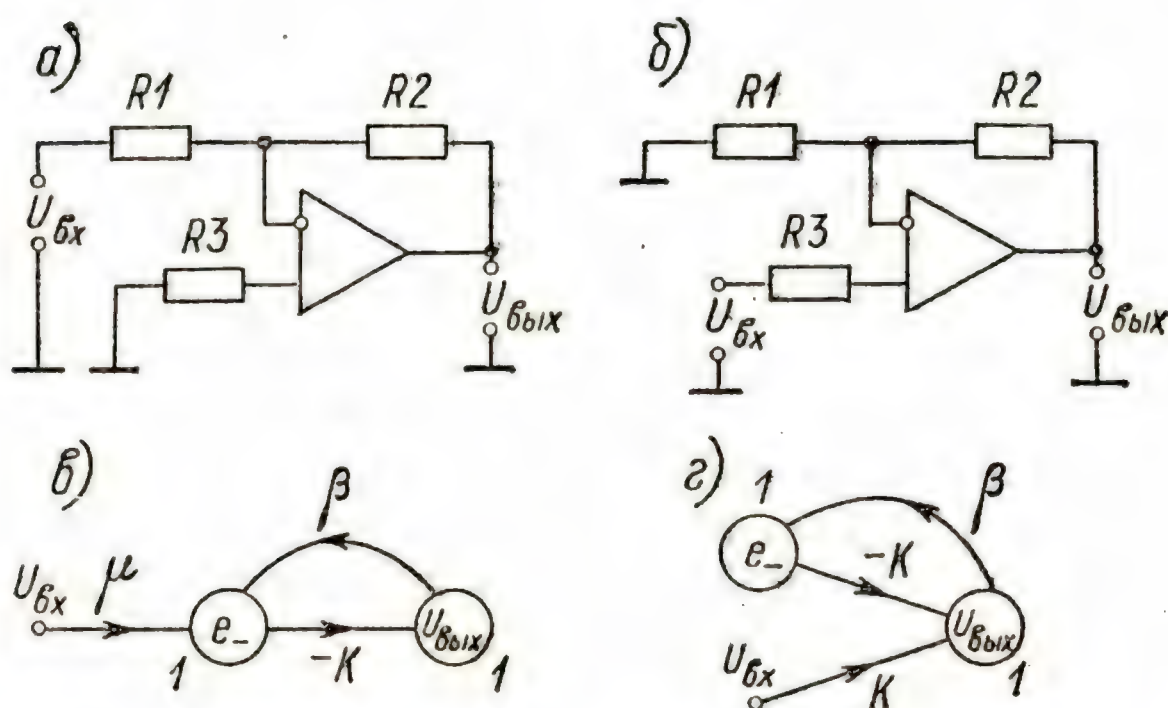


Рис. 1.6. Схемы инвертирующего (а) и неинвертирующего (б) усилителей на основе ОУ и соответствующие им графы (в и г)

В инвертирующем усилителе входное напряжение $U_{вх}$ проходит на И-вход ОУ с коэффициентом

$$\mu = \frac{R_2}{R_1 + R_2} \quad (1.8)$$

Учитывая (1.7) и (1.8), из графов рис. 1.6, в, г нетрудно получить формулы для коэффициентов усиления инвертирующего $K_{и}$ и неинвертирующего $K_{н}$ усилителей:

$$K_{и} = - \frac{\mu K}{K\beta + 1} = - \frac{R_2}{R_1} \frac{1}{1 + 1/(K\beta)}; \quad (1.9)$$

$$K_{н} = \frac{K}{K\beta + 1} = \left(\frac{R_2}{R_1} + 1 \right) \frac{1}{1 + 1/(K\beta)}. \quad (1.10)$$

Если $K\beta \gg 1$, то

$$K_{и} = - \frac{R_2}{R_1}; \quad (1.11)$$

$$K_{н} = \frac{R_2}{R_1} + 1. \quad (1.12)$$

Важным частным случаем неинвертирующего усилителя является *повторитель напряжения*, т. е. усилитель с коэффициентом ООС β и коэффициентом усиления $K_{н}$, равными единице. Для его построения достаточно выход ОУ непосредственно соединить с И-входом, а на Н-вход подать входной сигнал. Тогда $R_2 = 0$, $R_1 = \infty$ и из (1.12) получаем $K_{н} = 1$. Повторитель напряжения применяется в тех случаях, когда необходимо повысить входное сопротивление или снизить выходное сопротивление некоторого электронного узла.

Погрешности усилителей определяются неточностью используемых резисторов и неидеальностью операционного усилителя. Из соотношения (1.11) нетрудно получить следующее равенство:

$$\frac{\Delta K_{и}}{K_{и}} = \frac{\Delta R_2}{R_2} - \frac{\Delta R_1}{R_1}.$$

Таким образом, относительная мультипликативная погрешность инвертирующего усилителя, вызванная неточностью резисторов R_2 и R_1 , равна разности относительных погрешностей этих резисторов:

$$\gamma_{и}[\Delta R_1, \Delta R_2] = \gamma_{R_2} - \gamma_{R_1}.$$

Для неинвертирующего усилителя соответственно получим

$$\gamma_H [\Delta R_1, \Delta R_2] = \frac{R_2}{R_1 + R_2} (\gamma_{R2} - \gamma_{R1}).$$

Как видим, для снижения погрешностей усилителей следует использовать по возможности точные резисторы и стремиться к тому, чтобы относительные погрешности резисторов R_1 и R_2 были одинаковы. В частности, желательно применять резисторы с одинаковыми (по модулю и знаку) температурными коэффициентами.

Относительная погрешность от изменения коэффициента усиления ОУ K может быть найдена исходя из формул (1.9) и (1.10). Для инвертирующего и неинвертирующего усилителей эта погрешность имеет одинаковые значения

$$\gamma_H [\Delta K] = \gamma_H [\Delta K] = \frac{\gamma_K}{K\beta + 1}. \quad (1.13)$$

Из соотношения (1.13) следует важный вывод: погрешность усилителя с обратной связью, вызванная нестабильностью коэффициента усиления ОУ, тем меньше, чем больше петлевое усиление $K\beta$.

Коэффициенты усиления неинвертирующего и инвертирующего усилителей меньше коэффициентов усиления примененных операционных усилителей примерно в $(K\beta + 1)$ раз. Это следует из (1.9) и (1.10). Причем для неинвертирующего усилителя это соотношение выдерживается точно, а для инвертирующего оно тем точнее, чем ближе к единице коэффициент μ . Погрешность усилителей из-за нестабильности коэффициента K в соответствии с (1.13) также уменьшается пропорционально значению $K\beta + 1$. Следовательно, можно считать, что во сколько раз коэффициент усиления усилителя с ООС меньше коэффициента усиления K , во столько же раз погрешность усилителя меньше вызвавшей ее погрешности коэффициента усиления ОУ:

$$\frac{\gamma_H [\Delta K]}{\gamma_K} = \frac{K_H}{K}; \quad \frac{\gamma_H [\Delta K]}{\gamma_K} \approx \frac{K_H}{K}.$$

Пусть, например, в рассматриваемом диапазоне температур коэффициент усиления ОУ, исходно равный 10^5 , может изменяться на $\pm 50\%$. Если на основе этого ОУ построен инвертирующий или неинвертирующий усили-

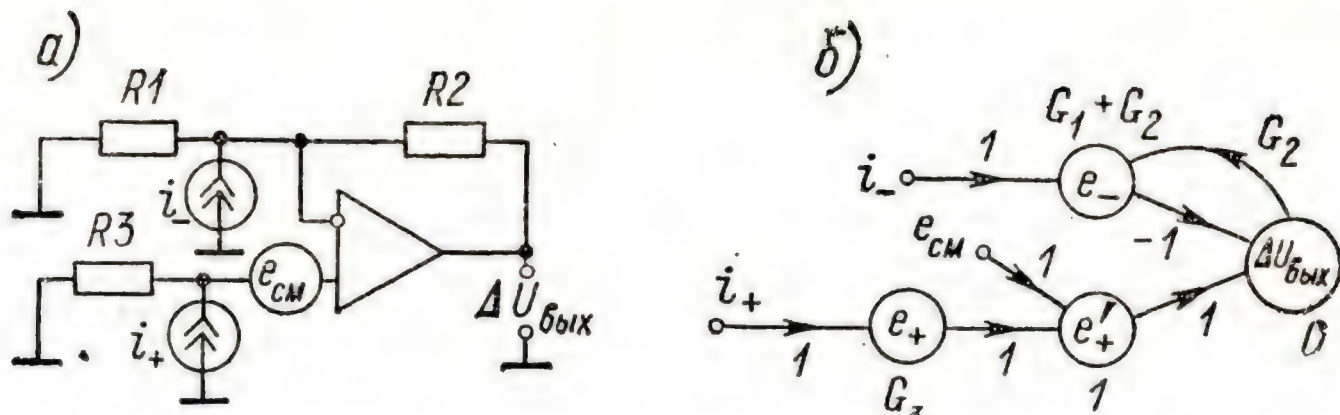


Рис. 1.7. Схема для определения погрешности усилителя от напряжения смещения и входных токов ОУ (а) и соответствующий граф (б)

тель с коэффициентом усиления 100, то указанная нестабильность вызовет погрешность усилителя, равную $\pm 50 \times \times 100/10^5 = \pm 0,05 \%$.

Для определения погрешностей, вызванных напряжением смещения $e_{см}$ и входными токами i_+ и i_- ОУ, рассмотрим схему, показанную на рис. 1.7, а. Исходя из графа этой схемы (рис. 1.7, б), находим составляющую выходного напряжения $\Delta U_{вых}$ инвертирующего и неинвертирующего усилителей, обусловленную $e_{см}$, i_+ и i_- :

$$\Delta U_{вых} = \frac{R_1 + R_2}{R_1} \left(e_{см} + i_+ R_3 - i_- \frac{R_1 R_2}{R_1 + R_2} \right). \quad (1.14)$$

Резистор R_3 вводится в усилитель с целью уменьшить погрешность от входных токов ОУ. Из (1.14) видно, что в случае равенства токов i_+ и i_- полная коррекция погрешностей от этих токов достигается при равенстве сопротивления резистора R_3 сопротивлению параллельно включенных резисторов R_1 и R_2 :

$$R_3 = R_1 \parallel R_2 = \frac{R_1 R_2}{R_1 + R_2}. \quad (1.15)$$

Однако в общем случае входные токи ОУ не равны друг другу, имеется не равный нулю разностный входной ток $\Delta i = i_+ - i_-$. Поэтому с учетом (1.15) соотношение (1.14) можно записать в виде

$$\Delta U_{вых} = \frac{R_1 + R_2}{R_1} \left(e_{см} + \Delta i \frac{R_1 R_2}{R_1 + R_2} \right). \quad (1.16)$$

Отсюда можно найти приведенные аддитивные погрешности инвертирующего и неинвертирующего усилителей

$$\delta_H [e_{\text{см}}, \Delta i] = \frac{\Delta U_{\text{ВЫХ}}}{U_{\text{ВЫХ.НОМ}}} = \frac{e_{\text{см}}}{U_{\text{ВХ.НОМ}}} \frac{R_1 + R_2}{R_2} + \frac{\Delta i R_1}{U_{\text{ВХ.НОМ}}};$$

$$\delta_H [e_{\text{см}}, \Delta i] = \frac{\Delta U_{\text{ВЫХ}}}{U_{\text{ВЫХ.НОМ}}} = \frac{e_{\text{см}}}{U_{\text{ВХ.НОМ}}} + \frac{\Delta i R_1}{U_{\text{ВХ.НОМ}}} \frac{R_2}{R_1 + R_2},$$

где $U_{\text{ВХ.НОМ}}$ и $U_{\text{ВЫХ.НОМ}}$ — номинальные (наибольшие) значения входного и выходного напряжений усилителей.

Если $R_2 \gg R_1$, то рассматриваемые приведенные погрешности будут практически одинаковы и для инвертирующего и для неинвертирующего усилителей:

$$\delta_H [e_{\text{см}}, \Delta i] \approx \delta_H [e_{\text{см}}, \Delta i] \approx \frac{e_{\text{см}} + \Delta i R_1}{U_{\text{ВХ.НОМ}}}. \quad (1.17)$$

В процессе начальной регулировки измерительного устройства обычно проводят коррекцию аддитивной погрешности (регулировку нуля). Для этой цели могут быть использованы стандартные цепи регулировки нуля, схемы которых приводятся в справочных данных различных операционных усилителей. При правильно проведенной регулировке аддитивная погрешность уменьшается практически до нуля. Но затем эта погрешность вновь проявляется вследствие непостоянства $e_{\text{см}}$ и Δi . Наибольшее изменение напряжения смещения $e_{\text{см}}$ и входных токов i_+ , i_- операционного усилителя вызывается обычно изменением температуры окружающей среды. Поэтому после регулировки аддитивную погрешность усилителя можно приближенно описать соотношением

$$\delta_H [e_{\text{см}}, \Delta i] \approx \delta_H [e_{\text{см}}, \Delta i] \approx \frac{\text{ТК} e_{\text{см}} + (\text{ТК} \Delta i) R_1}{U_{\text{ВХ.НОМ}}} \Delta t^\circ, \quad (1.18)$$

где $\text{ТК} e_{\text{см}}$ и $\text{ТК} \Delta i$ — температурные коэффициенты $e_{\text{см}}$ и Δi ; Δt° — изменение температуры окружающей среды по отношению к температуре, имевшей место во время регулировки нуля.

Из формул (1.16) и (1.18) следует, что для уменьшения аддитивной погрешности усилителя целесообразно уменьшать сопротивления R_1 и R_2 . В частности, если

$$R_1 \parallel R_2 = \frac{R_1 R_2}{R_1 + R_2} \ll \frac{e_{\text{см}}}{\Delta i},$$

то входные токи ОУ практически не влияют на аддитивную погрешность. Для ОУ с входными каскадами, выполненными на биполярных транзисторах, относительный температурный коэффициент напряжения смещения

$(TK e_{cm})/e_{cm}$ ориентировочно может быть оценен значениями $(3—6) \cdot 10^{-3} \text{ K}^{-1}$. Если для подобных операционных усилителей рассмотреть отношение $TK \Delta i$ к среднему входному току $i_{вх}$, то выяснится, что это отношение характеризуется примерно такими же значениями. Поэтому в тех случаях, когда предусматривается регулировка нуля усилителя и аддитивная погрешность в конечном счете определяется температурной нестабильностью e_{cm} и Δi , также целесообразно выполнять условие

$$R_1 \parallel R_2 = \frac{R_1 R_2}{R_1 + R_2} \ll \frac{e_{cm}}{i_{вх}}.$$

При соблюдении этого условия аддитивная погрешность усилителя будет определяться преимущественно температурным дрейфом напряжения смещения и практически не будет зависеть от нестабильности входных токов ОУ. Отношение $e_{cm}/i_{вх}$ для большинства современных биполярных ОУ составляет 10—50 кОм, т. е. последнее условие означает, что при построении инвертирующего или неинвертирующего усилителей постоянного тока целесообразно выбирать R_1 и R_2 так, чтобы выполнить неравенство $R_1 \parallel R_2 \leq 3—10 \text{ кОм}$. Однако имеются ОУ, у которых отношение $e_{cm}/i_{вх}$ существенно отличается от указанных выше типовых значений. Так что задачу о выборе сопротивлений R_1 и R_2 лучше решать конкретно для используемого типа ОУ.

Для операционных усилителей, использующих полевые транзисторы во входных каскадах, отношение $e_{cm}/i_{вх}$ существенно превышает 1 МОм. Это дает возможность в большинстве случаев не учитывать входные токи при расчете аддитивной погрешности.

Еще одним фактором, приводящим к изменению коэффициента усиления инвертирующего и неинвертирующего усилителей, является нестабильность входного сопротивления ОУ. Однако эта составляющая погрешности обычно не анализируется, поскольку она пренебрежимо мала в сравнении с другими, например с погрешностью от нестабильности коэффициента усиления ОУ.

При анализе погрешностей усилителей необходимо обращать внимание на характер справочных данных, используемых при расчете. Если используются предельные допустимые параметры, характеризующие недостатки ОУ, то и найденные составляющие погрешности будут предельными по значению. Это означает, что фактические

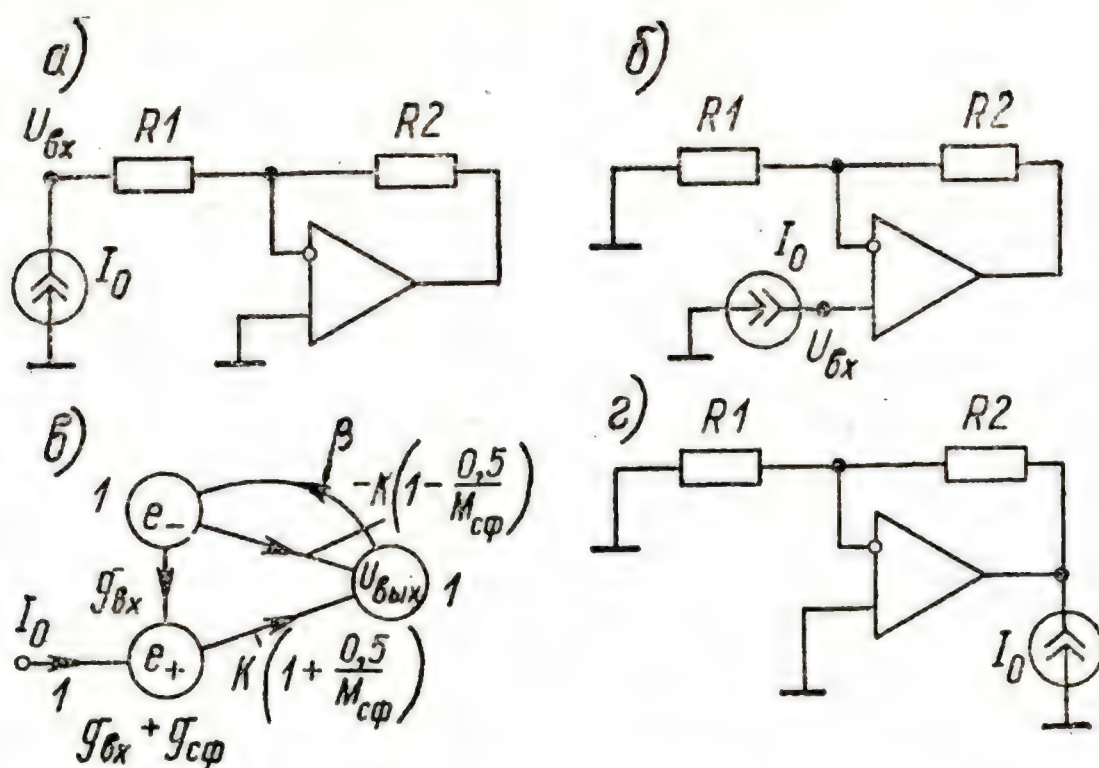


Рис. 1.8. Схемы для определения входных (а и б) и выходного (г) сопротивлений усилителей и граф (в), соответствующий схеме (б)

погрешности, характеризуемые, например, средним квадратическим значением, могут оказаться существенно меньше найденных из расчета предельных погрешностей.

Входные и выходные сопротивления инвертирующего и неинвертирующего усилителей. Расчетные схемы, позволяющие вывести формулы входного и выходного сопротивлений инвертирующего и неинвертирующего усилителей, показаны на рис. 1.8.

Входное сопротивление инвертирующего усилителя найдем как отношение входного напряжения усилителя $U_{вх}$ к току I_0 , генерируемому источником тока, присоединенным ко входу усилителя (рис. 1.8, а). Несложный анализ приводит к соотношению

$$R_{вх.и} = R_1 + r_{вх} \parallel [R_2 / (K + 1)], \quad (1.19)$$

где $r_{вх} \parallel [R_2 / (K + 1)]$ — сопротивление параллельно включенных входного сопротивления ОУ $r_{вх}$ и уменьшенного в $(K + 1)$ раз сопротивления резистора обратной связи R_2 . Поскольку, как правило, $R_2 / (K + 1) \ll R_1$, то приближенно можно считать, что входное сопротивление в данном случае равно R_1 :

$$R_{вх.и} = R_1.$$

Для неинвертирующего усилителя точно так же можно найти $R_{вх} = U_{вх} / I_0 = e_+ / I_0$ в соответствии с расчетной схемой рис. 1.8, б. Граф этой схемы, составленный в предположении, что $r_{вх} \gg R_1, R_2$, показан на рис. 1.8, в. В гра-

фе использованы следующие обозначения: $g_{\text{вх}} = 1/r_{\text{вх}}$, $g_{\text{сф}} = 1/r_{\text{сф}}$, $\beta = R_1/(R_1 + R_2)$. Исходя из графа, находим

$$R_{\text{вх.н}} = r_{\text{сф}} \parallel R_3, \quad (1.20)$$

где

$$R_3 = \frac{r_{\text{вх}} (1 + K\beta - 0,5K\beta/M_{\text{сф}})}{1 - K\beta/M_{\text{сф}}} \approx r_{\text{вх}} \frac{1 + K\beta}{1 - K\beta/M_{\text{сф}}}.$$

Таким образом, входное сопротивление неинвертирующего усилителя определяется двумя параллельно включенными сопротивлениями: входным сопротивлением ОУ для синфазного сигнала $r_{\text{сф}}$ и эквивалентным сопротивлением R_3 , которое при $M = \infty$ равно $r_{\text{вх}}(K\beta + 1)$. Коэффициент ослабления синфазного сигнала $M_{\text{сф}}$ для ОУ обычно лежит в диапазоне $\pm(10^3 - 10^5)$. В зависимости от знака этот коэффициент может как увеличивать, так и уменьшать входное сопротивление неинвертирующего усилителя.

Из сравнения (1.19) и (1.20) видно, что входное сопротивление неинвертирующего усилителя, как правило, существенно выше, чем инвертирующего. Это объясняется отличием применяемых видов отрицательной обратной связи — параллельной и последовательной. При последовательной обратной связи входное напряжение непосредственно уравнивается напряжением обратной связи. Вследствие этого входной ток оказывается весьма малым, а входное сопротивление — большим.

Выходное сопротивление $R_{\text{вых}}$ инвертирующего и неинвертирующего усилителей одинаково. Оно может быть найдено исходя из расчетной схемы, приведенной на рис. 1.8, з. Если учесть выходное сопротивление ОУ $r_{\text{вых}}$ и коэффициент усиления K , то получим

$$R_{\text{вых}} \approx \frac{r_{\text{вых}}}{K\beta + 1}. \quad (1.21)$$

Итак, выходное сопротивление усилителя с отрицательной обратной связью по напряжению в $(K\beta + 1)$ раз меньше выходного сопротивления примененного операционного усилителя.

Динамические свойства инвертирующего и неинвертирующего усилителей в первом приближении могут рассматриваться как динамические свойства инерционного звена первого порядка. Операционный усилитель с цепью частотной коррекции в полосе частот от нескольких сотен килогерц или единиц мегагерц действительно близок по своим динамическим свойствам к инерционному звену первого

порядка, т. е. можно принять, что передаточная функция и частотная характеристика имеют вид

$$K(p) = \frac{K}{1 + p\tau_{\text{ОУ}}}; \quad \dot{K}(f) = \frac{K}{1 + j \cdot 2\pi f \tau_{\text{ОУ}}}, \quad (1.22)$$

где K — коэффициент усиления ОУ на низких частотах (единицы герц); p — оператор Лапласа; f — частота сигнала; $\tau_{\text{ОУ}}$ — постоянная времени ОУ.

С ростом частоты сигнала модуль коэффициента усиления ОУ снижается со скоростью, примерно равной 20 дБ на декаду (или, что то же самое, 6 дБ на октаву), что означает, что при увеличении частоты в 10 раз во столько же раз уменьшается и модуль коэффициента усиления:

$$|\dot{K}(f)| \approx \frac{K}{2\pi f \tau_{\text{ОУ}}}.$$

Если бы такая скорость сохранялась во всем диапазоне частот, то постоянная времени ОУ могла бы быть найдена из простого соотношения

$$\tau_{\text{ОУ}} = \frac{K}{2\pi f_1}, \quad (1.23)$$

где f_1 — частота единичного усиления. Однако в большинстве случаев в области частот $f \approx f_1$ ОУ ведет себя как динамическое звено второго или третьего порядка. Поэтому значение $\tau_{\text{ОУ}}$, определенное по формуле (1.23), может оказаться несколько завышенным.

Соотношения (1.22) справедливы в достаточно широкой области частот, как правило, перекрывающей диапазоны частот полезных сигналов, с которыми приходится иметь дело при применении операционных усилителей. Это значит, что было бы правильным в приведенных ранее равенствах (1.9) и (1.10) вместо коэффициента усиления K использовать коэффициент $K(p)$, определенный формулой (1.22). Соответственно для инвертирующего и неинвертирующего усилителей получим

$$K_{\text{И}}(p) = -\frac{R_2}{R_1} \frac{K\beta}{K\beta + 1} \frac{1}{1 + p\tau_{\text{ОУ}}/(K\beta + 1)}; \quad (1.24)$$

$$K_{\text{Н}}(p) = \left(\frac{R_2}{R_1} + 1 \right) \frac{K\beta}{K\beta + 1} \frac{1}{1 + p\tau_{\text{ОУ}}/(K\beta + 1)}. \quad (1.25)$$

Формулы (1.24) и (1.25) иллюстрируют известное положение о том, что при охвате инерционного звена отрицательной обратной связью его эквивалентная постоянная времени уменьшается в $(K\beta + 1)$ раз, где $K\beta$ — петлевое усиление.

Отсюда следует, что при прочих равных условиях быстродействие инвертирующего или неинвертирующего усилителя будет тем выше, чем больше коэффициент отрицательной обратной связи. Это действительно верно, но лишь для ОУ с внутренней частотной коррекцией. Если же используется внешняя корректирующая цепь, то обычно ее параметры изменяются при изменении $K\beta$. С ростом $K\beta$ приходится увеличивать корректирующие емкости, так что отношение $\tau_{\text{ОУ}}/(K\beta + 1)$ может оставаться примерно постоянным.

Кроме того, следует иметь в виду, что формулы (1.24) и (1.25) справедливы только для работы усилителей в линейном режиме. Если же при скачкообразном изменении входного сигнала усилительные каскады ОУ входят в режим ограничения, это эквивалентно размыканию кольца обратной связи. Вследствие этого до тех пор, пока усилитель не войдет в линейный режим, процесс установления его выходного сигнала будет развиваться с постоянной времени $\tau_{ОУ}$, а не $\tau_{ОУ}/(K\beta+1)$. Это же обстоятельство нужно учитывать при рассмотрении входных и выходных сопротивлений усилителей с обратной связью. Формулы (1.19), (1.20) и (1.21) справедливы лишь для относительно медленно меняющихся входных и выходных токов. Если же, например, нагрузка инвертирующего усилителя изменяется скачкообразно, то его выходное сопротивление $R_{вых}$ в первый момент после этого будет равно выходному сопротивлению ОУ $r_{вых}$. И только после того, как пройдет время, необходимое для распространения сигнала по цепи обратной связи, мы получим в соответствии с (1.21) $R_{вых} = r_{вых}/(K\beta+1)$.

1.4. ДИФФЕРЕНЦИАЛЬНЫЕ УСИЛИТЕЛИ

Дифференциальный усилитель предназначен для усиления разности двух входных напряжений. Стабилизация коэффициента усиления дифференциального усилителя так же, как и в инвертирующем и неинвертирующем усилителях, осуществляется с помощью отрицательной обратной связи.

Простейший дифференциальный усилитель, содержащий один ОУ, показан на рис. 1.9, а. Выходное напряжение такого усилителя нетрудно найти, пользуясь выведенными ранее формулами (1.11) и (1.12) для инвертирующего и неинвертирующего усилителей. Рассматривая выходное напряжение как сумму двух независимых составляющих, одна из которых обусловлена сигналом U_1 , а другая — сигналом U_2 , получаем

$$U_{вых} = U_2 \frac{R_4}{R_3 + R_4} \left(1 + \frac{R_2}{R_1} \right) - U_1 \frac{R_2}{R_1}, \quad (1.26)$$

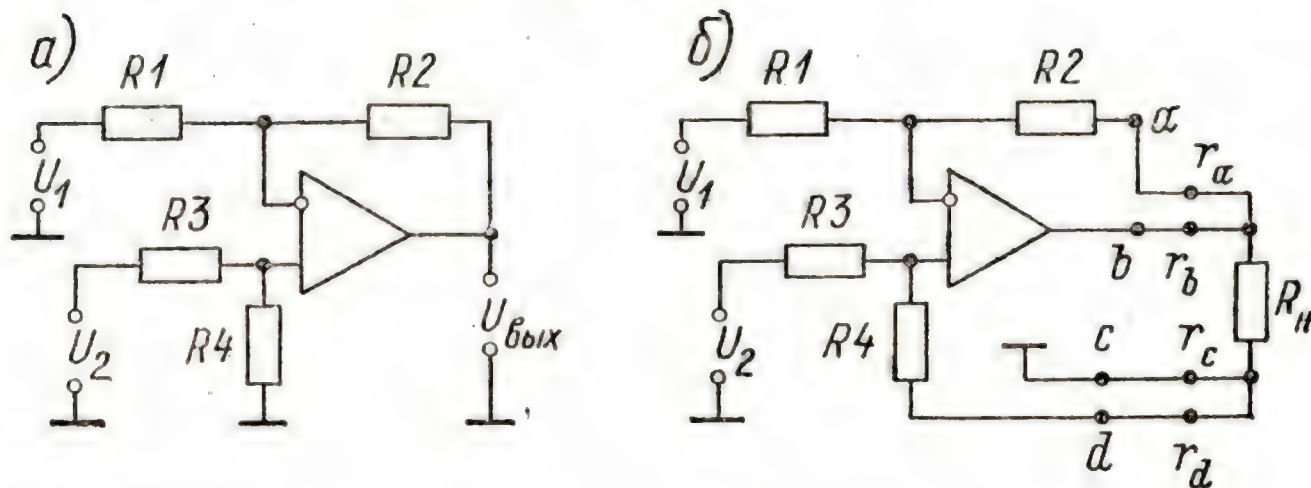


Рис. 1.9. Схемы простейших дифференциальных усилителей

Нетрудно увидеть, что если принять

$$\frac{R_3}{R_4} = \frac{R_1}{R_2}, \quad (1.27)$$

то выходное напряжение будет изменяться пропорционально разности входных сигналов:

$$U_{\text{вых}} = (U_2 - U_1) \frac{R_2}{R_1}. \quad (1.28)$$

Выходные сопротивления r_{i1} и r_{i2} источников входных сигналов U_1 и U_2 включаются последовательно с сопротивлениями R_1 и R_3 и влияют на коэффициенты усиления этих сигналов. Если $r_{i1} \approx r_{i2}$, то целесообразно для соблюдения соотношения (1.27) принять $R_3 = R_1$ и $R_4 = R_2$. В этом случае наличие не равных нулю r_{i1} и r_{i2} повлияет на коэффициент усиления дифференциального сигнала, но не будет приводить к нарушению условия «дифференциальности» усилителя, т. е. коэффициент усиления синфазного входного сигнала будет оставаться близким к нулю.

При подсоединении нагрузки к дифференциальному усилителю часто используют четырехпроводную соединительную линию. Это позволяет существенно уменьшить погрешность усилителя, вызванную падением напряжения на проводах линии. Соответствующая схема показана на рис. 1.9, б. Как видим, соединение между собой пар точек a , b и c , d производится в месте расположения нагрузки R_H . При этом сопротивление провода r_b включается последовательно с выходным сопротивлением ОУ. В соответствии с формулой (1.21) выходное сопротивление ОУ, охваченного отрицательной обратной связью, весьма мало и, таким образом, r_b практически не влияет на выходное напряжение усилителя. Сопротивления проводов r_a и r_d включаются последовательно с сопротивлениями R_2 и R_4 . Это приводит к мультипликативной погрешности, которая, однако, будет достаточно мала при условии, что $r_a, r_d \ll R_2, R_4$. Через сопротивление провода r_c проходит ток нагрузки. Вследствие этого на сопротивлении нагрузки будет падать напряжение (считаем, что $r_c \ll R_4$)

$$U_H = U_{\text{вых}} \frac{R_H}{R_H + r_c}, \quad (1.29)$$

где $U_{\text{вых}}$ — выходное напряжение усилителя, измеренное относительно земли в точке соединения r_a , r_b и R_H . Падение

ние напряжения на сопротивлении провода r_c в качестве сигнала положительной обратной связи поступает через резистор R_4 на неинвертирующий вход ОУ. Поэтому получим

$$U_{\text{ВЫХ}} = (U_2 - U_1) \frac{R_2}{R_1} + U_{\text{ВЫХ}} \frac{r_c}{R_H + r_c} \frac{R_3}{R_3 + R_4} \frac{R_2 + R_1}{R_1}.$$

Учитывая условие (1.27), из последнего соотношения находим

$$U_{\text{ВЫХ}} = (U_2 - U_1) \frac{R_2}{R_1} \frac{R_H + r_c}{R_H}. \quad (1.30)$$

Из (1.29) и (1.30) следует, что в данном случае падение напряжения на нагрузке U_H не будет зависеть от сопротивления провода r_c :

$$U_H = (U_2 - U_1) R_2 / R_1.$$

Недостатками простейшего дифференциального усилителя являются низкие входные сопротивления и трудность регулировки коэффициента усиления. Регулировка коэффициента усиления возможна только путем одновременного изменения сопротивления двух резисторов (например, R_2 и R_4). В противном случае будет нарушаться равенство (1.27).

Известны несколько усложненные схемы дифференциальных усилителей, в которых возможна регулировка усиления с помощью одного переменного резистора. Примеры подобных схем показаны на рис. 1.10. Для усилителя по схеме рис. 1.10, а при условии, что $R_4 = R_1$, $R_5 = R_2$, $R_6 = R_3$, выходное напряжение определяется соотношением

$$U_{\text{ВЫХ}} = (U_2 - U_1) \left(\frac{R_2 + R_3}{R_1} + 2 \frac{R_2 R_3}{R_1 R_7} \right). \quad (1.31)$$

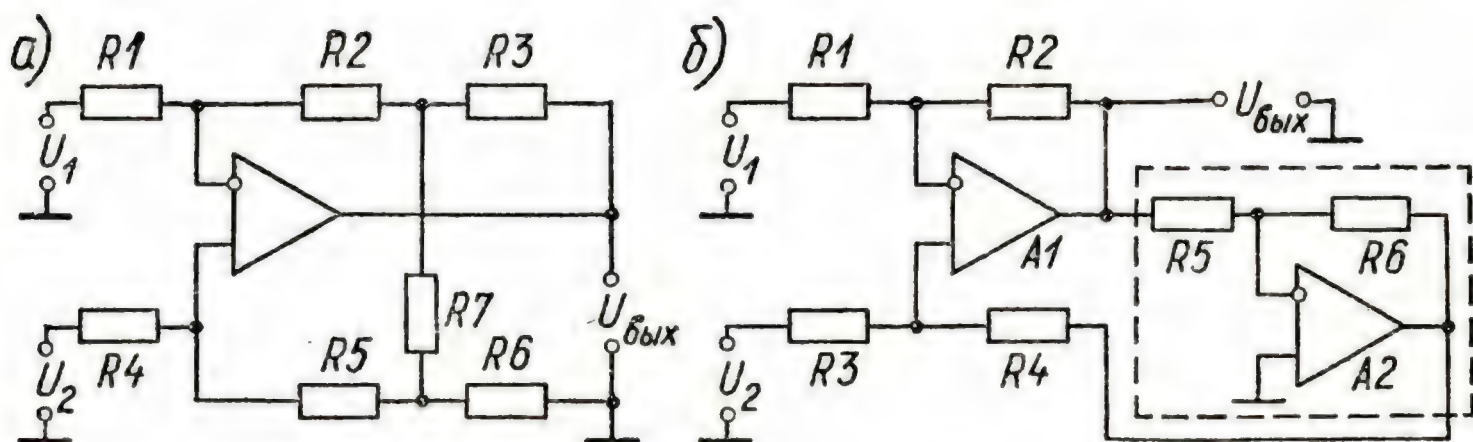


Рис. 1.10. Схемы простых дифференциальных усилителей с регулировкой коэффициента усиления с помощью одного резистора

Регулировка коэффициента усиления производится изменением сопротивления R_7 .

В усилителе по схеме рис. 1.10, б при $R_1 = R_3$, $R_2 = R_4$

$$U_{\text{ВЫХ}} = (U_2 - U_1) \frac{R_2}{R_1} \frac{1}{1 - A}, \quad (1.32)$$

где A — коэффициент усиления усилителя, построенного на основе ОУ A_2 (обведен штриховой линией на рис. 1.10, б). В данном случае это инвертирующий усилитель и $A = -R_6/R_5$. Однако возможно применение здесь повторителя напряжения с резистивным делителем на входе; тогда $0 < A < 1$. Регулировка коэффициента усиления дифференциального усилителя по схеме рис. 1.10, б производится путем изменения коэффициента A , например, за счет изменения сопротивления R_6 .

Усовершенствованные дифференциальные усилители часто называют инструментальными усилителями. Такие усилители имеют высокие входные сопротивления по обоим входам и обеспечивают установку заданного коэффициента усиления с помощью одного изменяемого сопротивления.

Схема дифференциального усилителя, построенного на двух ОУ и обладающего указанными качествами, показана на рис. 1.11, а. Для этого усилителя при $R_2/R_3 = R_5/R_4$ выходное напряжение можно найти по формуле

$$U_{\text{ВЫХ}} = (U_1 - U_2) \left(\frac{R_2 + R_5}{R_1} + \frac{R_2}{R_3} + 1 \right). \quad (1.33)$$

В частном случае, когда $R_2 = R_3 = R_4 = R_5$, соотношение (1.33) принимает вид $U_{\text{ВЫХ}} = 2(U_1 - U_2)(1 + R_2/R_1)$.

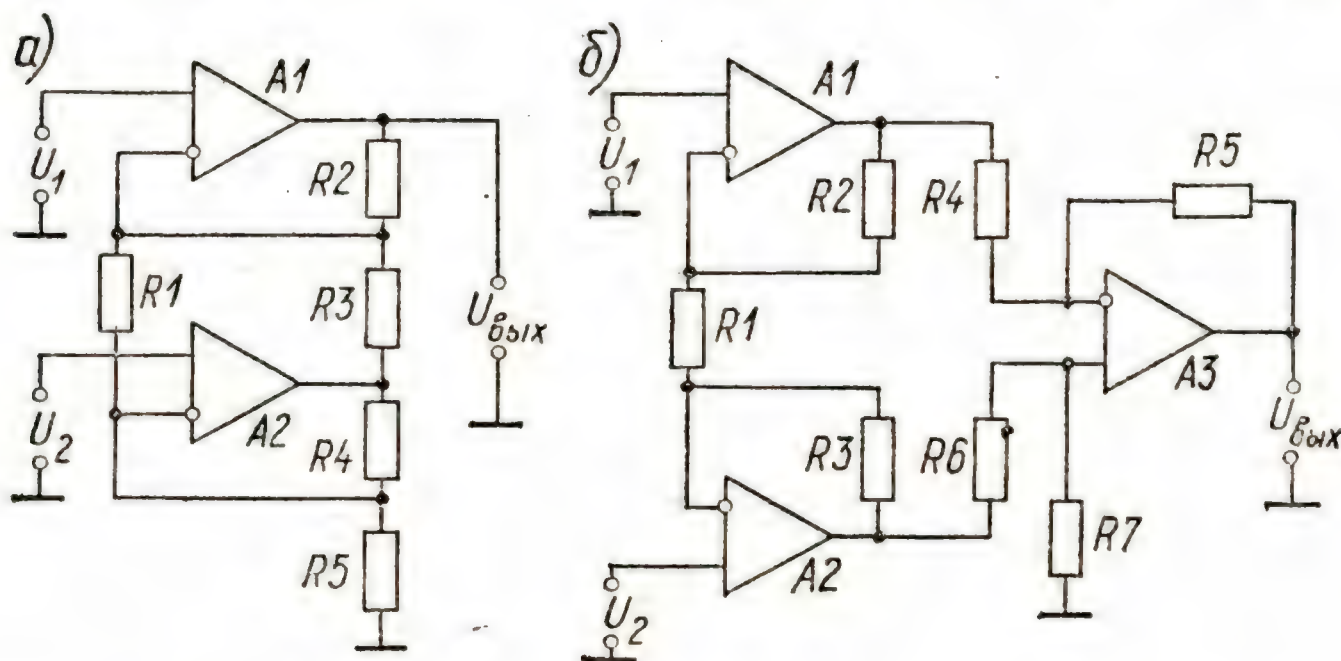


Рис. 1.11. Схемы инструментальных усилителей

Данный усилитель иногда применяют без резистора $R1$ ($R_1 = \infty$), но при этом он теряет одно из своих положительных качеств — возможность регулировки коэффициента усиления разностного сигнала $U_2 - U_1$ с помощью одного резистора $R1$.

Более высокий коэффициент подавления синфазного входного сигнала обеспечивает дифференциальный усилитель на трех ОУ, схема которого показана на рис. 1.11, б. Резисторы $R4 - R7$, входящие в этот усилитель, должны удовлетворять соотношению $R_7/R_6 = R_5/R_4$. Тогда выходное напряжение определяется простой формулой

$$U_{\text{вых}} = (U_2 - U_1) \frac{R_5}{R_4} \left(\frac{R_2 + R_3}{R_1} + 1 \right). \quad (1.34)$$

В принципе в усилителе по схеме рис. 1.11, б можно вместо входных усилителей, выполненных на основе ОУ $A1$ и $A2$, установить повторители напряжения (это достигается при $R_1 = \infty$). Но при этом теряется возможность регулировки усиления с помощью одного резистора ($R1$ в схеме рис. 1.11, б), и кроме того, уменьшается коэффициент подавления синфазного сигнала. В этом нетрудно убедиться, если найти напряжения на выходах ОУ $A1$ и $A2$. Относительный уровень синфазной составляющей этих напряжений меньше, чем такой же уровень для входных сигналов U_1 и U_2 .

Наряду с операционными усилителями при построении инструментальных усилителей находят также применение согласованные пары транзисторов, т. е. пары транзисторов, выполненных на одном кристалле и имеющих практически одинаковые характеристики. Примеры таких усилителей показаны на рис. 1.12.

В усилителе по схеме рис. 1.12, а пара транзисторов $T1$ и $T2$ образует параллельный дифференциальный каскад, преобразующий разность входных напряжений $U_2 - U_1$ в ток, протекающий через резистор R_1 и равный $(U_2 - U_1)/R_1$. В эмиттеры этих транзисторов включены два источника равных токов, а коллекторы соединены с транзисторами $T3$ и $T4$, образующими так называемое токовое зеркало. Базы и эмиттеры транзисторов $T3$ и $T4$ попарно соединены друг с другом. Если эти транзисторы работают в линейном режиме, то их коллекторные токи должны быть равны между собой.

Коллекторный ток транзистора $T3$ равен коллекторному току транзистора $T1$. Транзистор $T4$ токового зеркала стремится повторить коллекторный ток транзистора $T3$. Поэтому неравенство коллекторных токов I_{k1} и I_{k2} транзисторов $T1$ и $T2$ приводит к резкому изменению напряжения на коллекторе последнего. Операционный усилитель $A1$ обеспечивает неизменность этого коллекторного напряжения, а следовательно, и равенство токов I_{k1} и I_{k2} за счет регулирования тока через резистор $R3$. Равенство коллекторных токов I_{k1} и I_{k2} означает равенство и эмиттерных токов транзисторов $T1$ и $T2$. Соответственно можно записать

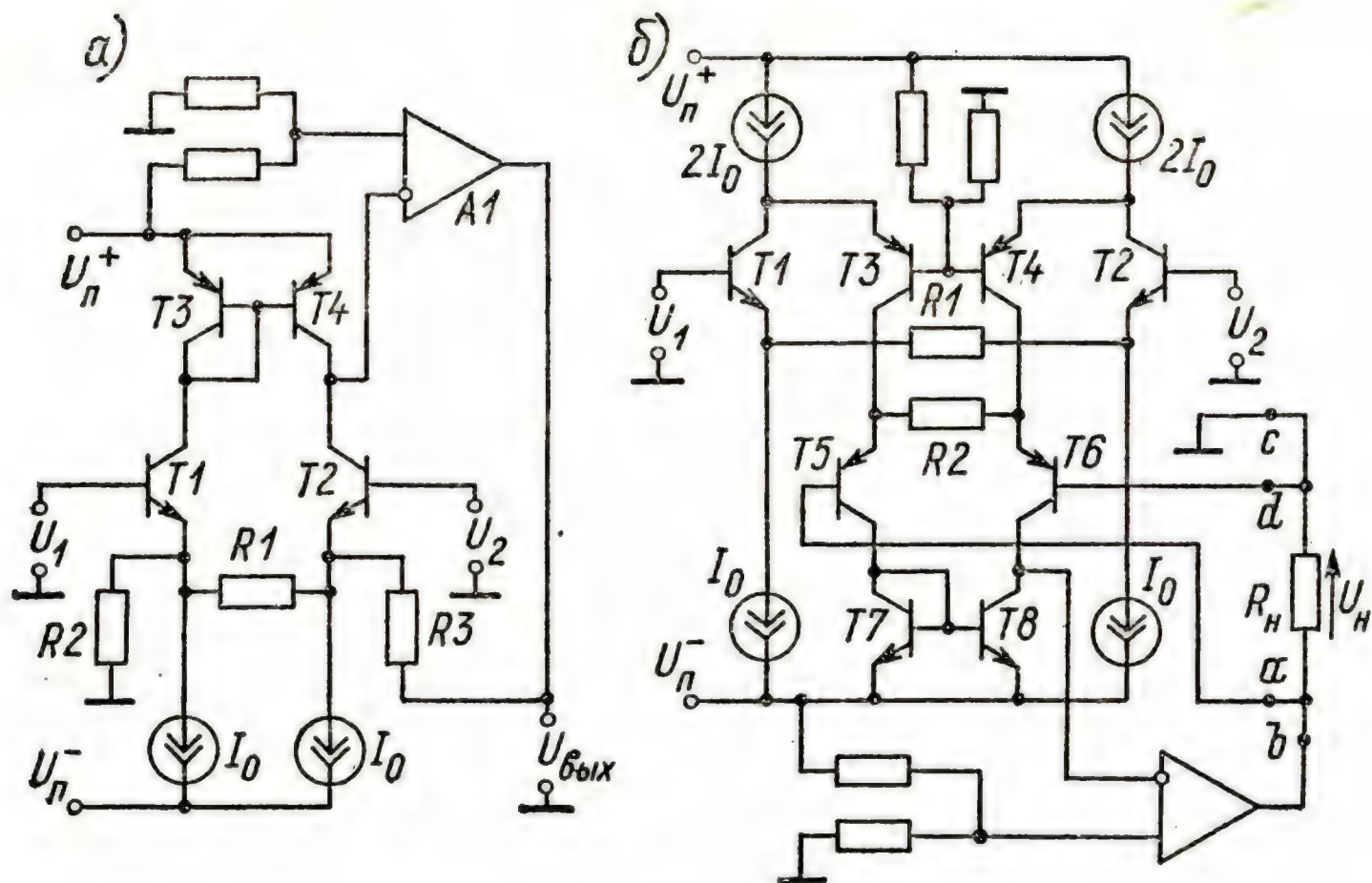


Рис. 1.12. Схемы инструментальных усилителей на согласованных транзисторных парах

$$I_0 + \frac{U_1 - U_2}{R_1} + \frac{U_1 - U_{б.э}}{R_2} = I_0 + \frac{U_2 - U_1}{R_1} + \frac{U_2 - U_{б.э} - U_{\text{ВЫХ}}}{R_3}, \quad (1.35)$$

где $U_{б.э}$ — базоемиттерное напряжение транзисторов $T1$ и $T2$.

Как следует из (1.35), при условии $R_2 = R_3$ выходное напряжение усилителя по схеме рис. 1.11, а будет

$$U_{\text{ВЫХ}} = (U_2 - U_1) \left(2 \frac{R_2}{R_1} - 1 \right). \quad (1.36)$$

Регулировку усиления в данном случае можно производить с помощью резистора $R1$.

В инструментальном усилителе по схеме рис. 1.12, б используются два параллельных дифференциальных каскада ($T1, T2$ и $T5, T6$), обеспечивающие соответствующие токи через резисторы $R1$ и $R2$. В эмиттеры транзисторов $T1$ и $T2$ включены источники равных токов I_0 , а в коллекторы — источники равных токов $2I_0$ (соотношение 2 необязательно выполнять точно).

Обозначая коллекторные токи транзисторов символом I_k с цифровым индексом, соответствующим номеру транзистора на схеме рис. 1.12, б, и считая коллекторные токи транзисторов равными их эмиттерным токам, можем записать

$$I_{k1} = I_0 - \frac{U_2 - U_1}{R_1}; \quad I_{k2} = I_0 + \frac{U_2 - U_1}{R_1};$$

$$I_{k3} = 2I_0 - I_{k1} = I_0 + \frac{U_2 - U_1}{R_1};$$

$$I_{K1} = 2I_0 - I_{K2} = I_0 - \frac{U_2 - U_1}{R_1};$$

$$I_{K5} = I_{K3} - \frac{U_H}{R_2} = I_0 + \frac{U_2 - U_1}{R_1} - \frac{U_H}{R_2};$$

$$I_{K6} = I_{K4} + \frac{U_H}{R_2} = I_0 - \frac{U_2 - U_1}{R_1} + \frac{U_H}{R_2}.$$

Токовое зеркало (транзисторы $T7, T8$) и операционный усилитель, входящие в усилитель по схеме рис. 1.12, б, обеспечивают равенство коллекторных токов I_{K5} и I_{K6} за счет регулировки U_H :

$$I_0 + \frac{U_2 - U_1}{R_1} - \frac{U_H}{R_2} = I_0 - \frac{U_2 - U_1}{R_1} + \frac{U_H}{R_2}.$$

Соответственно для рассматриваемого усилителя получим

$$U_H = (U_2 - U_1) \frac{R_2}{R_1}. \quad (1.37)$$

Четырехпроводное подсоединение сопротивления нагрузки позволяет в данном случае, как и в рассмотренном ранее (см. рис. 1.9, б), исключить погрешности, связанные с падениями напряжения на проводах соединительной линии.

Достоинством усилителя по схеме рис. 1.12, б является малое число необходимых точных резисторов: только два, $R1$ и $R2$. Изменяя соотношение сопротивлений этих резисторов, можно устанавливать нужный коэффициент усиления дифференциального усилителя. По схеме, подобной показанной на рис. 1.12, б, изготавливаются инструментальные усилители типа AD521 фирмы «Аналог дивайсиз».

Погрешности дифференциальных усилителей определяются теми же причинами, что и погрешности инвертирующих и неинвертирующих усилителей, а именно неточностью используемых резисторов и неидеальностью операционных усилителей и транзисторов. В принципе дифференциальный усилитель можно рассматривать как сочетание инвертирующего и неинвертирующего усилителей. Поэтому соотношения, полученные при анализе погрешностей этих усилителей, часто могут с некоторыми изменениями использоваться и для описания погрешностей дифференциальных усилителей. Упомянутые изменения касаются прежде всего входного сигнала; для дифференциального усилителя полезным входным сигналом является дифференциальное входное напряжение

$$U_d = (U_2 - U_1).$$

Рассмотрим, например, погрешности простейшего дифференциального усилителя, схема которого показана на рис. 1.9, а. Напряжение смещения и входные токи ОУ вызовут в этом усилителе изменение входного напряже-

ния на величину, которую можно найти по формуле, подобной формуле (1.14):

$$\Delta U_{\text{вых}} = \frac{R_1 + R_2}{R_1} \left(e_{\text{см}} + i_+ \frac{R_3 R_4}{R_3 + R_4} - i_- \frac{R_1 R_2}{R_1 + R_2} \right).$$

Для того чтобы снизить погрешность от входных токов, целесообразно установить $R_1 = R_3$ и $R_2 = R_4$. Тогда получим

$$\Delta U_{\text{вых}} = \frac{R_1 + R_2}{R_1} e_{\text{см}} + \Delta i R_2.$$

Приведенную погрешность найдем, относя $\Delta U_{\text{вых}}$ к номинальному выходному напряжению:

$$\delta_d [e_{\text{см}}, \Delta i] = \frac{\Delta U_{\text{вых}}}{U_{\text{д.ном}} R_2 / R_1} \approx \frac{e_{\text{см}} + \Delta i R_1}{U_{\text{д.ном}}}, \quad (1.38)$$

где $U_{\text{д.ном}}$ — номинальный дифференциальный входной сигнал. Формула (1.38) практически совпадает с полученной ранее формулой (1.17).

Если в дифференциальном усилителе произведена начальная коррекция нуля, то аддитивная погрешность в дальнейшем будет вызываться в основном температурным дрейфом напряжения смещения и разности входных токов. В этом случае можно применить формулу (1.18), подставив в нее $U_{\text{д.ном}}$ вместо $U_{\text{вх.ном}}$.

Неточность резисторов дифференциального усилителя по схеме рис. 1.9, а вызывает как мультипликативные, так и аддитивные погрешности.

Преобразуем равенство (1.26) следующим образом:

$$U_{\text{вых}} = U_{\text{д}} \frac{R_2 R_4 + (R_2 R_3 + R_1 R_4)/2}{R_1 (R_3 + R_4)} + U_{\text{сф}} \frac{R_1 R_4 - R_2 R_3}{R_1 (R_3 + R_4)}, \quad (1.39)$$

где $U_{\text{д}}$ и $U_{\text{сф}}$ — дифференциальный и синфазный входные сигналы; $U_{\text{д}} = U_1 - U_2$, $U_{\text{сф}} = (U_1 + U_2)/2$. Полезным входным сигналом усилителя является дифференциальный сигнал. Поэтому неточность коэффициента при $U_{\text{д}}$ в (1.39) приводит к мультипликативной погрешности, а неравенство нулю члена, содержащего $U_{\text{сф}}$, — к аддитивной погрешности. Анализируя (1.39) и учитывая, что номинально $R_2 R_3 = R_1 R_4$, получим в конечном счете формулы относительной мультипликативной и приведенной аддитивной погрешностей:

$$\gamma_d [\Delta R_1, \Delta R_2, \Delta R_3, \Delta R_4] = \frac{R_1 + 2R_2}{2(R_1 + R_2)} (\gamma_{R2} - \gamma_{R1}) + \\ + \frac{R_1}{2(R_1 + R_2)} (\gamma_{R4} - \gamma_{R3}); \quad (1.40)$$

$$\delta_d [\Delta R_1, \Delta R_2, \Delta R_3, \Delta R_4] = \frac{U_{сф}}{U_{д.ном}} \frac{R_1}{R_1 + R_2} (\gamma_{R1} - \gamma_{R2} - \\ - \gamma_{R3} + \gamma_{R4}). \quad (1.41)$$

Аддитивная погрешность, определяемая равенством (1.41), вызывается тем, что неточность резисторов приводит к появлению отличного от нуля коэффициента передачи синфазного входного сигнала. Кроме неточностей резисторов на коэффициент передачи синфазного сигнала оказывает влияние коэффициент $M_{сф}$ применяемого операционного усилителя. Напомним, что коэффициент подавления синфазного сигнала ОУ $M_{сф}$ — это отношение синфазного входного сигнала к вызванному этим сигналом изменению напряжения смещения ОУ. В усилителе рис. 1.9, а синфазный сигнал ОУ равен $U_2 R_4 : (R_3 + R_4)$. Соответственно он вызывает напряжение смещения, равное $[U_2 R_4 / (R_3 + R_4)] / M_{сф}$. Учитывая, что $R_1 = R_3$ и $R_2 = R_4$, и принимая во внимание только погрешность от неравного бесконечности коэффициента $M_{сф}$, получаем

$$U_{вых} = U_2 \frac{R_2}{R_1} \left(1 + \frac{1}{M_{сф}} \right) - U_1 \frac{R_2}{R_1} \approx \\ \approx \frac{R_2}{R_1} U_d + \frac{1}{M_{сф}} \frac{R_2}{R_1} U_{сф}.$$

Приближенное равенство в последнем соотношении справедливо при $U_{сф} \gg U_d$, так как в этом случае $U_{сф} = (U_1 + U_2) / 2 = U_2 - (U_2 - U_1) / 2 \approx U_2$. Соответственно приведенная аддитивная погрешность будет

$$\delta_d [M_{сф}] = \frac{U_{сф}}{U_{д.ном}} \frac{1}{M_{сф}}. \quad (1.42)$$

1.5. НЕКОТОРЫЕ РАЗНОВИДНОСТИ УСИЛИТЕЛЕЙ С ОТРИЦАТЕЛЬНОЙ ОБРАТНОЙ СВЯЗЬЮ

Выше мы рассмотрели основные конфигурации инвертирующего, неинвертирующего и дифференциального усилителей на основе ОУ. Наряду с этими базовыми

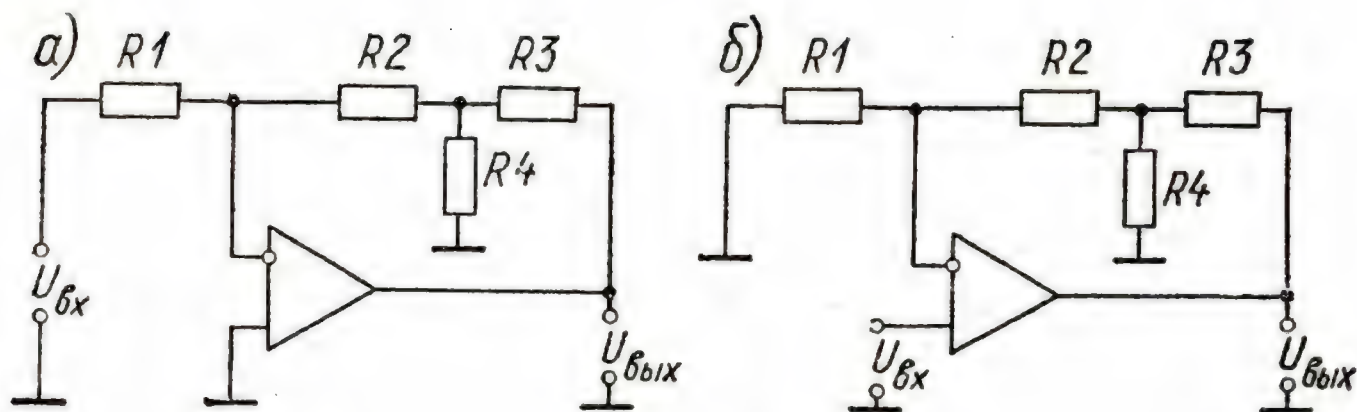


Рис. 1.13. Схемы усилителей с Т-образной цепью обратной связи

схемами находят применение также их различные модификации, часть которых мы рассмотрим в данном параграфе.

Усилители с Т-образной цепью ООС. На рис. 1.13 показаны схемы инвертирующего и неинвертирующего усилителей, в которых в цепи обратной связи входит Т-образный трехполюсник, составленный из резисторов R_2 , R_3 и R_4 . Это дает возможность уменьшить диапазон сопротивлений, необходимых для получения заданных коэффициентов усиления. В данном случае для схем рис. 1.13 справедливы соотношения

$$K_{\text{и}} = - \frac{R_2 + R_3 + R_2 R_3 / R_4}{R_1}; \quad (1.43)$$

$$K_{\text{н}} = \frac{R_2 + R_3 + R_2 R_3 / R_4}{R_1} + \frac{R_3}{R_4} + 1. \quad (1.44)$$

Сравнивая (1.43), (1.44) с формулами (1.11), (1.12), видим, что в данном случае диапазон сопротивлений может быть существенно меньше. Если, например, необходимо построить усилители, имеющие коэффициент усиления $|K_{\text{и}}| \approx K_{\text{н}} \approx 100$, то при базовых схемах рис. 1.6, а, б требуются резисторы, для которых $R_2/R_1 \approx 100$. Применяя же схемы рис. 1.13, получим те же коэффициенты усиления при $R_2/R_1 \approx R_3/R_4 \approx 10$.

Т-образный трехполюсник, естественно, можно использовать и в обратной связи простейшего дифференциального усилителя, получаемого при совмещении схем рис. 1.13, а и б. Для уравнения в этом случае модулей коэффициентов усиления по инвертирующему и неинвертирующему входам следует установить на неинвертирующем входе резистивный делитель. Обозначая сопротивления резисторов этого делителя R_5 и R_6 (R_6 — сопротивление между Н-входом ОУ и землей), найдем

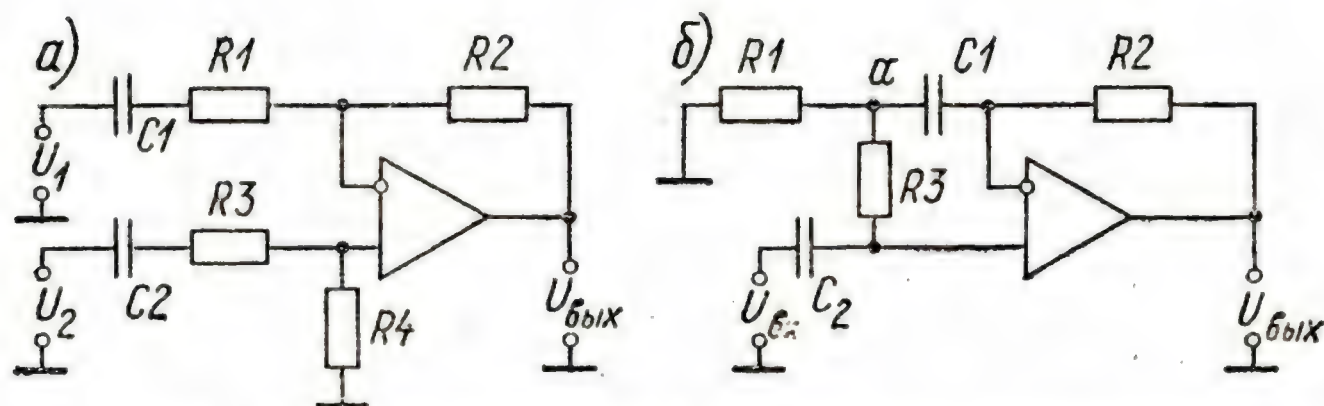


Рис. 1.14. Схемы усилителей переменного напряжения

следующее соотношение, необходимое для выполнения условия $K_H = |K_H|$:

$$\frac{R_6}{R_5} = \frac{R_2}{R_1} \frac{1 + R_3/R_4 + R_3/R_1}{1 + R_3/R_4}. \quad (1.45)$$

Усилители переменного напряжения. В тех случаях, когда усилители предназначены для усиления только переменной составляющей входного сигнала, в их входные цепи обычно включают разделительные конденсаторы. Рис. 1.14, а показывает схему простейшего дифференциального усилителя переменного напряжения. При $R_4 = R_2$, $R_3 = R_1$, $C_2 = C_1$ нижняя граничная частота такого усилителя по уровню 3 дБ, т. е. частота, на которой коэффициент усиления падает примерно на 30 %, равна $1/(2\pi R_1 C_1)$ как для сигнала U_1 , так и для сигнала U_2 . Верхняя граничная частота зависит от инерционности используемого ОУ и от параметров цепей частотной коррекции.

Для построения неинвертирующего усилителя переменного напряжения часто применяют схему, показанную на рис. 1.14, б. Ее достоинство — возможность получения высокого входного сопротивления. В данном случае Н-вход ОУ по постоянному току соединен с землей через последовательно включенные резисторы R_3 и R_1 . Если в рассматриваемой частотной полосе сопротивление конденсатора C_1 достаточно мало, то переменное напряжение в точке а (рис. 1.14, б) будет таким же, как и на И-входе ОУ. Поскольку напряжения на И- и Н-входах ОУ практически одинаковы, то оказывается, что напряжения на обоих выводах резистора R_3 почти равны. Вследствие этого ток через резистор R_3 будет малым, а входное сопротивление усилителя по схеме рис. 1.14, б — большим. Если найти в операторном виде коэффициент усиления этого усилителя, то получим

$$\frac{U_{\text{ВЫХ}}(p)}{U_{\text{ВХ}}(p)} = \frac{1 + R_2/R_1 + 1/(pC_1 R_1) + 1/(pC_1 R_3)}{1 + 1/(pC_1 R_1) + 1/(pC_1 R_3) + 1/(p^2 C_1 R_1 C_2 R_3)} \quad (1.46)$$

Из (1.46) следует, что для уменьшения частотной погрешности усилителя на низких частотах необходимо увеличивать постоянные времени $C_1 R_1$, $C_1 R_3$ и $C_2 R_3$.

Усилители с транзисторным выходным каскадом. Если от усилителя необходимо получить более мощный выходной сигнал, чем тот, что обеспечивается используемым операционным услителем, то последний дополняют транзисторным выходным каскадом [15, 37].

В простейшем случае это может быть эмиттерный повторитель, составленный из двух транзисторов разных типов проводимости, базы которых присоединяются к выходу ОУ, эмиттеры — к нагрузке, а коллекторы — к соответствующим шинам питания. Для уменьшения нелинейных искажений в таком каскаде можно задать некоторый начальный ток через транзисторы эмиттерного повторителя. Подобная схема показана на рис. 1.15, а. Здесь эмиттерный повторитель выполнен на транзисторах VT3 и VT4. Транзисторы VT1 и VT2 выполняют роль источников тока. Использование светодиодов VD1 и VD2 для задания напряжений на базах транзисторов VT1 и VT2 и диодов VD3 и VD4 для задания напряжений на базах транзисторов VT3 и VT4 обеспечивает термостабилизацию каскада.

В усилителе по схеме рис. 1.15, б для связи ОУ с транзисторным выходным каскадом используется свойство ОУ изменять ток потребления в зависимости от тока нагрузки. Выходной каскад современ-

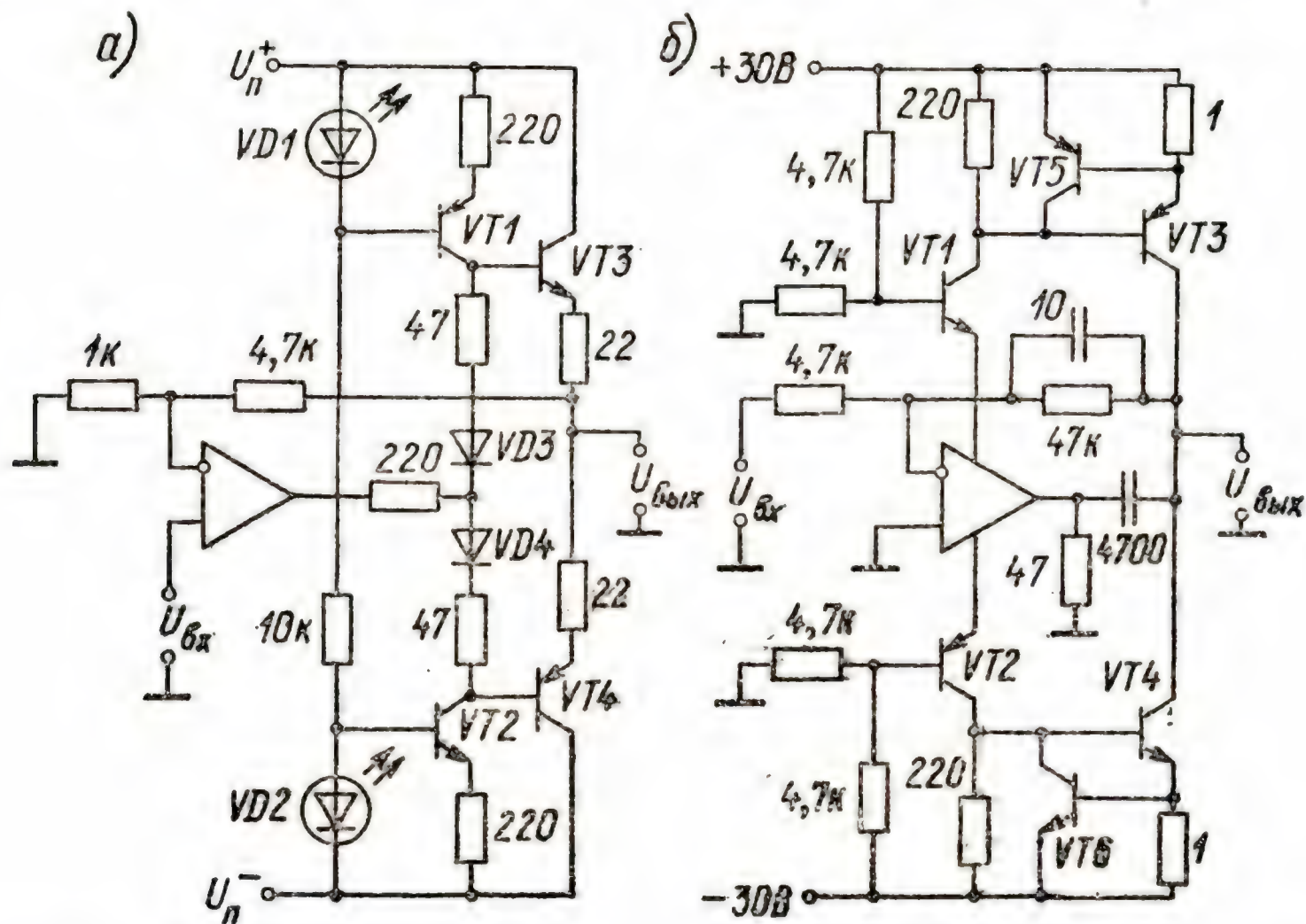


Рис. 1.15. Схемы усилителей с дополнительными каскадами усиления мощности

ных ОУ работает в режиме АВ или В и поэтому выходной ток ОУ в значительной степени определяет ток, потребляемый от соответствующего источника питания (от положительного источника при вытекающем выходном токе и от отрицательного — при втекающем). Это дает возможность в качестве входного сигнала транзисторного каскада использовать напряжение, пропорциональное току потребления ОУ.

Именно так и сделано в усилителе по схеме рис. 1.15, б. Выходной каскад здесь построен на транзисторах $VT3$ и $VT4$ и питается от напряжений ± 30 В, что обеспечивает увеличение выходной мощности. Транзисторы $VT1$ и $VT2$ обеспечивают для ОУ стандартные напряжения питания ± 15 В. Резисторы, включенные в коллекторные цепи этих транзисторов, используются для получения напряжений, зависящих от токов потребления ОУ. Резистор сопротивлением 47 Ом, присоединенный к выходу ОУ, обеспечивает нужную зависимость этих токов от входного сигнала ОУ. Конденсатор, соединяющий выход ОУ с выходом транзисторного каскада (4700 пФ), предназначен для коррекции частотной характеристики усилителя. Транзисторы $VT5$ и $VT6$ предохраняют каскад от выхода из строя при коротком замыкании в нагрузке. Увеличение выходного тока каскада приводит к увеличению падения напряжения на резисторах сопротивлением 1 Ом, присоединенных к эмиттерам транзисторов $VT3$ и $VT4$. Вследствие этого транзисторы $VT5$ и $VT6$ открываются, что препятствует дальнейшему увеличению коллекторных токов транзисторов $VT3$ и $VT4$.

Усилители тока предназначены для преобразования малых токов в напряжение. Простейший способ преобразовать ток в напряжение — это пропустить этот ток через резистор с известным сопротивлением. Однако при этом для увеличения чувствительности при измерении очень малых токов приходится существенно увеличивать сопротивление резистора. Это, в свою очередь, приводит, во-первых, к увеличению нежелательного обратного воздействия измерительной цепи на цепь, в которой производится измерение, во-вторых, требует повышения входного сопротивления последующих каскадов и, в-третьих, увеличивает инерционность цепи, вызываемую действием паразитных емкостей, в частности емкости соединительной линии.

Усилитель тока на основе ОУ позволяет в значительной степени избавиться от перечисленных недостатков. В простейшем случае усилитель тока представляет собой инвертирующий усилитель (см. рис. 1.6, а) без входного резистора. На рис. 1.16, а показана схема подобного усилителя тока. Источник входного тока показан здесь в виде цепи, состоящей из параллельно включенных идеального источника тока $I_{вх}$ и внутреннего сопротивления R_i . Как известно, такой источник может быть заменен

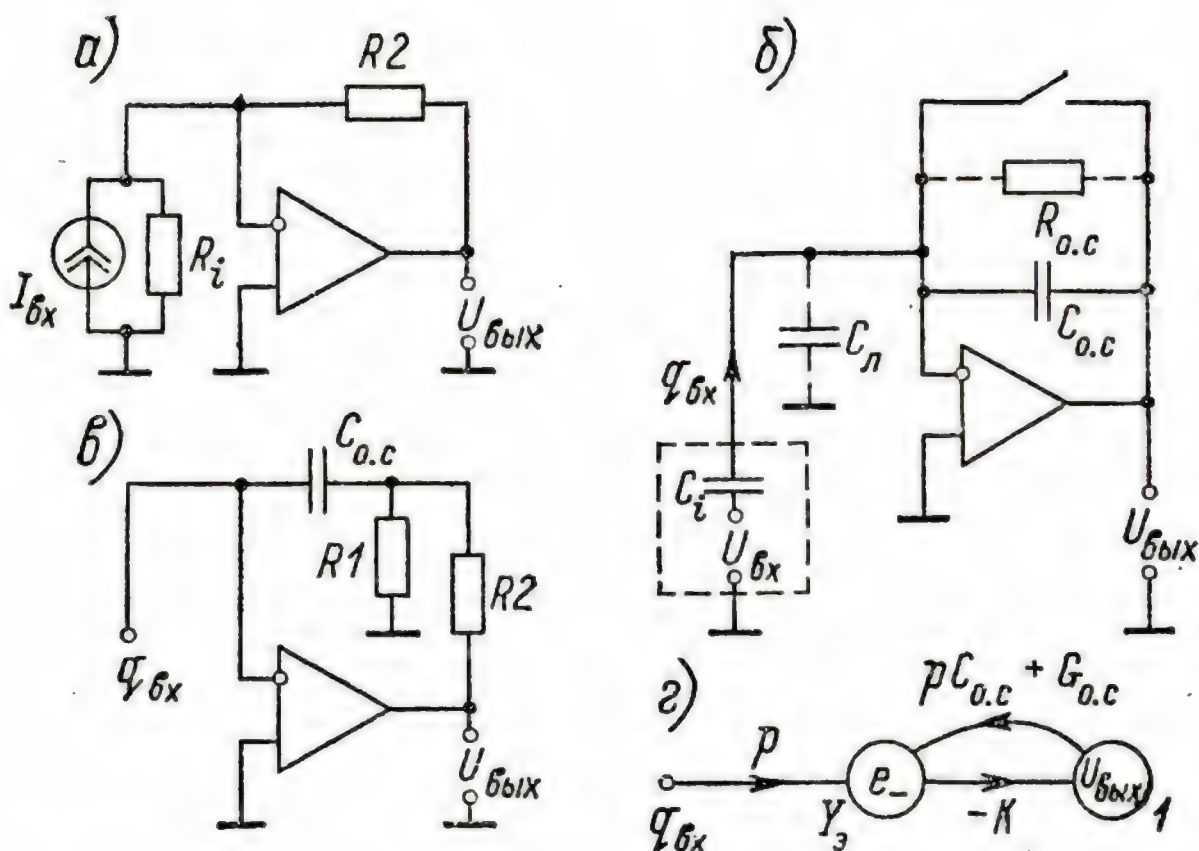


Рис. 1.16. Схемы усилителей тока (а) и заряда (б и в) и граф усилителя заряда (г)

последовательной цепью, состоящей из источника напряжения $U_{вх} = I_{вх} R_i$ и внутреннего сопротивления R_i . Подставляя в формулу (1.9) $I_{вх} R_{вх}$ вместо $U_{вх}$ и R_i вместо R_1 , получаем

$$K_I = \frac{U_{вых}}{I_{вх}} = -R_2 \frac{1}{1 + 1/(K\beta)}, \quad (1.47)$$

где K — коэффициент усиления ОУ; $\beta = R_2 / (R_2 + R_i)$. Если $K\beta \gg 1$, то $K_I = -R_2$.

Входное сопротивление усилителя тока весьма мало и может быть найдено как сопротивление инвертирующего усилителя, уменьшенное на сопротивление резистора R_1 . Из формулы (1.19) соответственно получаем

$$R_{вхI} = r_{вх} \parallel [R_2 / (K + 1)], \quad (1.48)$$

где $r_{вх}$ — входное сопротивление ОУ.

Вследствие малости входного сопротивления усилитель тока практически не оказывает обратного влияния на цепь, в которой измеряется ток. Кроме того, устраняется влияние емкости соединительной линии, так как эта емкость включена параллельно низкому входному сопротивлению усилителя тока и поэтому обусловленная ею постоянная времени очень мала. Выходное сопротивление усилителя тока мало, как и у всякого усилителя с обратной связью по напряжению.

Если к усилителю тока не предъявляются требования высокого быстродействия, то можно рекомендовать включать конденсатор между выходом и И-входом ОУ с целью уменьшения напряжения шумов на выходе.

Для увеличения коэффициента усиления усилителя тока необходимо увеличивать сопротивление резистора R_2 . Чтобы избежать слишком больших сопротивлений, целесообразно использовать в усилителе тока Т-образную цепь отрицательной обратной связи. В этом случае схема усилителя тока может быть получена из схемы рис. 1.13, а путем исключения резистора R_1 . Коэффициент усиления такого усилителя тока будет

$$K_I = R_2 + R_3 + R_2 R_3 / R_4.$$

Усилитель заряда обеспечивает выходное напряжение, пропорциональное электрическому заряду, приходящему на его вход (другими словами, усилитель заряда — это интегратор входного тока). Схема усилителя заряда показана на рис. 1.16, б. Она включает в себя ОУ, охваченный обратной связью через конденсатор $C_{o.c.}$. Ко входу ОУ присоединен источник входного заряда $q_{вх}$, условно показанный на рис. 1.16, б в виде источника напряжения $U_{вх}$ и соединенной последовательно с ним емкости C_i ($q_{вх} = \Delta U_{вх} C_i$, где $\Delta U_{вх}$ — изменение входного напряжения). Конденсатор $C_{л}$ на схеме рис. 1.16, б показывает емкость линии, соединяющей выход источника усиливаемого заряда со входом усилителя заряда.

Усилитель по схеме рис. 1.16, б в принципе можно рассматривать как инвертирующий усилитель для входного напряжения $U_{вх}$. В отличие от обычного инвертирующего усилителя здесь вместо резисторов R_1 и R_2 включены конденсаторы C_i и $C_{o.c.}$. Поэтому усилитель реагирует только на приращение входного напряжения.

Реально в качестве источников входных зарядов выступают обычно пьезоэлектрические датчики. Использование в этом случае усилителей зарядов вместо усилителей напряжения позволяет существенно уменьшить погрешности измерения, обусловленные нестабильностью емкости пьезоэлектрического датчика и соединительной линии.

Параллельно конденсатору $C_{o.c.}$ в усилителе заряда может быть присоединен ключ (рис. 1.16, б), позволяющий производить начальную установку равного нулю выходного напряжения путем разряда этого конденсато-

ра через замкнутый ключ. Возможна также установка параллельно конденсатору $C_{o.c}$ резистора $R_{o.c}$, с помощью которого ограничивается снизу полоса пропускания усилителя.

Передаточная функция усилителя заряда может быть получена из графа (рис. 1.16, г), где $Y_3 = pC_{л} + q_{вх} + + pC_{o.c} + G_{o.c}$. При составлении этого графа учитывалось, что входной ток усилителя есть производная входного заряда, поэтому коэффициент передачи ветви от источника $q_{вх}$ до узла e_- равен p , где p — оператор Лапласа. После простых преобразований передаточную функцию можно представить в виде

$$\frac{U_{вых}(p)}{q_{вх}(p)} = - \frac{1}{C_{o.c}} \frac{p\tau_{o.c}}{p\tau_{o.c} + 1} \left[1 + \frac{1}{K} \left(1 + \frac{R_{o.c}}{r_{вх}} \frac{p\tau_{вх} + 1}{p\tau_{o.c} + 1} \right) \right]^{-1}, \quad (1.49)$$

где $\tau_{o.c} = C_{o.c}R_{o.c}$; $\tau_{вх} = C_{л}r_{вх}$; $r_{вх}$ — входное сопротивление ОУ.

Наличие не равных бесконечности сопротивлений $R_{o.c}$ и $r_{вх}$ препятствует усилению низкочастотных составляющих входного заряда. Если частота изменения входного заряда f_q такова, что $\tau_{o.c}, \tau_{вх} \gg 1/f_q$, то передаточная функция упрощается:

$$\frac{U_{вых}}{q_{вх}} = - \frac{1}{C_{o.c}} \left[1 + \frac{1}{K} \left(1 + \frac{C_{л}}{C_{o.c}} \right) \right]^{-1}. \quad (1.50)$$

Из формул (1.49) и (1.50) следует, что емкость соединительной линии, как и выходная емкость источника заряда, оказывает на выходное напряжение усилителя заряда незначительное влияние, тем меньшее, чем больше коэффициент усиления ОУ.

Увеличение коэффициента преобразования усилителя заряда достигается путем уменьшения емкости $C_{o.c}$. Можно также достичь увеличения этого коэффициента с помощью Т-образного трехполюсника в цепи обратной связи. Для того чтобы упростить регулировку коэффициента преобразования и установку начального напряжения, обычно включают в состав трехполюсника один конденсатор и два резистора (рис. 1.16, в). Если считать ОУ идеальным, то передаточная функция усилителя заряда по схеме рис. 1.16, в будет

$$\frac{U_{вых}(p)}{q_{вх}(p)} = \frac{1 + R_2/R_1}{C_{o.c}} (p\tau + 1), \quad (1.51)$$

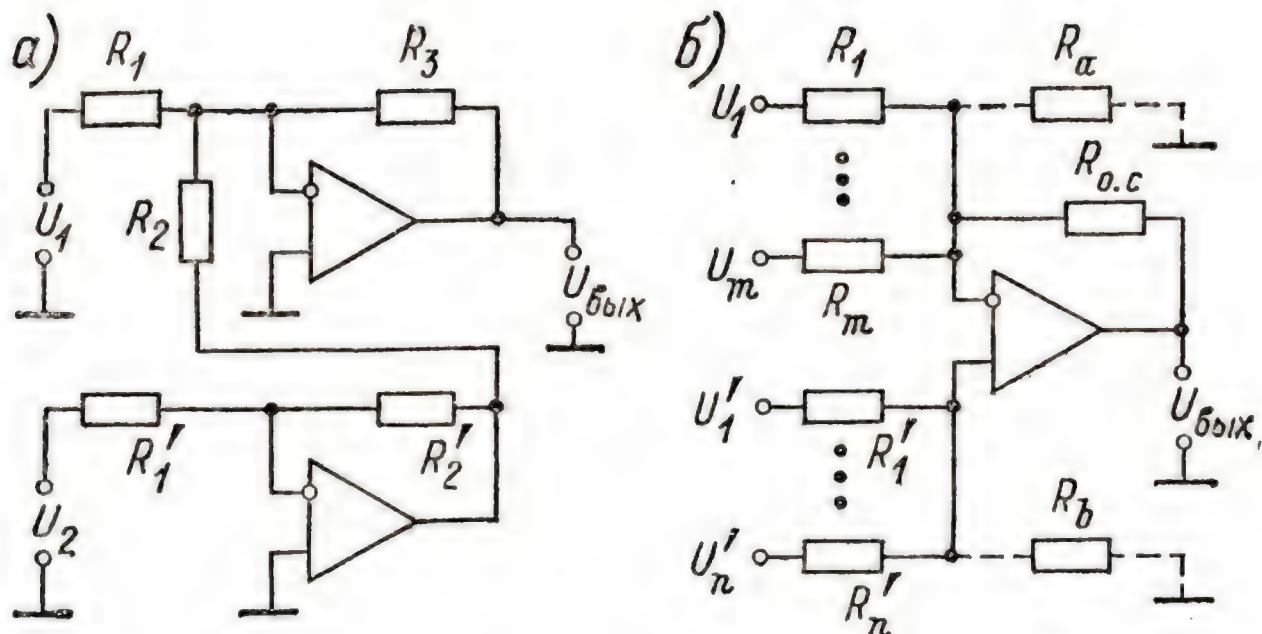


Рис. 1.17. Схемы дифференциального усилителя для больших синфазных сигналов (а) и многовходового сумматора-вычитателя (б)

где $\tau = C_{0.c} R_1 R_2 / (R_1 + R_2)$. Из (1.51) видно, что для входного заряда, изменяющегося с частотой $f_q \ll (1/\tau)$, данный усилитель имеет коэффициент преобразования

$$\frac{U_{\text{вых}}}{q_{\text{вх}}} = \frac{1 + R_2/R_1}{C_{0.c}}.$$

Дифференциальный усилитель для больших синфазных сигналов показан на рис. 1.17, а. Выходное напряжение этого усилителя определяется соотношением (считаем ОУ идеальными):

$$U_{\text{вых}} = U_2 \frac{R_2'}{R_1'} \frac{R_3}{R_2} - U_1 \frac{R_3}{R_1}.$$

Если принять $R_1' = R_1$ и $R_2' = R_2$, то

$$U_{\text{вых}} = (U_2 - U_1) R_2/R_1. \quad (1.52)$$

Оба операционных усилителя в данном случае работают при равном нулю синфазном сигнале. Это дает возможность значительно увеличивать синфазное входное напряжение $(U_1 + U_2)/2$, не опасаясь выхода ОУ из строя. Нужно только следить за тем, чтобы выходные напряжения ОУ не превосходили предельных допустимых. Одно из выходных напряжений при этом определяется формулой (1.52), а другое равно $-U_2 R_2'/R_1'$.

Многовходовый сумматор-вычитатель, показанный на рис. 1.17, б, обеспечивает выходной сигнал, пропорциональный линейной комбинации нескольких входных сигналов. Расчет такого усилителя производится следующим образом.

Вначале выбирается значение $R_{0.c}$. После этого исходя из заданных коэффициентов усиления для различных

входных сигналов определяют сопротивления входных резисторов. Если заданный коэффициент K_i отрицателен, то соответствующее входное напряжение должно быть подано на инвертирующий вход ОУ через резистор, сопротивление которого

$$R_i = R_{o.c.}/|K_i|. \quad (1.53)$$

Если же задан положительный коэффициент усиления K_j , то напряжение подается на неинвертирующий вход через резистор, имеющий сопротивление

$$R'_j = R_{o.c.}/K_j. \quad (1.54)$$

После расчета всех входных сопротивлений определяются полные проводимости G_- и G_+ для И- и Н-входов ОУ и обеспечивается их равенство. При этом

$$G_- = 1/R_1 + \dots + 1/R_m + 1/R_{o.c.};$$

$$G_+ = 1/R'_1 + \dots + 1/R'_n.$$

Если $G_- > G_+$, то включается дополнительно резистор R_b , сопротивление которого

$$R_b = 1/(G_- - G_+).$$

Если же напротив $G_+ > G_-$, то в цепь вводится резистор R_a :

$$R_a = 1/(G_+ - G_-).$$

Нетрудно убедиться, что при выполнении условия $G_+ = G_-$ будет, во-первых, справедлива формула (1.54), а во-вторых, будет выполняться условие компенсации погрешностей, вызванных входными токами ОУ.

1.6. КОРРЕКЦИЯ АДДИТИВНОЙ ПОГРЕШНОСТИ В УСИЛИТЕЛЯХ

Усилители с периодической коррекцией дрейфа. Снижение аддитивной погрешности усилителя, обусловленной напряжением смещения ОУ, может быть осуществлено с помощью периодической коррекции дрейфа начального уровня выходного сигнала. Автоматическую коррекцию дрейфа выполняют путем запоминания напряжения смещения на конденсаторе и последующего вычитания запомненного напряжения из входного напряжения усилителя.

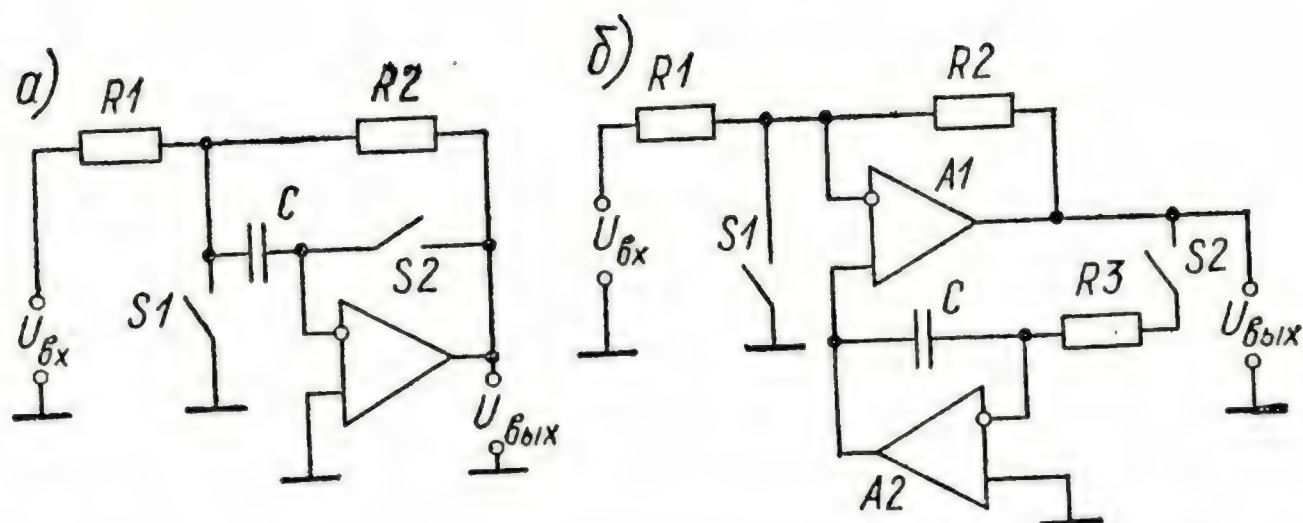


Рис. 1.18. Схемы усилителей с периодической коррекцией дрейфа

Рис. 1.18, а иллюстрирует принцип автоматической коррекции дрейфа. Запоминание напряжения смещения $e_{см}$ производится при замкнутых ключах $S1$ и $S2$. Ключ $S2$ соединяет выход ОУ с инвертирующим входом, благодаря чему образуется повторитель напряжения, коэффициент передачи которого равен $K/(K+1)$, где K — коэффициент усиления ОУ. На выходе ОУ и, следовательно, на конденсаторе C устанавливается напряжение $e_{см}K/(K+1) \approx e_{см}$. При последующей работе усилителя ключи $S1$ и $S2$ размыкаются и запомненное на конденсаторе C напряжение компенсирует напряжение смещения ОУ.

Для управления ключами $S1$ и $S2$ можно использовать генератор импульсов типа мультивибратора. Длительность импульсов этого генератора, определяющая время нахождения $S1$ и $S2$ в замкнутом состоянии, должна быть выбрана такой, чтобы обеспечить полное окончание переходных процессов при запоминании напряжения смещения. Период импульсов устанавливается исходя из допустимой аддитивной погрешности, обусловленной неточностью хранения запомненного напряжения. Дело в том, что при разомкнутом ключе $S2$ конденсатор C изменяет свой заряд под действием тока утечки этого ключа и входного тока ОУ.

При реализации усилителей с автоматической коррекцией дрейфа последовательно с ключом $S2$ и конденсатором C могут быть включены дополнительные резисторы, которые ограничивают ток заряда конденсатора и уменьшают опасность самовозбуждения устройства при запоминании дрейфа.

Запоминающий конденсатор, входящий в цепь автоматической коррекции дрейфа, может быть присоединен

и к неинвертирующему входу ОУ. Однако при этом цепь коррекции приходится дополнять инвертирующим усилителем (рис. 1.18, б). При замкнутых ключах $S1$ и $S2$ на конденсаторе C здесь запоминается напряжение

$$U_C = e_{см1} \frac{K_1 K_2}{K_1 K_2 + 1} + e_{см2} \frac{K_2}{K_1 K_2 + 1}, \quad (1.55)$$

где $e_{см1}$, $e_{см2}$ и K_1 , K_2 — напряжения смещения и коэффициенты усиления основного $A1$ и дополнительного $A2$ усилителей соответственно.

Поскольку напряжение смещения дополнительного усилителя $e_{см2}$ влияет на U_C в K_1 раз слабее, чем $e_{см1}$, то возможно использование в качестве дополнительного усилителя простейшего усилительного каскада, выполненного, например, на одном транзисторе.

Во время коррекции дрейфа (при замкнутых ключах $S1$ и $S2$ — рис. 1.18) процесс усиления входного сигнала прерывается. Для устранения пропусков в выходном сигнале усилителя, возникающих при коррекции, можно дополнить устройство схемой выборки и хранения, которая перед началом коррекции будет запоминать выходной сигнал усилителя и подавать этот сигнал на выход в течение всего времени, пока проводится коррекция.

Более совершенной в этом плане является структура, показанная на рис. 1.19. Здесь коррекция аддитивной погрешности производится без прерывания усиления входного сигнала. Операционные усилители $A1$ и $A2$, входящие в усилитель по схеме рис. 1.19, имеют дополнительные входы, на которые подаются корректирующие сигналы. К этим входам присоединены запоминающие конденсаторы $C1$ и $C2$. Основной усилитель $A1$ охватывается соответствующими цепями отрицательной обратной связи (на рис. 1.19 не показаны) и усиливает непре-

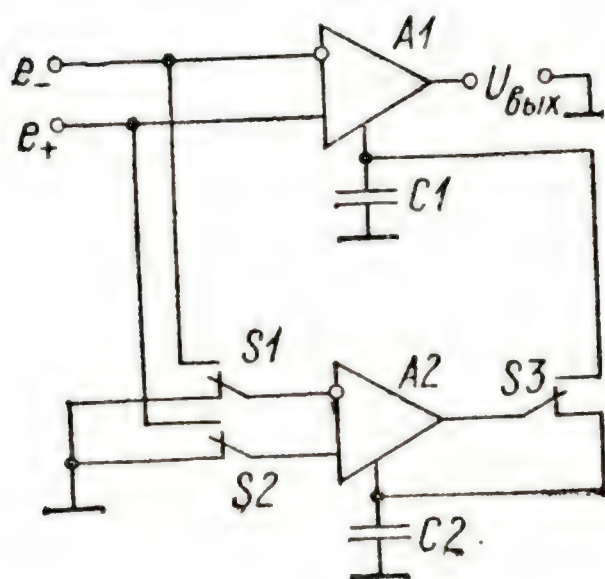


Рис. 1.19. Схема усилителя с коррекцией дрейфа без прерывания усиления входного сигнала

рывно входной сигнал. Дополнительный усилитель $A2$ попеременно корректирует то собственную аддитивную погрешность, то аддитивную погрешность усилителя $A1$.

Когда переключатели $S1—S3$ находятся в нижнем по схеме состоянии, на конденсаторе $C2$ запоминается напряжение, корректирующее напряжение смещения усилителя $A2$. Затем переключатели переходят в верхнее по схеме положение и происходит коррекция усилителя $A1$: на конденсаторе $C1$ запоминается напряжение, соответствующее напряжению смещения этого усилителя.

Автоматическая периодическая коррекция дрейфа позволяет снизить аддитивную погрешность усилителя до одного или нескольких микровольт. Остаточная погрешность в значительной степени зависит от неидеальности применяемых переключателей, в качестве которых обычно используют бесконтактные переключатели на основе МОП-транзисторов.

Выпускаемые серийно интегральные схемы операционных усилителей, выполненных по структуре 1.19, содержат около 250 активных компонентов, имеют малый дрейф (примерно $0,3 \text{ мкВ/К}$) и широкую полосу пропускания ($f_1 = 3 \text{ МГц}$) [5].

Усилители с модуляцией-демодуляцией сигнала (усилители МДМ) реализуют преобразование медленно меняющегося входного напряжения в переменное напряжение, которое затем усиливается и снова преобразуется в медленно меняющееся (но уже усиленное) напряжение с помощью фазочувствительного демодулятора. Усилитель переменного напряжения в значительной степени уменьшает погрешности, связанные с дрейфом нуля.

Типичная структура усилителя МДМ показана на рис. 1.20. Кроме модулятора (M), усилителя переменного напряжения ($У1$), демодулятора ($ДМ$) и делителя обратной связи (β), в эту структуру входят еще фильтр

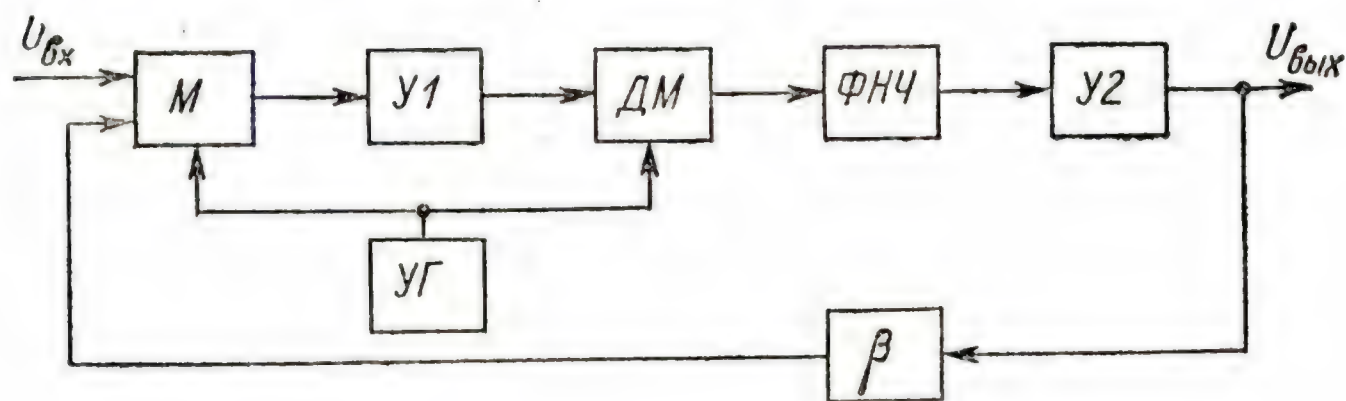


Рис. 1.20. Структурная схема усилителя МДМ

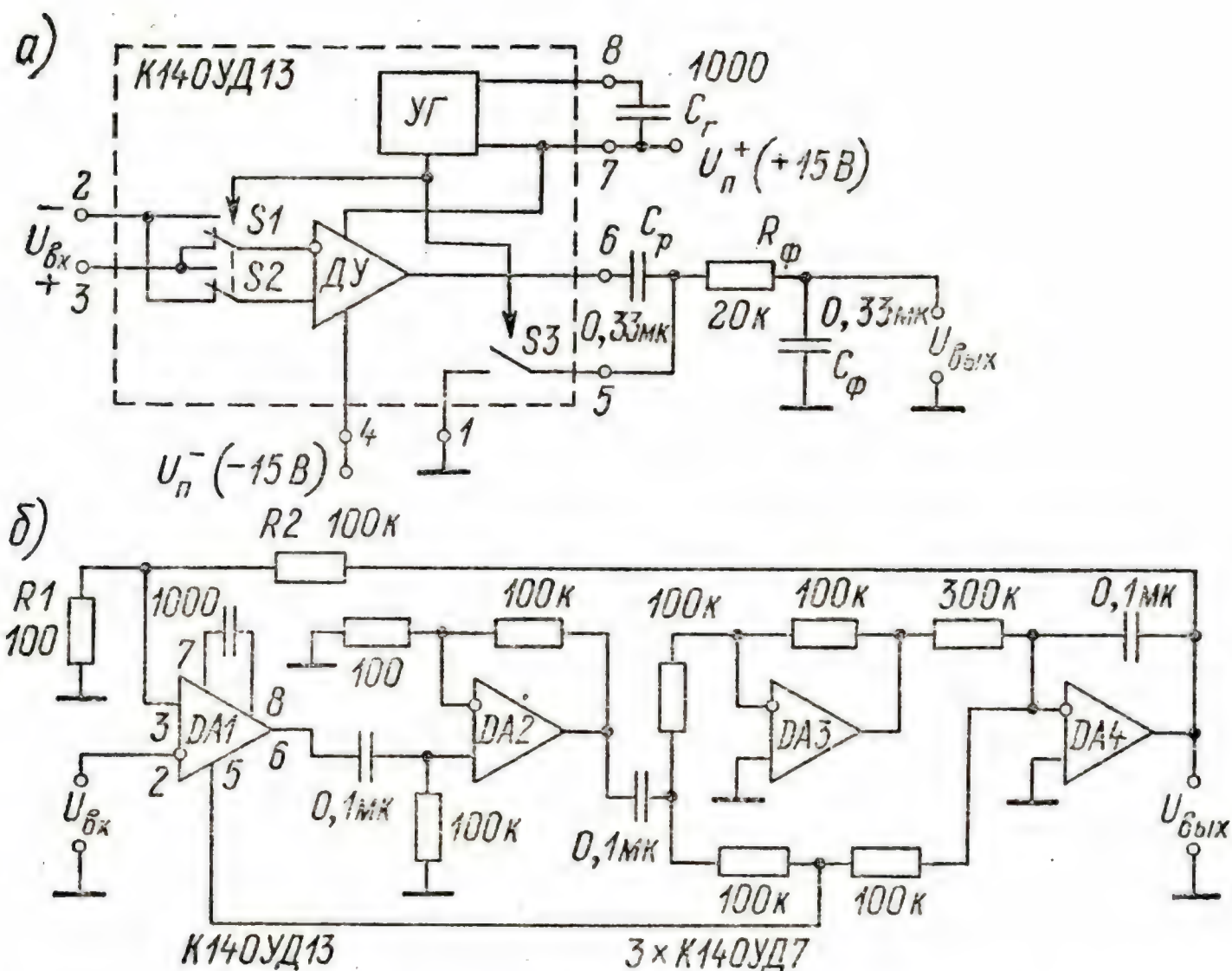


Рис. 1.21. Схемы усилителей МДМ с предусилителем К140УД13

нижних частот (ФНЧ) и усилитель постоянного напряжения (У2). Фильтр ФНЧ необходим для сглаживания выбросов выходного напряжения, возникающих при коммутации ключей модулятора. Цель введения в структуру усилителя У2 — обеспечить низкое выходное сопротивление, большой выходной сигнал и увеличить общий коэффициент усиления. Если коэффициент усиления усилителя У1 достаточно велик, то дрейф нуля усилителя У2 практически не увеличивает нестабильности начального уровня усилителя в целом. Фильтр нижних частот и усилитель У2 могут быть объединены в один узел — активный фильтр. Модулятор и демодулятор управляются напряжением, вырабатываемым управляющим генератором (УГ).

В современных усилителях МДМ модуляторы и демодуляторы строят, как правило, на основе ключевых схем, причем в качестве ключей используют полевые транзисторы.

Отечественная промышленность выпускает предусилитель МДМ типа К140УД13, функциональная схема которого показана на рис. 1.21, а. Модулятор этого уси-

лителя выполнен на двух бесконтактных переключателях $S1$ и $S2$. Третий бесконтактный переключатель $S3$ включается в схему демодулятора. Для коммутации транзисторов модулятора и демодулятора используется управляющий генератор $УГ$ — мультивибратор с одной времязадающей цепью. В состав микросхемы $K140УД13$ входит, кроме того, дифференциальный усилитель $ДУ$. Все элементы функциональной схемы усилителя выполнены на основе МОП-транзисторов.

Для реализации МДМ-усилителя микросхему следует дополнить конденсатором C_r , входящим в схему $УГ$, разделительным конденсатором C_p , присоединяемым к выходу $ДУ$, и фильтром нижних частот C_f, R_f , сглаживающим пульсации сигнала, снимаемого с однополупериодного демодулятора. При $C_r = 1000$ пФ частота импульсов, вырабатываемых управляющим генератором, равна примерно 1 кГц. Соответственно постоянная времени фильтра нижних частот должна быть не меньше нескольких миллисекунд.

Благодаря периодическому переключению переключателей $S1$ и $S2$ полярность напряжения, приходящегося на вход $ДУ$, периодически изменяется. Таким образом осуществляется преобразование медленно изменяющегося напряжения $U_{вх}$ в переменное прямоугольное напряжение, частота которого задается управляющим генератором. Переменное напряжение усиливается в дифференциальном усилителе $ДУ$ и далее преобразуется демодулятором $C_p, S3$ в пульсирующее напряжение, среднее значение которого и представляет собой усиленный входной сигнал. Демодулятор работает следующим образом. В один полупериод управляющего напряжения, вырабатываемого $УГ$, ключ $S3$ замкнут и конденсатор заряжается до амплитуды напряжения, существующего в это время на выходе $ДУ$. На входе $ФНЧ$ напряжение при этом равно нулю. В следующий полупериод ключ $S3$ размыкается и на вход $ФНЧ$ поступает напряжение с выхода $ДУ$, смещенное на постоянное напряжение, запомненное конденсатором C_p . Таким образом, на вход $ФНЧ$ поступают импульсы, амплитуда которых равна размаху прямоугольного переменного напряжения, присутствующего на выходе $ДУ$. Полярность этих импульсов зависит от фазового соотношения (0 или 180°) между усиленным переменным напряжением и управляющим напряжением, поступающим с $УГ$.

Температурный дрейф напряжения смещения усилителя К140УД13 определяется неидеальностью ключей модулятора и наличием термо-э. д. с. во входной цепи. Этот дрейф не превосходит 0,5 мкВ/К. Коэффициент усиления предусилителя по схеме рис. 1.21, а равен примерно 10, а максимальное выходное напряжение — примерно 0,5 В.

Для построения усилителя МДМ с большим коэффициентом усиления можно дополнить микросхему К140УД13 обычными операционными усилителями (например, типа К140УД7) так, как показано на рис. 1.21, б. Один из этих ОУ (DA2) увеличивает коэффициент усиления усилителя переменного напряжения, входящего в структуру МДМ, второй (DA3) — используется в схеме двухполупериодного демодулятора, а на основе третьего (DA4) построен активный фильтр (интегратор), сглаживающий пульсации и увеличивающий амплитуду выходного сигнала. Двухполупериодная демодуляция реализуется в данном случае благодаря тому, что на вход активного фильтра (DA4) наряду с импульсным напряжением, характерным для однополупериодного демодулятора, подается переменное прямоугольное напряжение с выхода DA3, противоположное по фазе этому импульсному напряжению и примерно вдвое меньшее по амплитуде. Коэффициент усиления неинвертирующего усилителя по схеме рис. 1.21, б задается резисторами обратной связи R_1 и R_2 ($K_n = 1 + R_2/R_1$).

Двухканальные усилители позволяют совместить в одном устройстве достоинства усилителей МДМ и широкополосных усилителей с непосредственной связью. Усилители МДМ имеют малую аддитивную погрешность, но у них есть и существенный недостаток — узкая полоса пропускания. Верхняя граница полосы пропускания (по уровню 0,7) у усилителей МДМ не превосходит обычно 10—20 % частоты коммутации. Учитывая, что частота коммутации, как правило, составляет 0,5—2,5 кГц, получаем, что усилители МДМ могут применяться лишь для сигналов, лежащих в частотной полосе от нуля до 50—500 Гц. Если же речь идет об измерительных усилителях, для которых частотная погрешность не должна превышать 0,5—5 %, то рабочая полоса усилителя МДМ оказывается еще меньшей.

Для того чтобы совместить в одном усилителе малую аддитивную погрешность и широкую полосу пропуска-

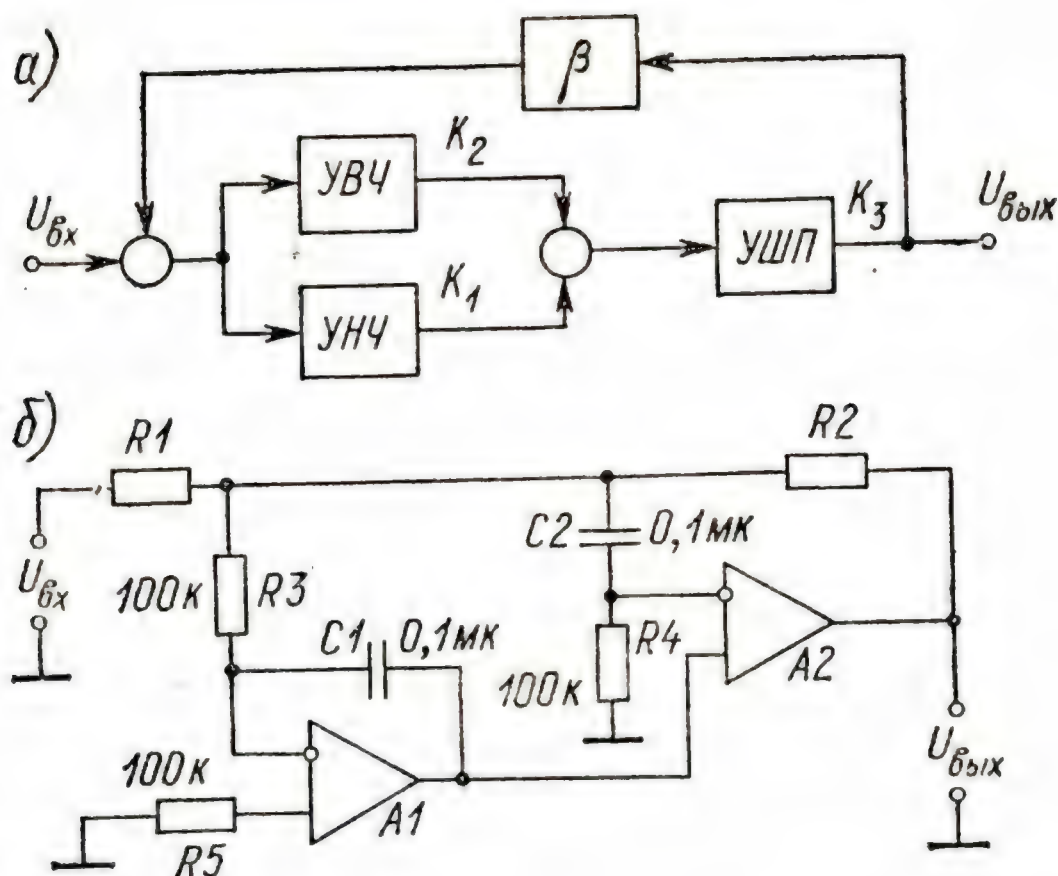


Рис. 1.22. Структурная (а) и принципиальная (б) схема двухканального усилителя

ния, его выполняют по двухканальной структуре. Один из каналов при этом усиливает с малой аддитивной погрешностью низкочастотные составляющие входного сигнала, а другой — высокочастотные составляющие. Высокочастотный канал, естественно, может быть выполнен в виде усилителя переменного напряжения.

Типичная структура двухканального усилителя показана на рис. 1.22, а. Она содержит параллельно включенные усилители низкой (УНЧ) и высокой (УВЧ) частот, а также выходной усилитель с широкой полосой пропускания (УШП). Коэффициенты усиления этих усилителей равны соответственно K_1 , K_2 и K_3 .

Различают две разновидности структуры, показанной на рис. 1.22, а: усилитель Гольдберга, когда $K_2 = 1$, и усилитель Баккерфильда, когда $K_2 \approx K_1$.

В первом случае двухканальный усилитель может быть построен, например, так, как показано на рис. 1.22, б. В этом двухканальном усилителе низкочастотный усилитель А1 — это усилитель с малой аддитивной погрешностью, например усилитель типа МДМ. Усилитель А2 — это широкополосный усилитель, например операционный, имеющий достаточно высокое быстродействие. Разделение входного сигнала на низкочастотную и высокочастотную составляющие осуществляется RC-цепями $R3$, $C1$ и $C2$, $R4$. Низкочастотная составляющая усиливается последовательно соединительными усилителями А1 и А2,

а высокочастотная — усилителем A_2 . Общий коэффициент усиления задается цепью обратной связи R_1, R_2 .

На низких и высоких частотах коэффициент усиления инвертирующего усилителя по схеме рис. 1.22, б определяется формулами:

$$K_{и.н} = -\frac{\mu}{\beta} \frac{1}{1 + 1/(K_1 K_2 \beta)};$$

$$K_{и.в} = -\frac{\mu}{\beta} \frac{1}{1 + 1/(K_2 \beta)},$$

где $\mu = R_2/(R_1 + R_2)$; $\beta = R_1/(R_1 + R_2)$; K_1 и K_2 — коэффициенты усиления усилителей A_1 и A_2 . Если $K_1 K_2 \beta \gg 1$ и $K_2 \beta \gg 1$, то $K_{и.н} \approx K_{и.в} \approx -\mu/\beta = -R_2/R_1$. Однако при уточненном анализе погрешностей рассматриваемого усилителя необходимо учитывать, что $K_{и.н} \neq K_{и.в}$, а именно $|K_{и.н}| > |K_{и.в}|$.

Двухканальные, а в общем случае многоканальные усилители могут иметь структуры, отличные от показанной на рис. 1.22, а. Обзор и анализ различных методов построения подобных усилителей можно найти в [8].

1.7. ГАЛЬВАНИЧЕСКОЕ РАЗДЕЛЕНИЕ ЦЕПЕЙ В УСИЛИТЕЛЯХ

Выходной сигнал измерительного усилителя может быть искажен из-за действующих на его входе помех. Различают поперечные помехи, называемые также помехами нормального вида, и продольные помехи, иначе называемые помехами общего вида. Поперечные помехи действуют между входными зажимами усилителя, так же как и входной сигнал. Продольные помехи действуют между землей и входными зажимами прибора.

Механизм действия продольной помехи показан на рис. 1.23, а. Источник входного сигнала, условно показанный на рисунке в виде термопары, соединен с инвертирующим усилителем двухпроводной линией. Сопротивления проводов линии равны r_1 и r_2 . Неинвертирующий вход усилителя соединен со средней точкой источника питания усилителя (на рис. 1.23, а эта точка показана как дополнительный вывод между входами ОУ) и с экранирующим корпусом усилителя. Источник входного сигнала и усилитель через комплексные сопротивления z_1 и z_2 имеют электрическую связь с землей. Сопротивления z_1 и z_2 могут быть обусловлены емкостными связями на землю или могут представлять собой непосредственно

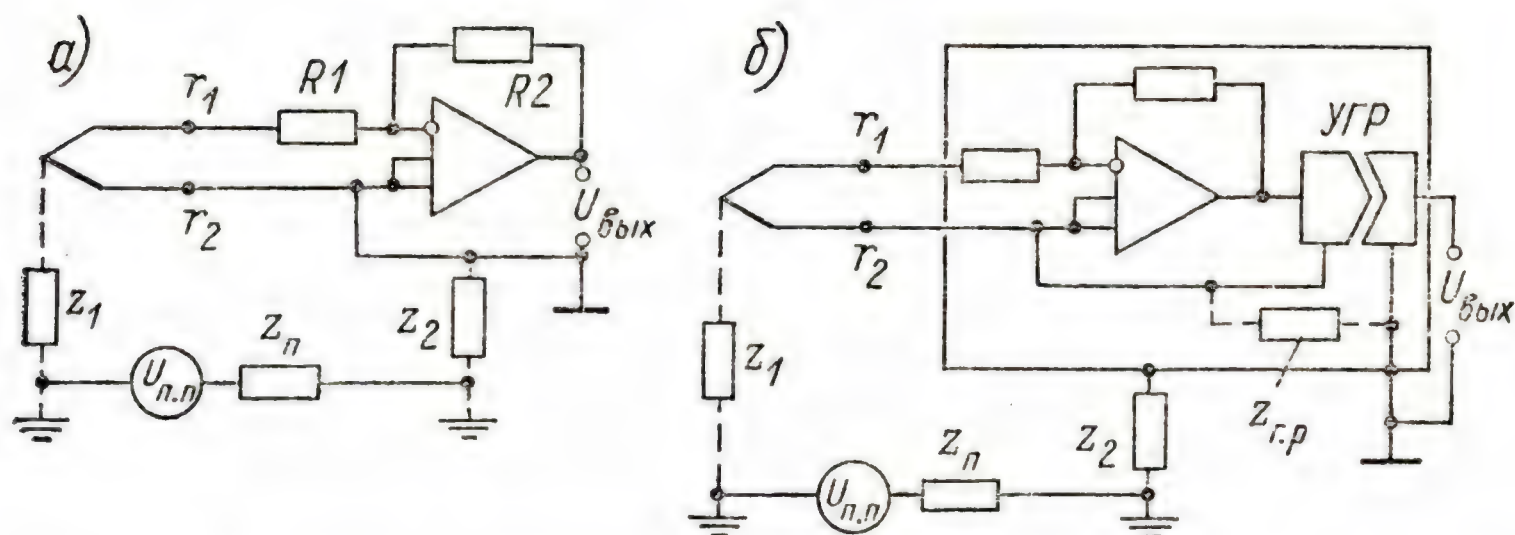


Рис. 1.23. Схемы, поясняющие действие на усилитель продольных помех

сопротивления заземляющих проводников. Последнее имеет место тогда, когда по условиям эксперимента или по соображениям техники безопасности источник входного сигнала, или усилитель, или они оба должны быть заземлены. Из-за блуждающих токов и токов, обусловленных заземлением силовых установок, потенциалы различных точек земли различны. Поэтому в схеме рис. 1.23, а между двумя точками заземления включен источник продольной помехи $U_{п.п}$ с внутренним сопротивлением $z_{п.п}$. При удалении двух точек заземления на расстояние 0,5 км разность потенциалов $U_{п.п}$ между ними может составить 10—15 В при внутреннем сопротивлении, составляющем доли ома или единицы ом [17]. Контур, образованный парой соединительных проводов (r_1, r_2), сопротивлениями связи (z_1, z_2) и землей, пронизывается различными переменными магнитными полями. Это приводит к возникновению в контуре э. д. с., которая суммируется с напряжением помехи $U_{п.п}$.

За счет токов, текущих во входных цепях усилителя и обусловленных источником $U_{п.п}$, продольная помеха преобразуется в поперечную. Предполагая, что сопротивление линии связи много меньше входного сопротивления усилителя ($r_1, r_2 \ll R_1$), можем определить ток, вызываемый помехой $U_{п.п}$, как

$$I = \frac{U_{п.п}}{z_{\Sigma} + r_2},$$

где $z_{\Sigma} = z_1 + z_2 + z_3$. Падение напряжения от этого тока на сопротивлении низкопотенциального провода r_2 и представляет собой поперечную помеху

$$U_{п.вх} \approx \frac{r_2}{z_{\Sigma} + r_2} U_{п.п}. \quad (1.56)$$

Из (1.56) следует, что для уменьшения влияния продольной помехи нужно уменьшать сопротивление низкопотенциального провода r_2 и увеличивать сопротивление z_Σ . Однако сопротивление z_Σ обычно трудно поддается контролю. Поэтому при построении измерительного устройства по схеме рис. 1.23, а значительная часть продольной помехи попадает на вход усилителя в виде поперечной помехи.

Эффективным методом борьбы с продольной помехой является гальваническое разделение входной и выходной цепей усилителей. Соответствующая схема показана на рис. 1.23, б. Здесь к выходу усилителя присоединено устройство гальванического разделения УГР. Требования, предъявляемые к УГР, — точная передача полезного сигнала и высокое сопротивление $z_{г.р}$ между входными и выходными цепями. Корпус усилителя соединен с низкопотенциальным выходным проводом УГР. Как видно из схемы рис. 1.23, б, в данном случае в цепь тока, вызываемого продольной помехой $U_{п.п.}$, включается сопротивление гальванического разделения $z_{г.р}$. Соответственно

$$U_{п.вх} = \frac{r_2}{z_\Sigma + r_2 + z_{г.р}} U_{п.п.}$$

При качественном выполнении устройства гальванического разделения УГР сопротивление $z_{г.р}$ вполне может быть получено превышающим 1—10 МОм. Это дает возможность ослабить действие продольной помехи в 1000 раз и более. Поэтому при работе измерительного усилителя с длинной соединительной линией и в условиях сильных помех гальваническое разделение представляется весьма целесообразным и широко используемым методом уменьшения погрешности измерения.

Практически все измерительные устройства, предназначенные для использования в промышленных условиях, имеют гальванически разделенные входные цепи. Такие измерительные устройства часто называют устройствами с плавающим входом, имея в виду неопределенность потенциала входных цепей относительно корпуса прибора.

Гальваническое разделение (ГР) в усилителях переменного напряжения реализуется весьма просто — с помощью разделительного трансформатора. Для того чтобы погрешность коэффициента усиления, вносимая нестабильностью коэффициента передачи разделительного

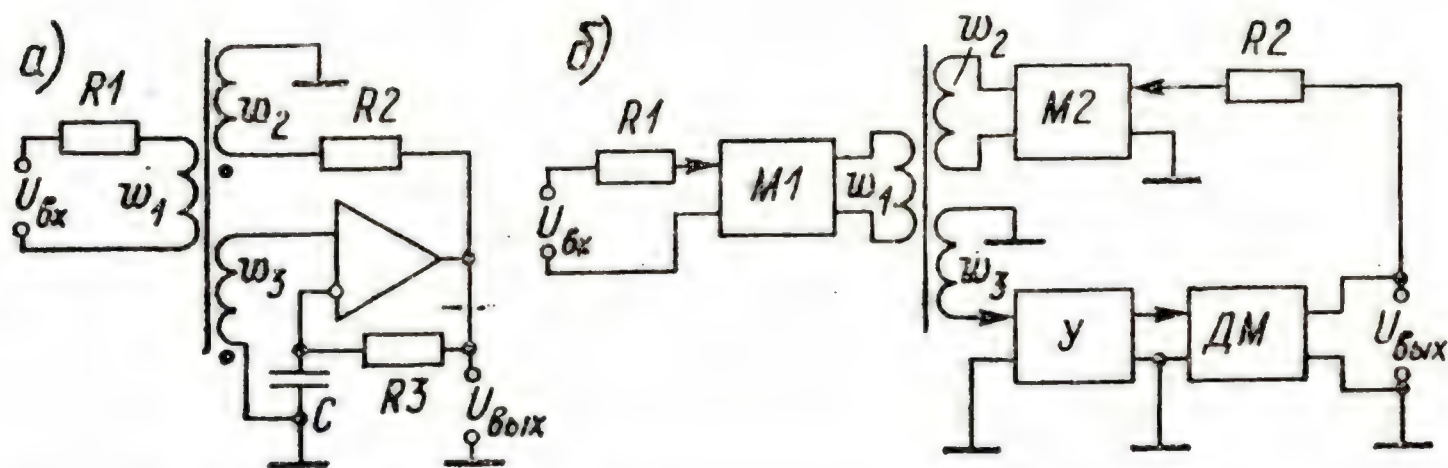


Рис. 1.24. Схемы усилителей переменного (а) и постоянного (б) напряжения с разделительными трансформаторами

трансформатора, была пренебрежимо малой, необходимо, чтобы приведенное активное сопротивление обмоток трансформатора было существенно ниже его индуктивного сопротивления на холостом ходу во всем диапазоне частот и существенно ниже приведенного сопротивления нагрузки. Индуктивное сопротивление на холостом ходу в свою очередь должно быть много больше приведенного сопротивления нагрузки. К этому добавляется требование малой емкостной связи между первичной и вторичной обмотками. Все это увеличивает габариты и массу разделительного трансформатора, усложняет его конструкцию.

Требования к разделительному трансформатору можно значительно снизить, если его включить в контур обратной связи измерительного усилителя [25]. На рис. 1.24, а показана схема усилителя, построенного по этому принципу. Здесь трансформатор используется для получения сигнала, пропорционального сумме входного и выходного напряжений. При этом магнитный поток, создаваемый входным напряжением (обмотка w_1), почти полностью уравнивается потоком, вызываемым выходным напряжением (w_2). Остаточный разностный поток определяет входное напряжение ОУ, снимаемое с обмотки w_3 . Из условия уравнивания потоков получаем

$$\frac{U_{\text{ВЫХ}}}{U_{\text{ВХ}}} \approx \frac{R_2}{R_1} \frac{w_2}{w_1}. \quad (1.57)$$

Нетрудно увидеть, что в данном случае снижение индуктивности холостого хода приведет только к изменению коэффициента передачи прямой цепи усилителя. Это позволяет снизить габариты трансформатора без ущерба для точности усилителя. Однако для обеспечения ста-

бильности коэффициента усиления усилителя в целом необходимо, чтобы активные сопротивления обмоток ω_1 и ω_2 были существенно меньше сопротивлений R_1 и R_2 , последовательно с которыми они включаются.

ГР в усилителях постоянного тока также может быть выполнено с помощью трансформатора. Однако предварительно требуется осуществить модуляцию усиливаемого напряжения, т. е. преобразовать медленно изменяющееся входное напряжение в переменное. Схема соответствующего усилителя показана на рис. 1.24, б. Наряду с основным модулятором $M1$ и демодулятором ДМ, входящими в базовую структуру МДМ-усилителя, здесь имеется также дополнительный модулятор $M2$, который модулирует подаваемый на трансформатор сигнал обратной связи. Если модуляторы $M1$ и $M2$ построены одинаково и имеют одинаковые коэффициенты преобразования входного, медленно меняющегося напряжения в выходной ток, то коэффициент усиления усилителя по схеме рис. 1.24, б тоже будет определяться формулой (1.57).

Существуют также бестрансформаторные схемы ГР, используемые в усилителях постоянного тока. Примеры таких схем показаны на рис. 1.25.

В усилителе по схеме рис. 1.25, а гальваническое разделение осуществляется с помощью так называемого летающего конденсатора. Здесь конденсатор C с помощью переключателей $S1$ и $S2$ присоединяется то к источнику входного сигнала, то ко входу усилителя Y . Таким образом осуществляется подача напряжения на вход усилителя Y при отсутствии прямой связи между усилителем и источником входного сигнала.

На рис. 1.25, б показана схема усилителя, в котором

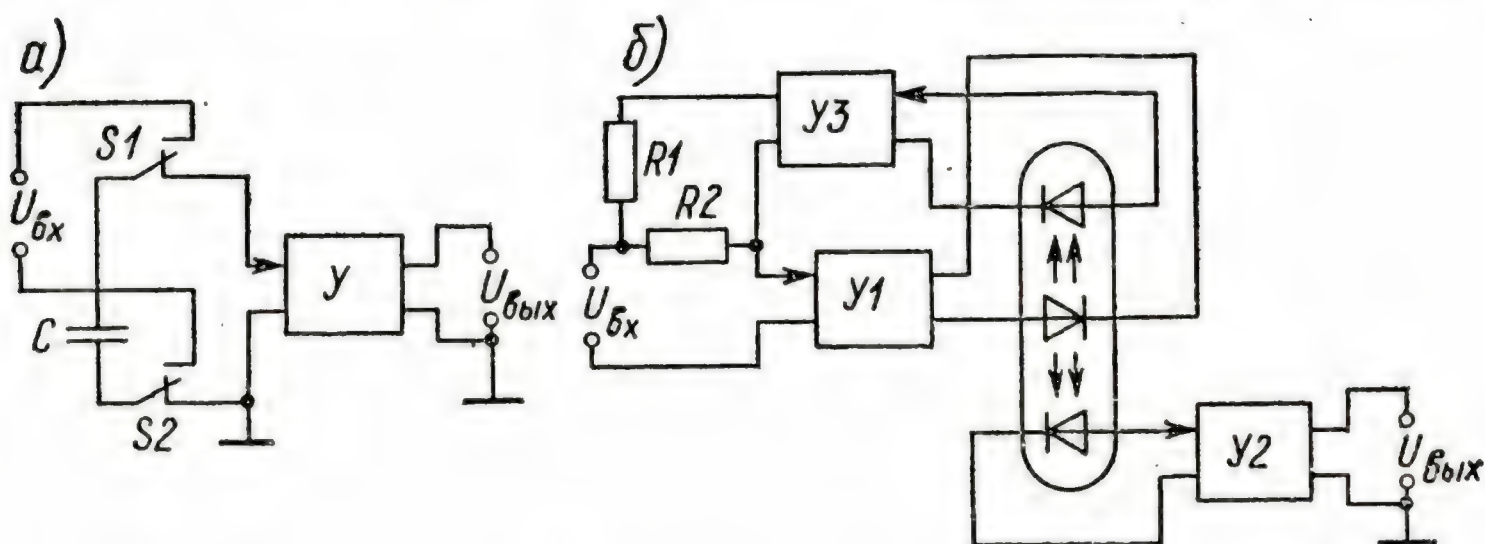


Рис. 1.25. Схемы усилителей с гальваническим разделением на переключаемом конденсаторе (а) и дифференциальном оптроне (б).

ГР осуществляется с помощью оптрона. Оptron, применяемый здесь, должен иметь один вход и два выхода, например, содержать один светодиод и два фотодиода. Если равны между собой коэффициенты передачи оптрона от входа до обоих выходов и равны также коэффициенты усиления усилителей U_2 и U_3 , то усилитель по схеме рис. 1.25, б будет иметь стабильный коэффициент усиления, равный приблизительно $1/\beta = 1 + R_2/R_1$. Для применения в подобных усилителях отечественная промышленность выпускает дифференциальные оптроны КОД301А, КОД302А, для которых гарантируется коэффициент неидентичности основной и вспомогательной оптопар не более 0,2—2 % [50].

Гальваническое разделение во вспомогательных цепях. Рассматривая схемы ГР, мы до сих пор ограничивались сигнальной цепью. Однако следует помнить о том, что все электрические связи на незаземленную («плавающую») часть усилителя должны иметь ГР. Это значит, в частности, что цепи коммутации модуляторов и демодуляторов на плавающей части должны содержать ГР. Поэтому здесь уместно применять МОП-переключатели, у которых, как известно, отсутствует гальваническая связь сигнальной и управляющей цепи. Однако предельное допустимое напряжение затвор — канал таких переключателей ограничивает допустимую продольную помеху. В связи с этим в цепи коммутации M и DM часто используют разделительные трансформаторы и оптроны, сохраняющие работоспособность при продольной помехе в несколько сотен вольт.

Напряжение питания плавающей части усилителя, если оно требуется, также должно подаваться с гальваническим разделением (если, конечно, не используется автономное батарейное питание этой части усилителя). Для ГР цепи питания плавающей части используют специальные вторичные обмотки на общем силовом трансформаторе или выполняют отдельный силовой трансформатор. В последнем случае для снижения габаритов трансформатора часто идут по пути преобразования постоянного напряжения питания заземленной части усилителя в переменное напряжение частотой 10—100 кГц, которое затем передается на плавающую часть через трансформатор с ферритовым или пермалловым магнитопроводом. Плавающая часть в этом случае, естественно, должна содержать соответствующие выпрямители и стабилизаторы питания.

Сведения о схемах источников питания, конструктивном выполнении силовых трансформаторов и экранировании их обмоток можно найти в [16, 36].

Некоторые разновидности усилителей с ГР. В усилителях без гальванического разделения входное и выходное напряжения, а также напряжения питания имели общую землю. Если же используется усилитель с ГР, то входное напряжение может не иметь общей точки с выходным.

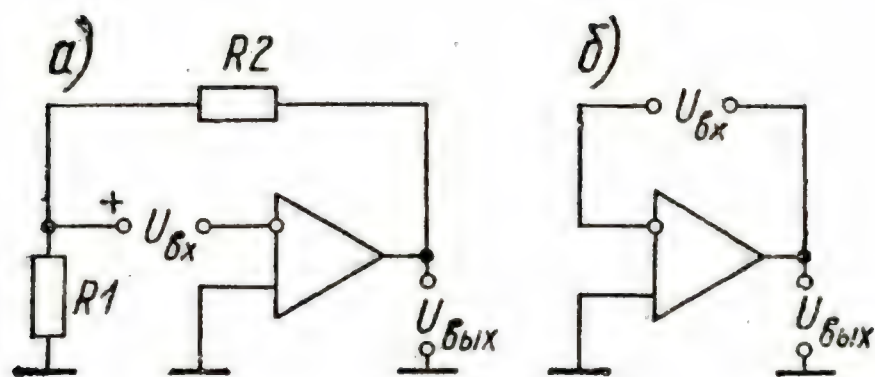


Рис. 1.26. Варианты схемы включения усилителей с гальваническим разделением

В качестве примера на рис. 1.26, а показана схема подобного усилителя. В данном случае уже трудно говорить о том, какой это усилитель: инвертирующий или неинвертирующий. Поэтому на схеме рис. 1.26, а (и далее) условный знак «+» у одного из зажимов источника $U_{вх}$ показывает тот зажим, увеличение потенциала на котором относительно другого входного зажима приводит к увеличению выходного напряжения.

Нетрудно увидеть, что коэффициент усиления усилителя по схеме рис. 1.26, а будет таким же, как у неинвертирующего усилителя: $U_{вых}/U_{вх} = 1 + R_2/R_1$. Достоинством данного усилителя в сравнении с обычным неинвертирующим (см. рис. 1.6, б) является то, что здесь, как и в инвертирующем усилителе, отсутствует синфазный сигнал на входе ОУ (это удобно, в частности, в усилителях с модуляцией-демодуляцией сигнала или двухканальных усилителях). Вместе с тем рассматриваемый усилитель, как и обычный неинвертирующий, имеет высокое входное сопротивление, практически равное $R_{вх} = r_{вх}(K\beta + 1)$, где $\beta = R_1/(R_1 + R_2)$, а $r_{вх}$ и K — параметры примененного ОУ.

Рис. 1.26, б показывает повторитель напряжения, построенный так же, как и усилитель по схеме рис. 1.26, а. У этого повторителя входное и выходное напряжения имеют общую точку, однако эта точка не совпадает с заземленной средней точкой источника питания ОУ.

На рис. 1.27, а еще раз показана схема рассматриваемого повторителя напряжения (рис. 1.26, б), но для большей наглядности здесь представлены также и цепи питания. В принципе необязательно заземлять именно среднюю точку питания. Можно заземлить общую точку входного и выходного сигналов повторителя. Но тогда источник питания ОУ должен быть гальванически развя-

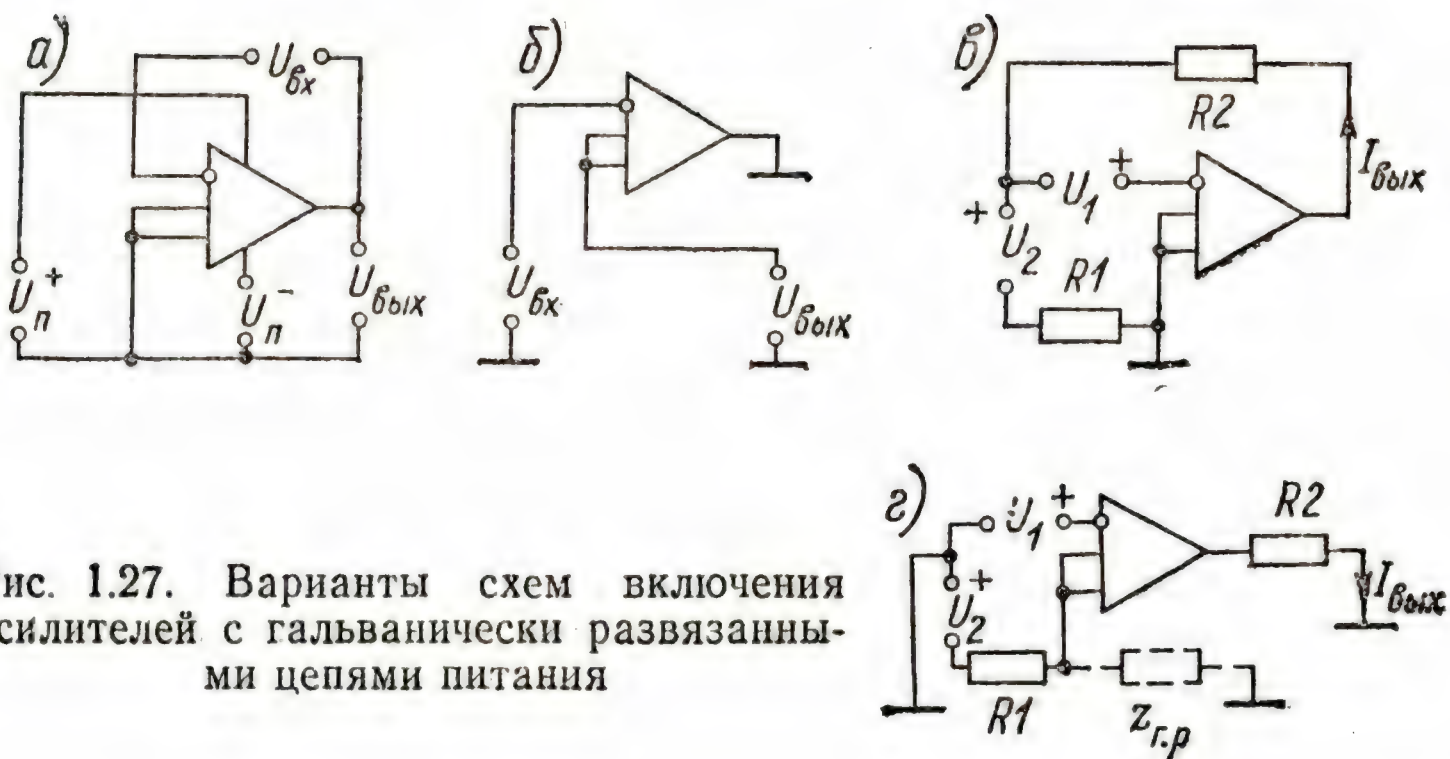


Рис. 1.27. Варианты схем включения усилителей с гальванически развязанными цепями питания

зан от этой земли. Иначе говоря, для питания данного ОУ должны быть предусмотрены отдельные обмотки на силовом трансформаторе и далее отдельные выпрямители и стабилизаторы.

Если источник питания ОУ не заземлен, то необходимо указывать, куда присоединяется его средняя точка. Поэтому на рис. 1.27 и далее на рис. 1.28 в условном обозначении ОУ добавлен слева (между входами) вывод, соответствующий средней точке напряжения питания.

Рис. 1.27, б показывает схему повторителя напряжения, аналогичную повторителю на рис. 1.27, а, но с заземлением выходного зажима ОУ. Здесь источники сигналов $U_{вх}$ и $U_{вых}$ имеют общую заземленную точку; соответственно средняя точка источника питания соединена с Н-входом ОУ и не заземлена. Достоинством этого повторителя является работа ОУ при равном нулю синфазном сигнале. Однако это достоинство покупается ценой усложнения питающих цепей.

На рис. 1.27, в и г показаны схемы одного и того же дифференциального усилителя, но с заземлением в одном случае средней точки источника питания (рис. 1.27, в), а в другом — общей точки входных сигналов (рис. 1.27, г). В этом дифференциальном усилителе разность входных напряжений уравнивается падением напряжения на сопротивлении R_1 , создаваемым выходным током ОУ $I_{вых} R_1 = U_1 - U_2$. Выходное напряжение усилителя может быть получено, например, как падение напряжения от тока $I_{вых}$ на сопротивлении R_2 .

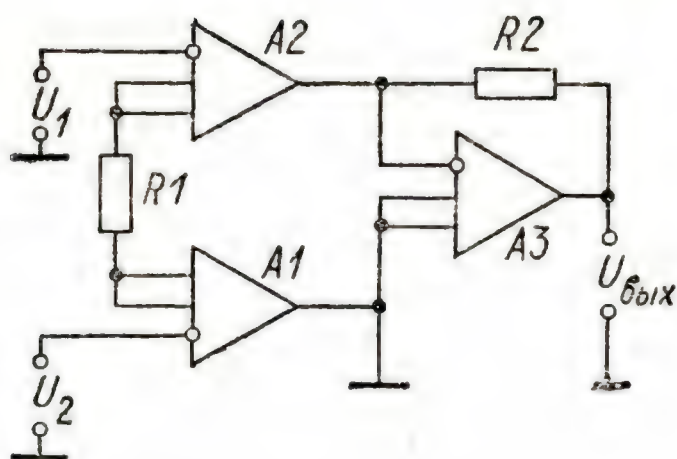


Рис. 1.28. Дифференциальный усилитель, использующий ОУ с гальванически развязанными цепями питания

Схемы повторителя рис. 1.27, б и дифференциального усилителя рис. 1.27, г использованы в составе сложного дифференциального усилителя, показанного на рис. 1.28. Здесь операционный усилитель $A1$ использован в схеме повторителя напряжения U_2 , на $A2$ собран дифференциальный усилитель, а $A3$ включен в схему усилителя тока. В результате получаем $U_{\text{вых}} = (U_2 - U_1)R_2/R_1$. Положительными качествами дифференциального усилителя по схеме рис. 1.28 является малое число резисторов, работа всех ОУ при равном нулю синфазном сигнале, возможность регулировать коэффициенты усиления изменением отношения R_2/R_1 без нарушения «дифференциальности» усилителя. Однако необходимо иметь в виду, что здесь только источник питания усилителя $A3$ заземлен, а усилители $A1$ и $A2$ должны иметь индивидуальные, гальванически отделенные от земли источники питания.

При анализе погрешностей подобных усилителей следует учитывать неидеальность гальванической развязки источника питания. В качестве примера на рис. 1.27, г штриховой линией показано паразитное комплексное сопротивление гальванической развязки $z_{\text{г.р}}$ (сопротивление между средней точкой источника питания и землей), образованное сопротивлением утечки изоляции и паразитными емкостями. Как видим, в данном случае сопротивления R_1 и $z_{\text{г.р}}$ образуют делитель для напряжения U_2 , вследствие чего коэффициенты усиления для напряжений U_1 и U_2 при некачественной развязке могут по модулю быть заметно неодинаковы.

СТАБИЛИЗАТОРЫ НАПРЯЖЕНИЯ И ТОКА. ПРЕОБРАЗОВАТЕЛИ СОПРОТИВЛЕНИЯ

2.1. СТАБИЛИЗАТОРЫ НАПРЯЖЕНИЯ

Однополярные стабилизаторы напряжения на основе ОУ могут быть построены по схеме инвертирующего или неинвертирующего усилителя, на вход которого подано стабильное напряжение от опорного источника. Достоинством подобных стабилизаторов является возможность получения различных по абсолютному значению и знаку стабилизированных напряжений при неизменном опорном.

На рис. 2.1, а показана схема подобного стабилизатора. Здесь ОУ включен в схему неинвертирующего усилителя, на вход которого подано опорное напряжение U_0 со стабилитрона D . Для увеличения выходного тока стабилизатора используется повторитель напряжения на транзисторе T (он может отсутствовать, если выходной ток стабилизатора менее 5 мА). Выходное напряжение очевидно будет

$$U_{\text{вых}} = U_0 \left(\frac{R_1}{R_2} + 1 \right).$$

Расчет погрешностей подобных стабилизаторов можно производить по формулам, выведенным ранее для инвертирующего и неинвертирующего усилителей, учитывая дополнительно нестабильность опорного напряжения U_0 .

Для увеличения стабильности опорного напряжения можно подключать параметрический стабилизатор $R3, D$

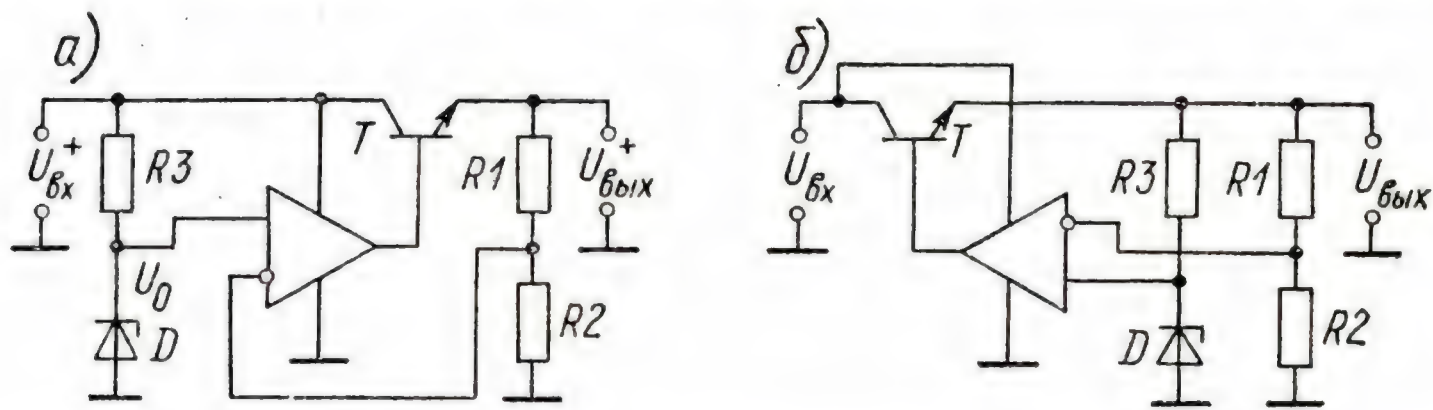


Рис. 2.1. Схемы простейших стабилизаторов напряжения на основе ОУ

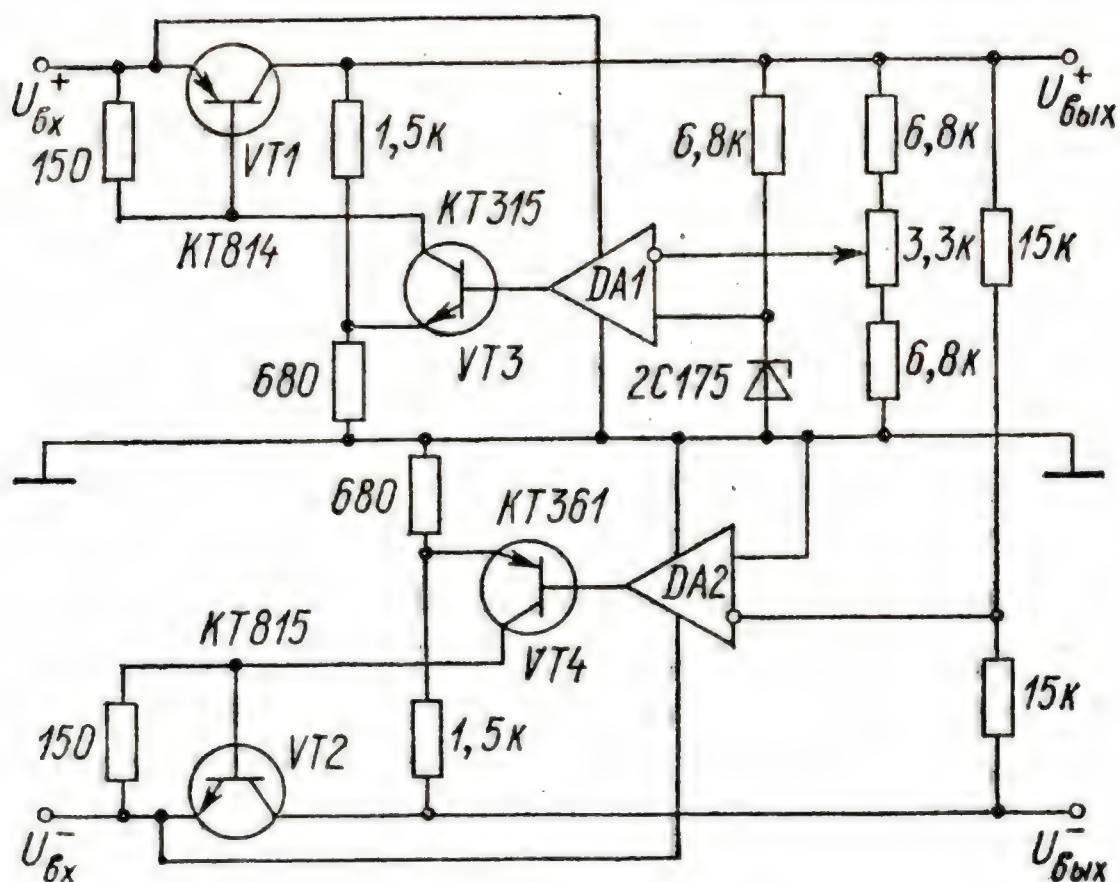


Рис. 2.2. Схема двухполярного стабилизатора напряжения

не ко входу, а к выходу стабилизатора (рис. 2.1, б). Ток через стабилитрон D в этом случае равен $U_0 R_1 / (R_2 R_3)$ и не зависит от изменения входного напряжения. Нетрудно увидеть, что в данном случае ОУ охватывается двумя видами обратной связи: положительной и отрицательной. Наличие положительной ОС приводит к тому, что на выходе операционного усилителя при включении питания в принципе может установиться как положительное, так и отрицательное напряжение. Для того чтобы устанавливалось напряжение нужного знака, необходима некоторая начальная несимметрия. В стабилизаторе по схеме рис. 2.1, б эта несимметрия создается за счет выходного транзисторного повторителя напряжения.

Двухполярные стабилизаторы напряжения обычно строят на основе двух однополярных, использующих один источник опорного напряжения. Пример схемы такого стабилизатора приведен на рис. 2.2. Операционный усилитель $DA2$ здесь включен по схеме инвертора с коэффициентом передачи -1 . Благодаря этому получаем $U_{\text{вых}}^- = -U_{\text{вых}}^+$. Выходные каскады в двухполярном стабилизаторе, естественно, могут быть построены на основе транзисторных повторителей, как это было показано выше, на рис. 2.1. В данном стабилизаторе (рис. 2.2) применен другой вариант выходного каскада, достояни-

ством которого является возможность уменьшить минимальную допустимую разность $|U_{вх} - U_{вых}|$. Действительно, при использовании в стабилизаторе транзисторного повторителя (рис. 2.1) минимальная разность $|U_{вх} - U_{вых}|$ равна примерно 3—5 В. Она определяется падением напряжения на базоемиттерном переходе транзистора T (0,4—0,7 В) и разностью между напряжением питания и максимальным выходным напряжением ОУ (2—4 В). Если, например, $U_{вых} = 15$ В, то на базу транзистора T следует подать напряжение, примерно равное 15,6 В; соответственно напряжение питания ОУ, равное $U_{вх}$, должно быть не ниже 17,6—19,6 В. В случае же применения в стабилизаторе выходного каскада по схеме рис. 2.2 минимальная разность $|U_{вых} - U_{вх}|$ определяется напряжением насыщения транзисторов $VT1, VT2$ и не превышает 1 В [41].

Транзисторы $VT3$ и $VT4$ в рассматриваемом стабилизаторе дополнительно усиливают ток, поступающий в базы выходных транзисторов $VT1$ и $VT2$, что дает возможность увеличить выходную мощность стабилизатора за счет использования более мощных транзисторов $VT1, VT2$.

В рассмотренных стабилизаторах (рис. 2.1, 2.2) выходное напряжение $U_{вых}$ не может быть ниже опорного напряжения U_0 . Поэтому для получения малых выходных напряжений следует использовать низковольтные стабилитроны. Опорные напряжения ниже 2,5 В можно получить, используя вместо стабилитронов включенные в прямом направлении диоды. При последовательном соединении трех кремниевых диодов получаем напряжение, примерно равное 2 В и имеющее температурный коэффициент порядка $3 \cdot 10^{-3} \text{ К}^{-1}$. Для сравнения укажем, что у обычных стабилитронов этот коэффициент составляет $\pm (0,5 - 1) \cdot 10^{-3} \text{ К}^{-1}$. Относительно малое динамическое сопротивление (ниже, чем у обычных диодов) и температурный коэффициент порядка 10^{-3} К^{-1} обеспечивают светодиоды. Прямое падение напряжения у светодиодов различного свечения приблизительно таково: 1,4 В — инфракрасного свечения, 1,6 В — красного, 2,2 В — желтого, 2,4 В — зеленого [41]. Пример применения светодиодов в качестве опорных источников мы уже видели в устройстве по схеме рис. 1.15, а.

Двухполярный стабилизатор, обеспечивающий выходные напряжения, меньшие, чем опорные, может быть

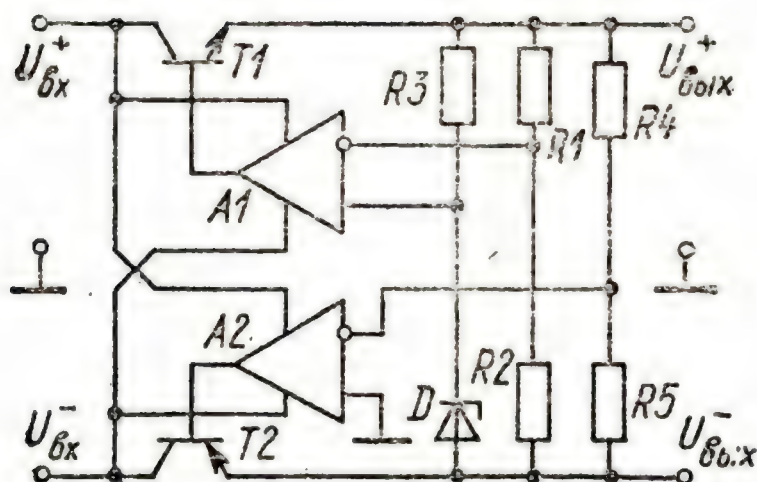


Рис. 2.3. Схема двухполярного стабилизатора пониженного напряжения

реализован по схеме, приведенной на рис. 2.3. Здесь мост, образованный резисторами $R1$, $R2$, $R3$ и стабилитроном D , включен между напряжениями $U_{\text{вых}}^+$ и $U_{\text{вых}}^-$. Если $R4 = R5$, то получаем $U_{\text{вых}}^+ = -U_{\text{вых}}^- = U_0(1 + R1/R2)/2$, где U_0 — падение напряжения на стабилитроне D . Ток через стабилитрон равен $U_0 R1 / (R2 R3)$.

Интегральные стабилизаторы. При построении различных электронных устройств удобно применять интегральные стабилизаторы, выполненные в виде полупроводниковых микросхем. Принципиальная схема одной из таких микросхем — типа К142ЕН2 — показана на рис. 2.4. Здесь на транзисторах $T1$ — $T4$ построен дифференциальный усилитель, играющий ту же роль, что и ОУ в рассмотренных выше стабилизаторах. Опорный источник выполнен на стабилитроне $D1$ и транзисторах $T6$ и $T7$. Связи, показанные на рис. 2.4 штриховыми линиями, в микросхеме отсутствуют, их выполняют при построении стабилизатора. При этом, изменяя соотношение сопротивлений внешних резисторов $R1$ и $R2$, мы можем регулировать выходное напряжение стабилизатора.

Внешний резистор $R3$ и входящий в микросхему транзистор $T8$ образуют схему защиты стабилизатора от короткого замыкания на выходе. При увеличении падения напряжения на резисторе сверх 0,4 — 0,5 В транзистор $T8$ открывается и уменьшает напряжение на коллекторе транзистора $T2$ и базе транзистора $T3$. При этом транзистор выходного повторителя $T5$ закрывается, что ведет к снижению выходного тока.

Конденсатор C емкостью 0,1 мкФ служит для частотной коррекции. Транзисторный каскад на основе $T9$ позволяет выключать стабилизатор с помощью напряжения $U_{\text{выкл}}$. При необходимости выходной каскад стабилизатора может быть выполнен более мощным с

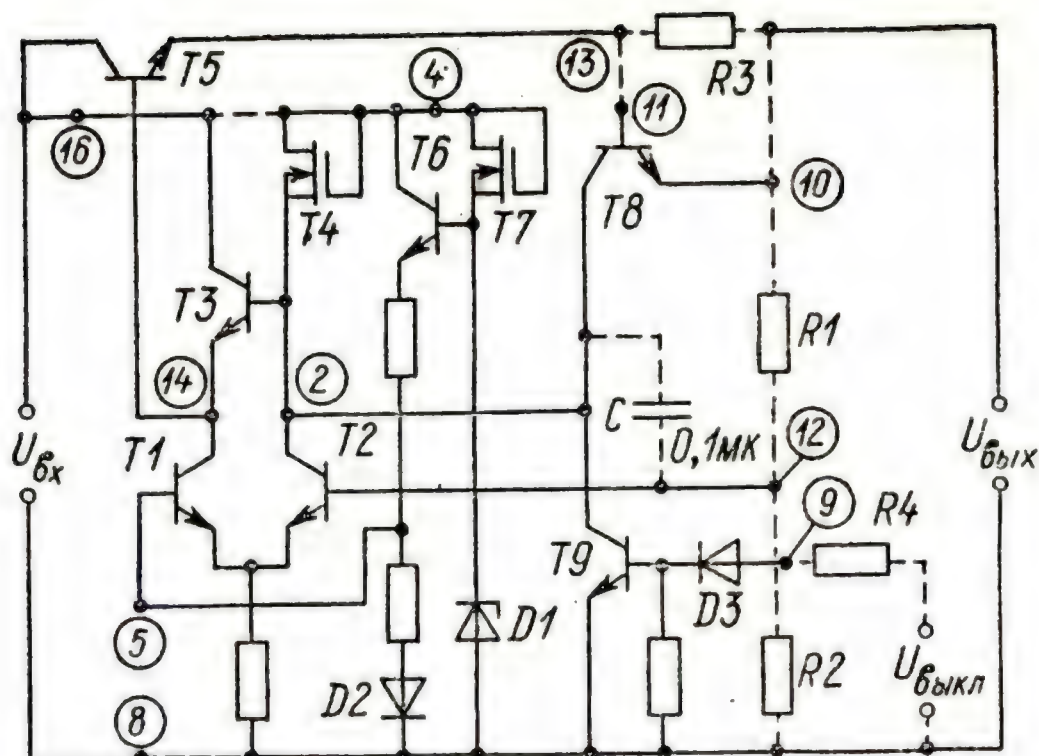


Рис. 2.4. Схема интегрального стабилизатора K142EN2

использованием составного транзистора, образуемого путем дополнения транзистора $T5$ внешним мощным транзистором.

Отечественная промышленность выпускает различные полупроводниковые интегральные схемы стабилизаторов напряжения, обеспечивающих получение как регулируемых (3—30 В), так и фиксированных напряжений (5; 6; 9; 12; 15; ± 15 ; 20; 24; 27 В) [6, 16].

2.2. СТАБИЛИЗАТОРЫ ТОКА И УСИЛИТЕЛИ С ТОКОВЫМ ВЫХОДОМ

Если нужно, чтобы ток в нагрузке не зависел от сопротивления нагрузки, применяют стабилизаторы тока или усилители с токовым выходом. В первом случае постоянный выходной ток задается некоторым опорным напряжением, а во втором — выходной ток изменяется пропорционально выходному сигналу.

Стабилизаторы тока на основе транзисторных структур. Простейший стабилизатор тока может быть выполнен на одном транзисторе, если на базу этого транзистора подать опорное напряжение, в эмиттер включить постоянное сопротивление, а в коллектор — сопротивление нагрузки. Как известно, ток коллектора почти не зависит от коллекторно-эмиттерного напряжения. Поэтому такой каскад будет обеспечивать близкий к постоянному ток в нагрузке.

Именно этот принцип используется в стабилизаторе тока, показанном на рис. 2.5, а. Здесь нагрузка R_n вклю-

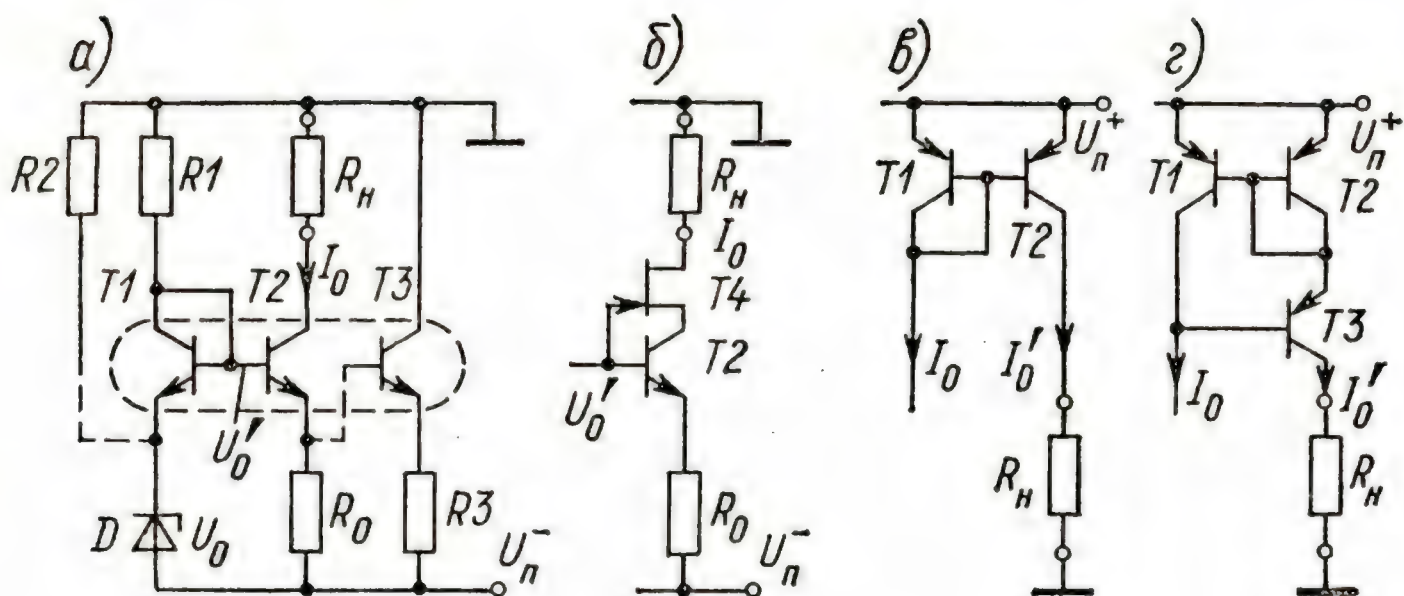


Рис. 2.5. Схемы транзисторных стабилизаторов тока

чена в коллектор транзистора $T2$. На базу этого транзистора подано напряжение U'_0 , которое равно сумме получаемого с помощью стабилитрона D опорного напряжения U_0 и базоэмиттерного напряжения транзистора $T1$ ($U_{б-э1}$). Таким образом, эмиттерный ток транзистора $T2$ будет определяться равенством

$$I_{э2} = \frac{U_0 + U_{б-э1} - U_{б-э2}}{R_0}.$$

Если обеспечить $U_{б-э1} = U_{б-э2}$, то получим $I_{э2} = U_0/R_0$. В данном случае транзистор $T1$ используется в диодном включении для того, чтобы устранить температурную зависимость тока $I_{э2}$, обусловленную температурным изменением напряжения $U_{б-э2}$ (температурный коэффициент $U_{б-э}$ примерно равен 2,2 мВ/К).

Условие $U_{б-э1} = U_{б-э2}$ достаточно точно выполняется, если использовать одинаковые по параметрам транзисторы, расположенные в одном корпусе, и обеспечить равенство их эмиттерных токов: $I_{э1} = I_{э2}$. Ток $I_{э1}$ — это ток через стабилитрон D , а ток $I_{э2}$ практически равен выходному току стабилизатора. Если эти токи не равны, то ток через транзистор $T1$ можно уменьшить, включая резистор $R2$ так, как это показано на рис. 2.5, а, или увеличить, включая резистор параллельно стабилитрону.

Коллекторный ток транзистора $T2$ — это и есть выходной ток стабилизатора I_0 . Очевидно, что $I_0 = I_{э2} / (1 - 1/h_{21э})$, где $h_{21э}$ — коэффициент усиления транзистора по току. Изменение $h_{21э}$ будет приводить к неустойчивости вы-

ходного тока I_0 . Для снижения этой неустойчивости можно подбирать транзисторы с большим коэффициентом $h_{21э}$ или, как это показано на рис. 2.5, а, использовать дополнительный транзистор $T3$. Эмиттерный ток транзистора $T2$ в последнем случае оказывается равным $I_{э2} = U_0/R_0 + I_{б3}$. Поскольку $I_0 = I_{э2} - I_{б2} = U_0/R_0 + I_{б3} - I_{б2}$, то ясно, что, обеспечив равенство базовых токов транзисторов $T2$ и $T3$, мы получим $I_0 = I_{э2} = U_0/R_0$. В качестве $T3$ целесообразно использовать транзистор из того же интегрального набора, что и $T1$ и $T2$. Равенство $I_{б3} \approx I_{б2}$ при этом нетрудно обеспечить, устанавливая с помощью резистора $R3$ равенство эмиттерных токов $I_{э2}$ и $I_{э3}$. Очевидно, что для этого требуется, чтобы $R_3 \approx R_0(1 - U_{б-э}/U_0)$.

Выходное сопротивление R_i источника тока, построенного по схеме рис. 2.5, а, определяется формулой [41]:

$$R_i = \frac{h_{21э} r_{к-э}}{1 + (r_{и} + r_{б-э})/R_0},$$

где $r_{к-э}$ и $r_{б-э}$ — внутренние коллекторно-эмиттерное и базоэмиттерное сопротивления транзистора; $r_{и}$ — выходное сопротивление источника базового напряжения. В нашем случае $r_{и} \approx r_{б-э}$, так что $R_i = h_{21э} r_{к-э} / (1 + 2r_{б-э}/R_0)$. Сопротивления $r_{к-э}$ и $r_{б-э}$ могут быть определены по формулам [41]: $r_{к-э} = U_Y/I_0$ и $r_{б-э} = h_{21э} U_T/I_0$, где U_Y — потенциал Эрли, равный 80—200 В для $n-p-n$ -транзисторов и 40—150 В для $p-n-p$ -транзисторов; U_T — тепловой потенциал, равный примерно 26 мВ для комнатной температуры.

Из приведенных формул следует, что выходное сопротивление рассматриваемого стабилизатора тока возрастает с увеличением R_0 , но в пределе ограничено значением $h_{21э} r_{к-э}$. Если требуется более высокое выходное сопротивление, то целесообразно строить источник тока с полевым транзистором на выходе. Если включать нагрузку в сток полевого транзистора, то выходное сопротивление такого источника тока будет [41] $R_i = r_{с-и} (1 + SR_{и})$, где $r_{с-и}$ — внутреннее сопротивление сток — исток транзистора; S — крутизна; $R_{и}$ — сопротивление, включенное в истоковую цепь транзистора. Данное соотношение показывает, что выходное сопротивление источника тока на полевом транзисторе может неограниченно повышаться за счет увеличения $R_{и}$.

Рис. 2.5, б показывает, каким образом можно дополнить устройство по схеме рис. 2.5, а полевым транзистором, резко повышающим выходное сопротивление стабилизатора. В данном случае в истоковую цепь полевого транзистора $T4$ включен коллектор биполярного транзистора $T2$. Тем самым мы обеспечиваем высокое эквивалентное сопротивление R_n и, как следствие, очень высокое выходное сопротивление стабилизатора. При выходном токе порядка 1 мА это сопротивление может достигать 1 ГОм.

В стабилизаторе по схеме рис. 2.5, а источник опорного напряжения U_0 и нагрузка R_n не имеют общего заземленного зажима: если положительный вывод источника питания, к которому присоединено R_n , заземлить (рис. 2.5, а), то источник U_0 окажется присоединенным к отрицательному незаземленному выводу этого источника. Для того чтобы получить возможность присоединять источник U_0 и нагрузку R_n к общему проводнику, нужно дополнить стабилизатор так называемым токовым зеркалом.

Возможные схемы токовых зеркал показаны на рис. 2.5, в и г. В устройстве по схеме рис. 2.5, в стабилизированный ток проходит через коллекторно-эмиттерную цепь транзистора $T1$. Базоэмиттерные переходы транзисторов $T1$ и $T2$ включены параллельно, так что, если эти транзисторы имеют одинаковые свойства (расположены в одном кристалле), то и их коллекторные токи равны между собой: $I'_0 = I_{k2} = I_{k1} \approx I_0$. Более детальное рассмотрение показывает, что $I_{k1} = I_0 - I_{b1} - I_{b2}$, поэтому и $I_{k2} = I_0 - I_{b1} - I_{b2} = I_0(1 - 2/h_{21э})$. Следовательно, для повышения стабильности выходного тока I'_0 токового зеркала требуется использовать транзисторы с большим коэффициентом усиления по току.

Требование большого коэффициента $h_{21э}$ снимается, если выполнить токовое зеркало по схеме рис. 2.5, г. В данном случае $I_{k1} = I_0 - I_{b3}$; $I_{k2} = I_{k1}$; $I'_0 = I_{k3} = I_{k2} + I_{b1} + I_{b2} - I_{b3}$. Если транзисторы $T1-T3$ одинаковы по свойствам, то получим $I'_0 = I_0$ вне зависимости от коэффициента $h_{21э}$.

Точность работы токового зеркала может быть повышена, если в эмиттеры транзисторов $T1$ и $T2$ (рис. 2.5, в и г) включить равные по сопротивлению резисторы.

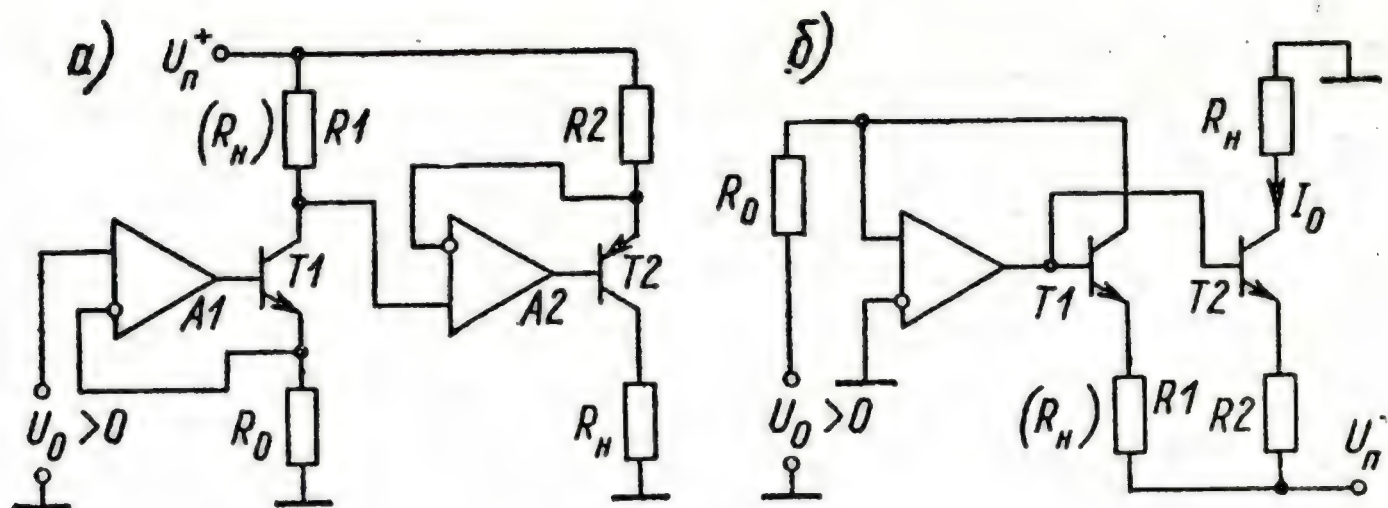


Рис. 2.6. Схемы стабилизаторов тока на основе ОУ

Стабилизаторы тока с операционными усилителями. В таких стабилизаторах ОУ, охваченный отрицательной обратной связью по току, используется для поддержания тока в нагрузке равным заданному току I_0 , определяемому входным опорным напряжением U_0 . Рис. 2.6 показывает две схемы стабилизаторов тока, использующих ОУ.

В стабилизаторе по схеме рис. 2.6, а операционный усилитель А1 поддерживает падение напряжения на резисторе R_0 равным опорному напряжению U_0 . Если входной ток А1 много меньше тока $I_0 = U_0/R_0$, то $I_{э1} = I_0$, где $I_{э1}$ — эмиттерный ток первого транзистора. Нагрузку стабилизатора можно включать в коллектор транзистора Т1 вместо резистора $R1$. Для того чтобы ток коллектора этого транзистора как можно меньше отличался от заданного тока эмиттера, необходимо использовать транзистор с большим коэффициентом усиления $h_{21э}$ или применить полевой либо составной транзистор. Падение напряжения на управляющем переходе транзистора Т1 в данном случае не вносит погрешности, поскольку действует в прямой цепи усилителя, охваченного цепью ООС.

Если требуется, чтобы нагрузка и источник опорного напряжения имели общий зажим, можно дополнить стабилизатор вторым ОУ, как это показано на рис. 2.6, а. Нагрузка теперь включается в коллектор транзистора обратной проводимости Т2, присоединенного к выходу ОУ А2. Для повышения выходного сопротивления стабилизатора тока здесь, как и в транзисторном стабилизаторе (рис. 2.5, б), можно включать на выходе полевой транзистор.

В стабилизаторе, схема которого показана на рис. 2.6, б, с помощью ОУ стабилизируется коллекторный ток тран-

зистора $T1$, а нагрузка включается в коллектор транзистора $T2$. Поскольку на базы этих транзисторов подано одно и то же напряжение, то при равенстве эмиттерных сопротивлений ($R_1=R_2$) коллекторные токи транзисторов тоже будут равны, так что $I_0=U_0/R_0$. Так как транзистор $T1$ включен в схему усилителя с общим эмиттером, инвертирующего сигнал, то для введения ООС коллектор этого транзистора соединяется с неинвертирующим входом ОУ.

Усилители с токовым выходом. Рассмотренные нами стабилизаторы тока по схемам рис. 2.6 могут применяться в качестве усилителей с токовым выходом. В этом случае вместо опорного напряжения U_0 на вход усилителя будет подаваться входное напряжение $U_{вх}$. Однако транзисторы в выходных цепях усилителей ограничивают диапазон входного сигнала. Эти устройства работоспособны только тогда, когда входящие в них транзисторы работают в режиме усиления.

В этом смысле предпочтительны усилители, в которых нагрузка включается непосредственно в цепь обратной связи ОУ. Простейшими усилителями такого типа являются рассмотренные ранее инвертирующий и неинвертирующий усилители (см. рис. 1.6, а и б). Если в этих усилителях включить нагрузку вместо резистора $R2$, то ток в нагрузке будет равен по модулю $|U_{вх}/R_1|$ и практически не будет зависеть от сопротивления нагрузки до тех пор, пока усилитель не выйдет из линейного режима.

Примеры несложных схем усилителей с токовым выходом приведены на рис. 2.7. Усилитель по схеме рис. 2.7, а — это неинвертирующий усилитель с Т-образным трехполюсником в цепи обратной связи с транзисторным усилителем тока на выходе ОУ. Ток обратной

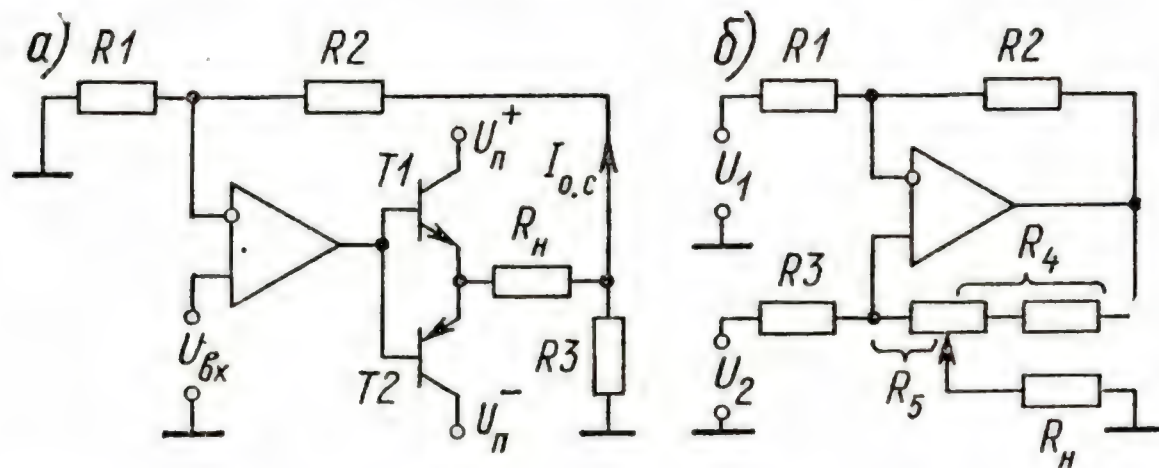


Рис. 2.7. Схемы простых усилителей с токовым выходом

связи $I_{o.c}$ составляет здесь только часть тока I_H , проходящего через нагрузку R_H :

$$I_{o.c} = I_H R_3 / (R_1 + R_2 + R_3).$$

Учитывая, что напряжение на резисторе R_1 равно входному сигналу, в итоге получаем

$$I_H = \frac{U_{вх}}{R_1} \left(1 + \frac{R_1}{R_3} + \frac{R_2}{R_3} \right).$$

В усилителе рис. 2.7, а нагрузка не имеет заземленного зажима, общего с заземленным зажимом источника входного напряжения. Этого недостатка лишен усилитель с отрицательной и положительной обратной связью, схема которого показана на рис. 2.7, б. Напряжение на нагрузке R_H в данном случае описывается выражением

$$U_H = \frac{U_2 (R_1 R_4 + R_1 R_5 + R_2 R_5) - U_1 R_2 (R_3 + R_5)}{[R_1 (R_4 + R_5) - R_2 R_3] + R_1 R_4 (R_3 + R_5) / R_H}. \quad (2.1)$$

Для того чтобы напряжение U_H изменялось прямо пропорционально сопротивлению нагрузки R_H (а это как раз и означает постоянство тока в нагрузке), нужно, чтобы входящее в знаменатель (2.1) выражение в квадратных скобках было равно нулю, т. е.

$$R_1 (R_4 + R_5) = R_2 R_3. \quad (2.2)$$

Тогда после простых преобразований получим

$$I_H = \frac{U_H}{R_H} = \frac{(U_2 - U_1) R_2}{R_1 R_4}. \quad (2.3)$$

Таким образом, усилитель по схеме рис. 2.7, б представляет собой дифференциальный усилитель с токовым выходом и заземленной нагрузкой. Изменяя соотношение между R_4 и R_5 (рис. 2.7, б), мы можем регулировать коэффициент передачи усилителя, не нарушая условия (2.2). При этом нужно следить за тем, чтобы выходное напряжение ОУ $U_{вых}$ находилось в допустимых пределах. При соблюдении равенства (2.2) $U_{вых}$ можно найти по формуле

$$U_{вых} = -U_1 \frac{R_2}{R_1} \left[\frac{(1 + R_2/R_1) R_H/R_4}{\frac{R_2}{R_1} \frac{R_4 \parallel R_5}{R_4} + 1} + 1 \right] + U_2 \frac{(1 + R_2/R_1) R_2/R_1}{\frac{R_2}{R_1} \frac{R_4 \parallel R_5}{R_4} + 1} \left(\frac{R_H}{R_4} + \frac{R_4 \parallel R_5}{R_4} \right), \quad (2.4)$$

где $R_4 \parallel R_5 = R_4 R_5 / (R_4 + R_5)$.

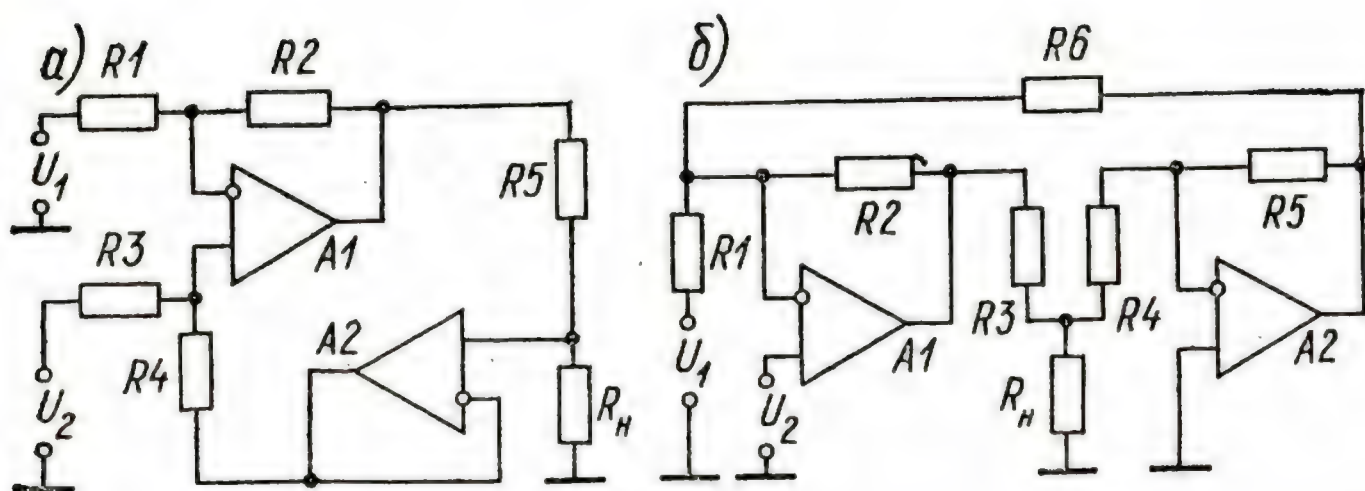


Рис. 2.8. Схемы усилителей с токовым выходом, построенных на двух ОУ

Схемы усилителей с токовым выходом, показанные на рис. 2.8, а и б, представляют собой развитие схемы рис. 2.7, б. В этих усилителях используется по два ОУ, что дает возможность получить некоторые дополнительные положительные свойства. В частности, в усилителе по схеме рис. 2.8, а имеется возможность регулировать коэффициент передачи, изменяя сопротивление резистора R_5 . Для этого усилителя при соблюдении условия $R_1 R_4 = R_2 R_3$ получаем

$$I_H = \frac{U_H}{R_H} = \frac{(U_2 - U_1) R_2}{R_1 R_5}. \quad (2.5)$$

В усилителе по схеме рис. 2.8, б обеспечивается независимость работы в режиме с токовым выходом от выходных сопротивлений источников сигналов U_1 и U_2 . В данном случае необходимо соблюдать условие $R_2 R_5 = (R_3 + R_4) R_6$. Тогда получим

$$I_H = \frac{U_H}{R_H} = -\frac{U_1 R_2}{R_1 R_3} + \frac{U_2}{R_3} \left(\frac{R_2}{R_1} + \frac{R_2}{R_6} + 1 \right). \quad (2.6)$$

Выходное сопротивление источника U_1 суммируется с сопротивлением R_1 и изменяет коэффициент передачи усилителя, но не ухудшает линейности зависимости U_H от I_H . Для источника сигнала U_2 усилитель имеет высокое входное сопротивление, так что выходное сопротивление этого источника не влияет на выходной ток I_H .

В отличие от (2.3) и (2.5) в формуле (2.6) множители, стоящие при U_1 и U_2 , различаются не только знаком, но и абсолютным значением. Это значит, что усилитель по схеме 2.8, б не может непосредственно использоваться в качестве дифференциального. Но это обычно

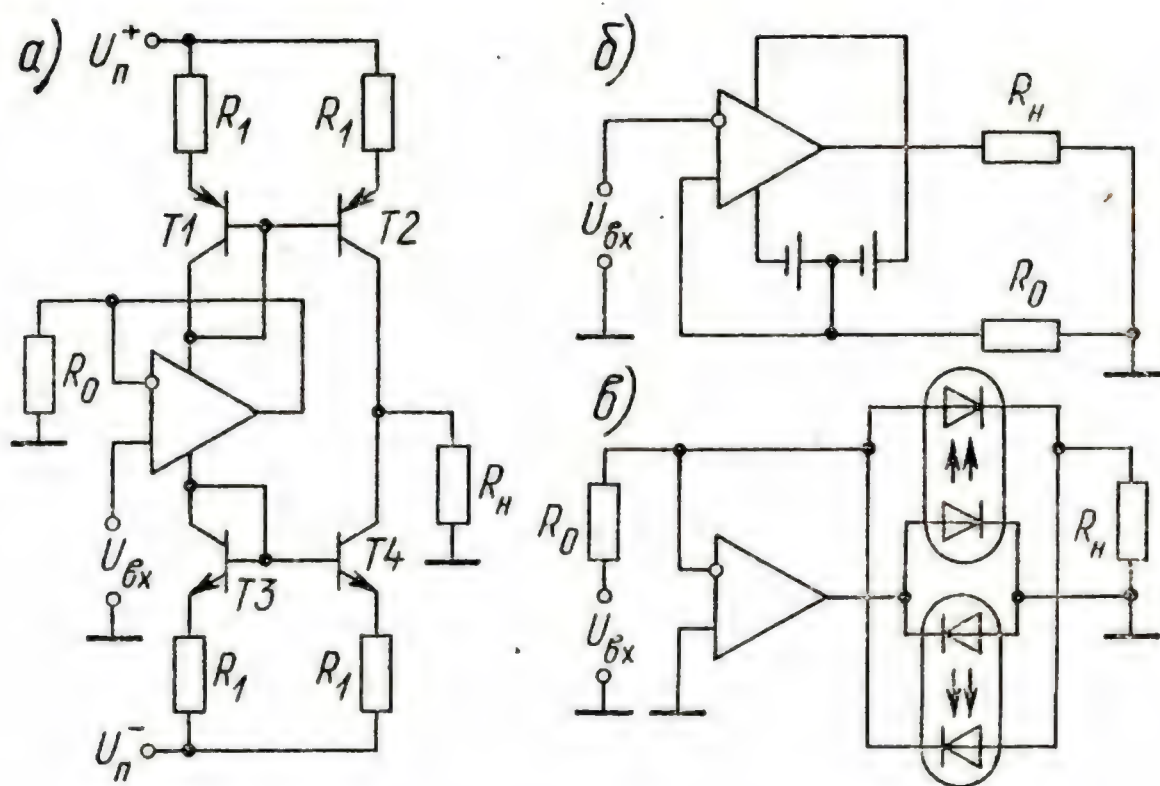


Рис. 2.9. Схемы усилителей с токовым выходом

и не требуется. В рассматриваемых усилителях (рис. 2.7, б и рис. 2.8) два входа показаны лишь для того, чтобы дать возможность читателю увидеть, как строятся инвертирующие и неинвертирующие усилители с токовым выходом.

Заслуживают внимания схемы усилителей с токовым выходом, показанные на рис. 2.9. В усилителе по схеме рис. 2.9, а выходной ток I_n образуется как разность токов, потребляемых усилителем от источников питания U_n^+ и U_n^- , причем для получения этой разности используются два токовых зеркала, построенные на двух парах транзисторов ($T1, T2$ и $T3, T4$). Операционный усилитель в данном случае включен по схеме повторителя и нагружен на резистор R_0 , через который протекает ток $U_{вх}/R_0$. Поскольку сумма токов, входящих в ОУ и выходящих из него, равна нулю, то разность токов потребления от источников питания должна быть также равна $U_{вх}/R_0$. Именно эта разность и направляется в нагрузку R_H .

Усилитель по схеме рис. 2.9, б содержит источник двухполярного питания, средний вывод которого соединен не с общим проводом, а с неинвертирующим входом ОУ. Гальванически разделенный источник питания позволяет получить очень простой по схеме усилитель, выходной ток которого I_n равен $U_{вх}/R_0$. Для понимания принципа действия этого усилителя достаточно сравнить его с рассмотренным ранее усилителем по схеме

рис. 1.26, а. Очевидно, что схемы обоих усилителей совпадают. Но в первом случае (рис. 1.26, а) заземлены неинвертирующий вход и средняя точка источника питания, а во втором (рис. 2.9, б) — общая точка двух резисторов и источника входного сигнала.

Наконец усилитель по схеме рис. 2.9, в (авторское свидетельство СССР № 1166086) использует диодные оптроны в качестве гальванически разделенных управляемых источников напряжения. Выходной ток ОУ в зависимости от его направления протекает через светодиод, входящий в один из двух оптронов. Освещенный фотодиод, входящий в этот оптрон, генерирует напряжение соответствующей полярности, которое и определяет ток I_H через резисторы R_H и R_0 :

$$I_H = U_{\text{вх}}/R_0.$$

При использовании оптронов типа АОД101А выходной ток усилителя может изменяться в пределах $\pm 0,15$ мА, а напряжение на нагрузке — в пределах $\pm 0,4$ В. Дальнейшее увеличение выходного тока и напряжения на нагрузке может быть получено при параллельном и последовательном соединении оптронов.

2.3. ПРЕОБРАЗОВАТЕЛИ СОПРОТИВЛЕНИЯ В НАПРЯЖЕНИЕ

Преобразователи сопротивления в напряжение (ПСН) находят применение при построении омметров и измерительных приборов с резистивными первичными преобразователями.

При неизменном токе падение напряжения на резисторе пропорционально его сопротивлению. Таким образом, ПСН можно выполнить, включая преобразуемое сопротивление в качестве нагрузки любого из рассмотренных выше стабилизаторов тока. Построенные таким путем ПСН при качественном стабилизаторе тока обладают достаточно высокими техническими характеристиками.

Однако в ряде случаев к ПСН могут предъявляться дополнительные требования, такие, как заземление преобразуемого сопротивления, уменьшение или полное исключение погрешности от сопротивления соединительных проводов, обеспечение выходного напряжения, пропорционального приращению преобразуемого сопротив-

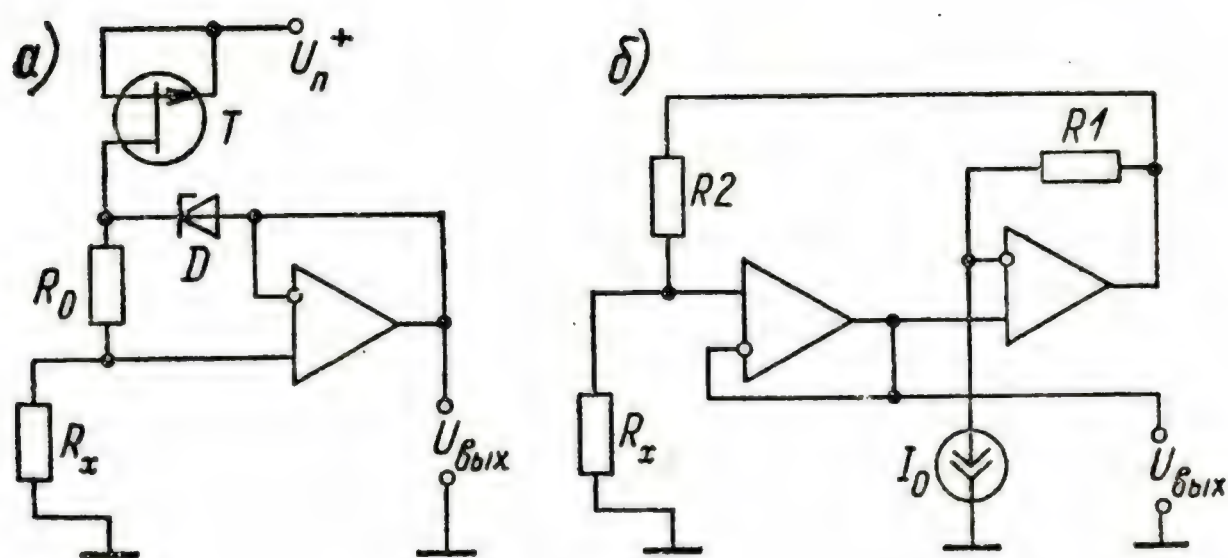


Рис. 2.10. Схемы преобразователей сопротивления в напряжение

ления относительно его начального значения, снижение выходного сопротивления ПСН и т. д.

ПСН с двухпроводной линией связи применяются в тех случаях, когда преобразованию подлежат большие сопротивления или когда преобразуемое сопротивление находится в непосредственной близости от преобразователя. Так обстоит дело, например, в отношении ПСН, используемых в омметрах и мультиметрах.

Как уже указывалось, для построения ПСН могут быть использованы любые стабилизаторы тока, описанные в предыдущей главе. В дополнение к ним рассмотрим еще две схемы, удобные для построения омметров (рис. 2.10).

В ПСН по схеме рис. 2.10, а стабилизатор тока содержит ОУ, работающий в режиме повторителя напряжения, стабилитрон D , обеспечивающий опорное напряжение U_0 , полевой транзистор T и резистор R_0 . Напряжение между входами ОУ можно приближенно считать равным нулю, так что напряжения на стабилитроне D и резисторе R_0 одинаковы и противоположно направлены. Это означает, что стабилизируемый ток равен U_0/R_0 . Суммарный ток через стабилитрон D и резистор R_0 задается источником тока, построенным на транзисторе T , у которого затвор соединен с истоком. Выходное напряжение, равное $U_0 R_x / R_0$, снимается с выхода ОУ, благодаря чему обеспечивается низкое выходное сопротивление ПСН. Изменение пределов измерения осуществляется с помощью сопротивления R_0 .

В ПСН по схеме рис. 2.10, б используется стабилизатор тока I_0 , но через измеряемое сопротивление идет не этот ток, а ток, равный $I_0 R_1 / R_2$. Соответственно вы-

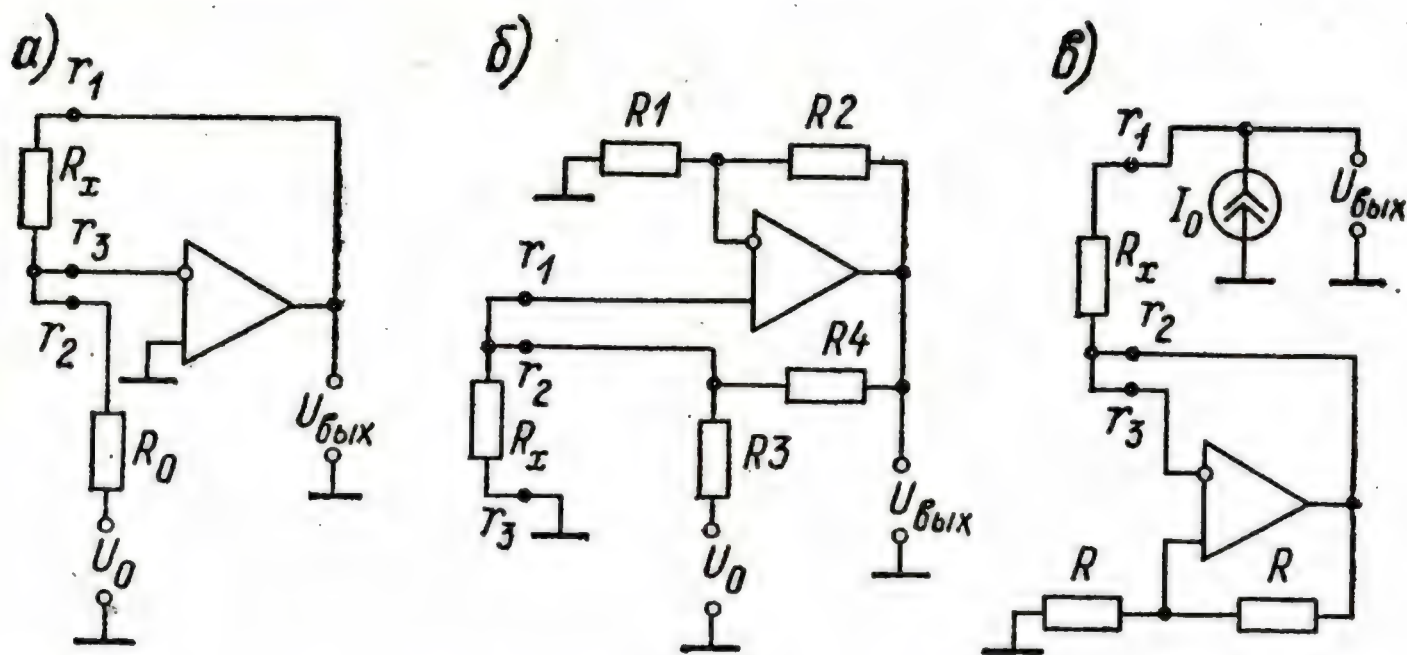


Рис. 2.11. Схемы преобразователей сопротивления в напряжение с трехпроводной соединительной линией

ходное напряжение ПСН равно $R_x I_0 R_1 / R_2$. Различные пределы измерения можно устанавливать, переключая резисторы R_1 и R_2 . В принципе в данном ПСН можно вместо точного источника тока I_0 применить простейший стабилизатор тока на полевом транзисторе, подобно тому, как это сделано в схеме рис. 2.10, а, но в этом случае резистор R_1 следует заменить стабилитроном.

ПСН с трехпроводной линией позволяют уменьшить влияние проводов соединительной линии на выходное напряжение. Примеры подобных устройств приведены на рис. 2.11.

Схема ПСН, показанная на рис. 2.11, а, аналогична схеме простейшего инвертирующего усилителя. Если пренебречь сопротивлением проводов соединительной линии, то выходное напряжение ПСН будет

$$U_{\text{вых}} = -U_0 \frac{R_x}{R_0}. \quad (2.7)$$

Влияние соединительных проводов в этом преобразователе уменьшается за счет того, что один из этих проводов (r_1) включен последовательно с R_x , второй (r_2) — последовательно с R_0 , а третий (r_3) — последовательно с высоким входным сопротивлением ОУ. При учете этих сопротивлений и выполнении условий $r_1 \ll R_x$, $r_2 \ll R_0$ получим

$$U_{\text{вых}} = -U_0 \frac{R_x + r_1}{R_0 + r_2} \approx -U_0 \frac{R_x}{R_0} \left(1 + \frac{r_1}{R_x} - \frac{r_2}{R_0}\right). \quad (2.8)$$

Если $r_1/R_x \approx r_2/R_0$, то реальная зависимость (2.8) бу-

дет близка к идеальной (2.7). Следовательно, выполнение проводов r_1 и r_2 одинаковыми позволяет снизить вносимую ими погрешность, однако лишь при условии, что сопротивление R_x изменяется в сравнительно узком диапазоне относительно начального значения, равного R_0 .

Рис. 2.11, б показывает схему ПСН, в котором применен источник тока по схеме рис. 2.7, б. При соблюдении равенства $R_1 R_4 = R_2 R_3$ ток, протекающий через R_x , не будет зависеть от R_x . Выходное напряжение ПСН будет определяться соотношением

$$U_{\text{вых}} = U_0 \frac{R_x}{R_3} \left(\frac{R_2}{R_1} + 1 \right) \frac{1 + r_3/R_x}{1 + r_2/(R_3 \parallel R_4)}.$$

Погрешность, вносимая линией, уменьшается при условии равенства сопротивлений ее проводов ($r_2 = r_3$) и при изменении R_x в относительно узких пределах: $R_x \approx \approx R_3 \parallel R_4 = R_3 R_4 / (R_3 + R_4)$.

Еще одна схема ПСН с трехпроводной соединительной линией показана на рис. 2.11, в. Ее отличительная особенность состоит в том, что здесь при условии $r_1 = r_3$ погрешность от линии исключается полностью вне зависимости от преобразуемого сопротивления R_x . ОУ в данном случае охвачен через сопротивления r_2 и r_3 отрицательной обратной связью (ООС) с коэффициентом $\beta_0 = 1$ и через сопротивление R — положительной обратной связью (ПОС) с коэффициентом $\beta_n = 0,5$. Поэтому на входах ОУ и на низкопотенциальном выводе R_x будет поддерживаться напряжение, равное $-I_0 r_2$. Это можно объяснить следующим образом. При отсутствии ПОС выходное напряжение ОУ было бы равно $-I_0 r_2$, а на входах ОУ был бы нулевой потенциал. Учитывая ПОС, получаем удвоение выходного напряжения ОУ, оно будет теперь равно $-2I_0 r_2$. Половина этого выходного напряжения делителем ПОС будет подана на Н-вход ОУ, что и определяет напряжение $-I_0 r_2$ на И-входе ОУ и на нижнем по схеме выводе резистора R_x . Наличие цепи ПОС не приводит в данном случае к потере устойчивости, так как $\beta_0 > \beta_n$. Таким образом, выходное напряжение ПСН по схеме рис. 2.11, в будет

$$U_{\text{вых}} = I_0 (R_x + r_1 - r_2).$$

Если сопротивления проводов линии одинаковы, так что $r_1 = r_2$, то погрешность от влияния линии будет отсутствовать при любом значении R_x .

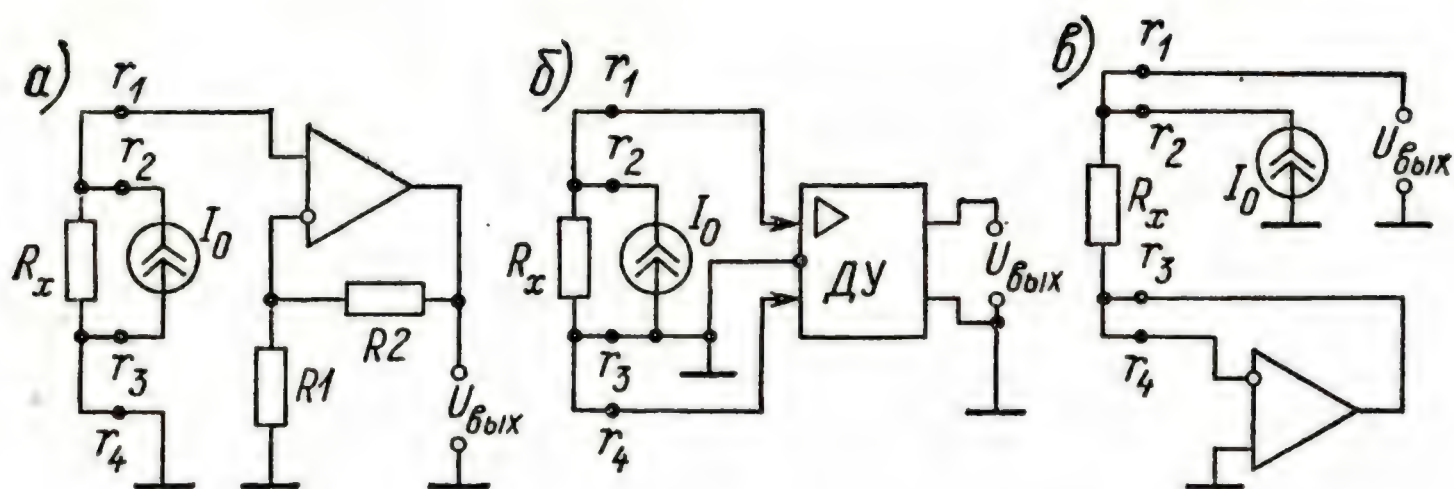


Рис. 2.12. Схемы преобразователей сопротивления в напряжение с четырехпроводной соединительной линией

ПСН с четырехпроводной линией связи обеспечивают более существенное снижение погрешностей, вызванных влиянием сопротивления проводов соединительной линии. Типичные схемы таких ПСН показаны на рис. 2.12.

В преобразователе по схеме рис. 2.12, а используется гальванически разделенный источник тока и четырехпроводная соединительная линия. Это дает возможность применить далее простой усилитель с большим входным сопротивлением $R_{\text{вх}}$. Сопротивления проводов линии r_1 и r_4 включаются последовательно с этим входным сопротивлением, и их влиянием можно пренебречь, если $R_{\text{вх}} \gg r_1, r_4$. Сопротивления же r_2 и r_3 включены последовательно с выходным сопротивлением источника тока R_i , так что необходимо, чтобы обеспечивалось соотношение $R_i \gg r_2, r_3$. Это обычно достигается довольно просто. Гальванически разделенный источник тока в данном случае представляет собой обычный стабилизатор тока, использующий гальванически разделенный источник питания.

Требование гальванического разделения источника тока снимается, если применить дифференциальный усилитель (ДУ) с большими входными сопротивлениями (рис. 2.12, б). С помощью этого усилителя формируется выходной сигнал, пропорциональный падению напряжения на R_x и не зависящий от падений напряжения на проводах r_2 и r_3 .

Удобна в применении схема рис. 2.12, в (авторское свидетельство № 463931). В данном случае не требуется ни дифференциального усилителя, ни гальванического разделения источника тока. Повторитель напряжения, выполненный на операционном усилителе, поддерживает равное нулю напряжение на низкопотенциальном выводе

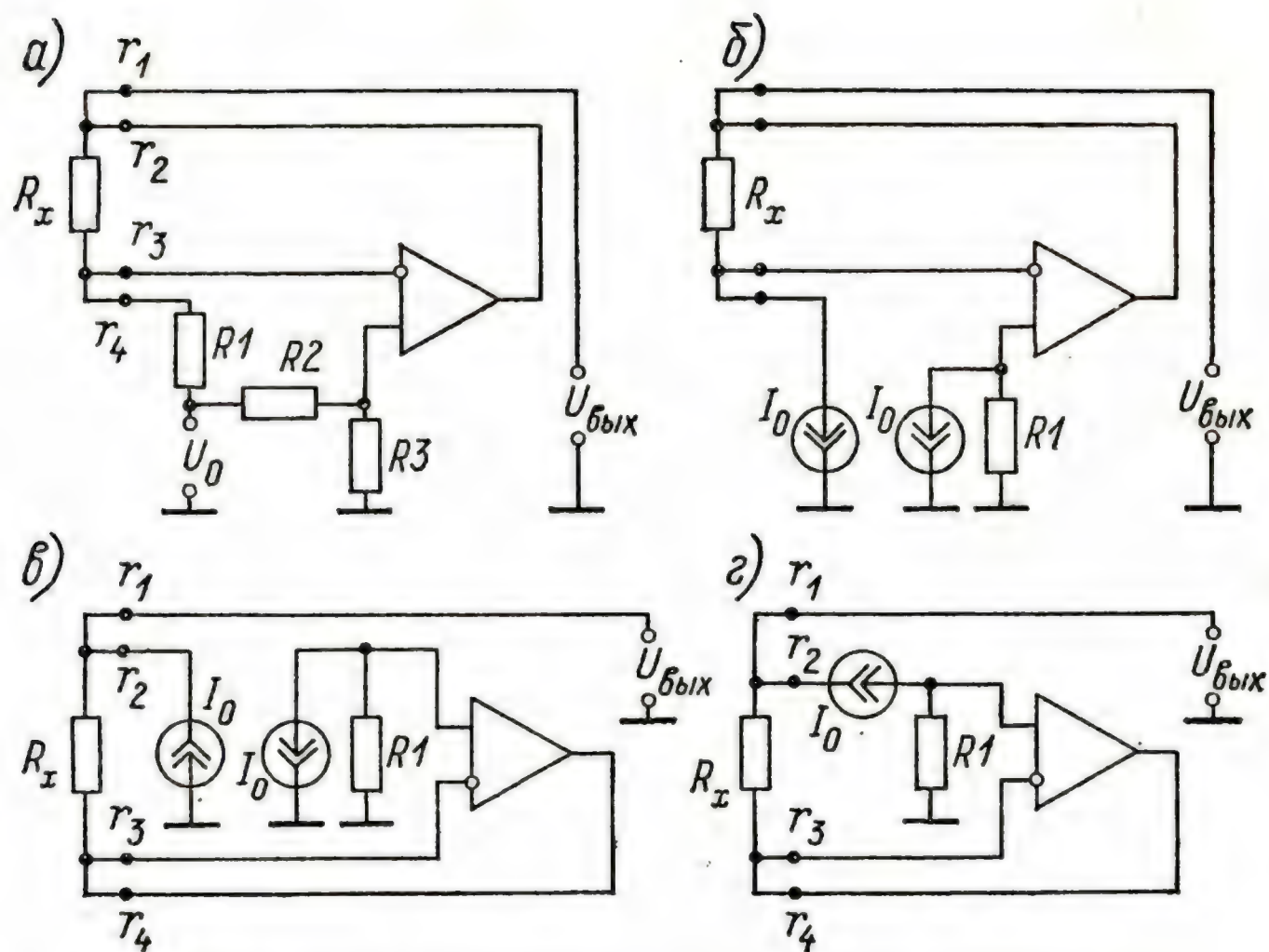


Рис. 2.13. Схемы преобразователей приращения сопротивления в напряжение

резистора R_x . Благодаря этому исключается зависимость выходного напряжения ПСН от падения напряжения на проводе r_3 соединительной линии. Сопротивления проводов r_1, r_2, r_4 не сказываются на $U_{вых}$, поскольку они включены последовательно с большими сопротивлениями (выходное сопротивление источника тока и входные сопротивления ОУ и последующего усилителя).

ПСН с компенсацией начального значения преобразуемого сопротивления. При преобразовании сопротивления типичной является задача получения напряжения, пропорционального приращению R_x относительно некоторого начального значения R_{x0} . Рассмотрим примеры ПСН, отвечающих этому условию. Схема рис. 2.13, а подобна рассмотренной ранее схеме рис. 2.11, а. Но в данном случае используется четырехпроводная соединительная линия, а на неинвертирующий вход ОУ подана часть опорного напряжения U_0 . Здесь сопротивления проводов r_2 и r_3 входят в прямую цепь усилителя, охваченного глубокой отрицательной обратной связью, и поэтому их влияние на выходное напряжение пренебрежимо мало. Сопротивление r_1 несколько увеличивает выходное сопротивление ПСН, что несущественно, если последующая

цепь имеет высокое входное сопротивление. Сопротивление провода r_4 включается последовательно с R_1 и таким образом непосредственно влияет на выходное напряжение ПСН. В итоге получаем

$$U_{\text{вых}} = \frac{U_0}{1 + R_3/R_2} \left(\frac{R_3}{R_2} - \frac{R_x}{R_1 + r_4} \right). \quad (2.9)$$

Выбирая R_1 достаточно большим (и соответственно этому пропорционально увеличивая U_0), так чтобы с требуемым запасом выполнялось соотношение $R_1 \gg r_4$, можно существенно уменьшить погрешность, вызываемую нестабильностью сопротивления r_4 . Соотношение сопротивлений R_2 и R_3 устанавливается из условия равенства нулю выходного напряжения при заданном начальном значении сопротивления $R_x = R_{x0}$.

В ПСН по схеме рис. 2.13, б используются два источника равных токов. Выходное напряжение здесь

$$U_{\text{вых}} = I_0 (R_x - R_1). \quad (2.10)$$

Источники равных токов легко выполняются на основе пары транзисторов, расположенных в одном кристалле, на базы которых подано одно и то же напряжение, а в эмиттеры включены одинаковые сопротивления. Точность поддержания равенства токов в такой цепи может быть достигнута достаточно высокой, так что схема ПСН с двумя равными токами способна конкурировать со схемой мостового ПСН.

В ПСН по схеме рис. 2.13, в мы также получаем выходное напряжение, определяемое формулой (2.10). Но здесь используются два равных по модулю, но разных по знаку тока. Подобные токи могут быть получены, например, с помощью двух токовых зеркал. Наконец, в ПСН по схеме рис. 2.13, г (авторское свидетельство № 911368) тот же результат достигается при одном источнике тока, но этот источник должен быть гальванически разделенным.

2.4. МОСТОВЫЕ ПРЕОБРАЗОВАТЕЛИ СОПРОТИВЛЕНИЯ В НАПРЯЖЕНИЕ

Мостовые ПСН используют для работы с резистивными датчиками, в которых измеряемая величина преобразуется в разность двух сопротивлений (полумостовой датчик) или в неравновесие четырехплечего резистивно-

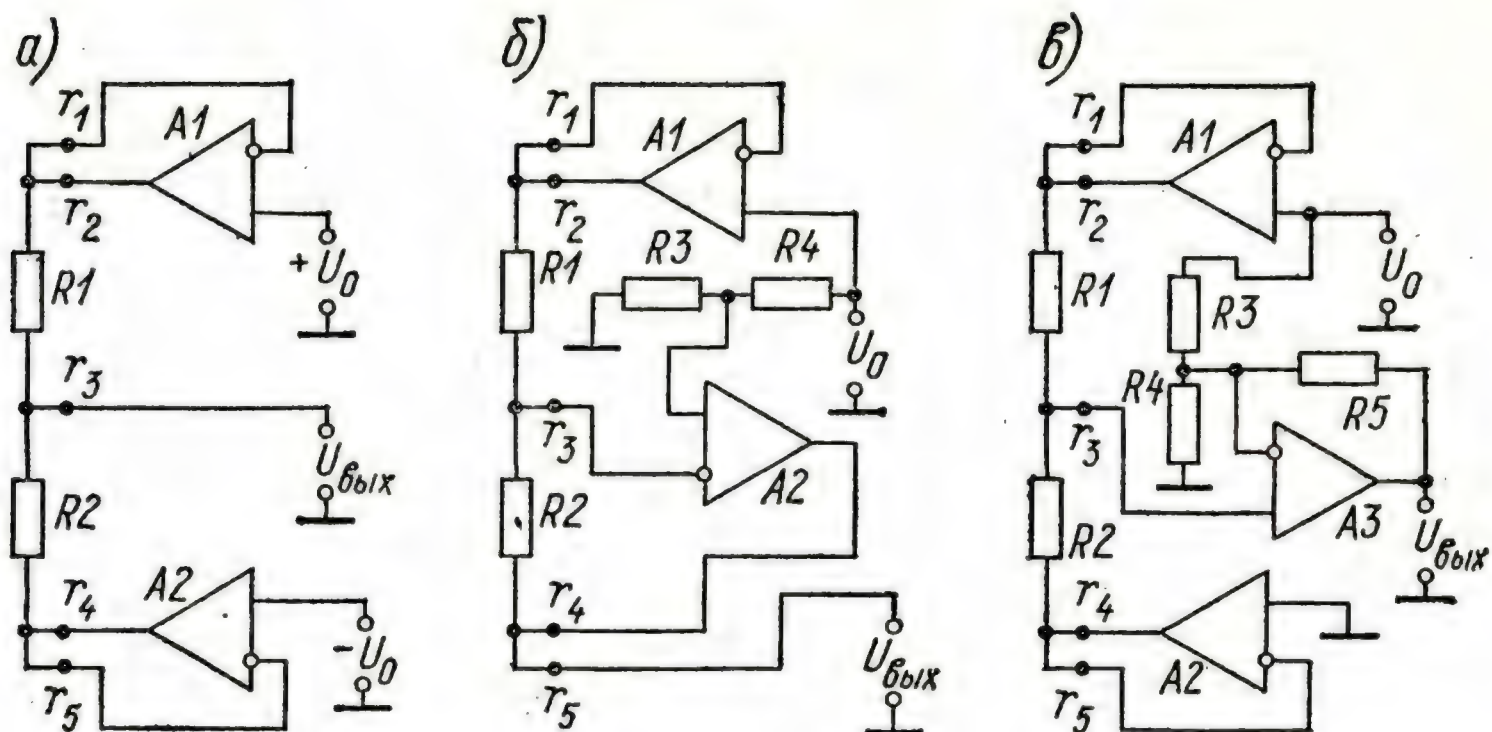


Рис. 2.14. Схемы полумостовых преобразователей сопротивления в напряжение

го моста (мостовой датчик). Задачи, решаемые при построении мостовых ПСН, — это уменьшение погрешности от сопротивлений соединительных проводов и снижение требований к усилителям выходных сигналов датчиков.

ПСН для полумостовых датчиков. Некоторые варианты схем включения полумостовых резистивных датчиков показаны на рис. 2.14.

В ПСН по схеме рис. 2.14, а полумост питается от двух симметричных напряжений $+U_0$ и $-U_0$. Для того чтобы исключить погрешность от сопротивлений соединительных проводов, эти напряжения подаются на датчик с помощью повторителей напряжения, выполненных на операционных усилителях $A1$ и $A2$. Для соединения датчика с выходом соответствующего ОУ и его инвертирующим входом используются отдельные провода, так что в итоге соединительная линия содержит пять проводов. Выходное напряжение снимается со средней точки полумоста относительно общего провода и может быть усилено недифференциальным усилителем с высоким входным сопротивлением. Это напряжение определяется соотношением

$$U_{\text{вых}} = U_0 \frac{R_2 - R_1}{R_2 + R_1}.$$

В данном случае высокие требования предъявляются к симметрии питающих напряжений: неравенство моду-

лей питающих напряжений $+U_0$ и $-U_0$ будет вызывать изменение выходного напряжения ПСН.

В ПСН по схеме рис. 2.14, б также используется пятипроводная соединительная линия, но здесь на полумост подается лишь одно напряжение U_0 . Операционный усилитель А1 поддерживает напряжение U_0 на верхнем по схеме зажиме полумоста. ОУ А2 подает на нижний зажим полумоста такое напряжение, при котором равны потенциалы на средней точке полумоста и на выходе делителя, составленного из резисторов R_3 и R_4 . В результате через полумост протекает ток

$$I = U_0 \frac{R_4}{R_1(R_3 + R_4)},$$

а выходное напряжение, снимаемое с нижнего зажима полумоста,

$$U_{\text{вых}} = U_0 \frac{R_3}{R_3 + R_4} - IR_2 = U_0 \frac{R_1 R_3 - R_2 R_4}{R_1(R_3 + R_4)}. \quad (2.11)$$

В частности, если $R_3 = R_4$, то

$$U_{\text{вых}} = U_0 \frac{R_1 - R_2}{2R_1}.$$

В ПСН по схеме 2.14, в входят три операционных усилителя, но в данном случае обеспечивается не только исключение погрешности от сопротивления проводов соединительной линии, но и усиление выходного напряжения полумоста. Выходное напряжение ПСН, снимаемое с ОУ А3,

$$\begin{aligned} U_{\text{вых}} &= U_0 \frac{R_2}{R_1 + R_2} \left(\frac{R_5}{R_3} + \frac{R_5}{R_4} + 1 \right) - U_0 \frac{R_5}{R_3} = \\ &= U_0 \frac{R_2 R_3 (R_4 + R_5) - R_1 R_4 R_5}{(R_1 + R_2) R_3 R_4}. \end{aligned} \quad (2.12)$$

Если выполнить равенство $R_3 = R_4 R_5 / (R_4 + R_5)$, то выходное напряжение определится соотношением

$$U_{\text{вых}} = U_0 \frac{R_2 - R_1}{R_2 + R_1} \frac{R_5}{R_3}.$$

ПСН для мостовых датчиков могут быть построены по различным схемам, типичные примеры которых показаны на рис. 2.15.

Первый из этих ПСН (рис. 2.15, а) использует шестипроводную соединительную линию и предполагает приме-

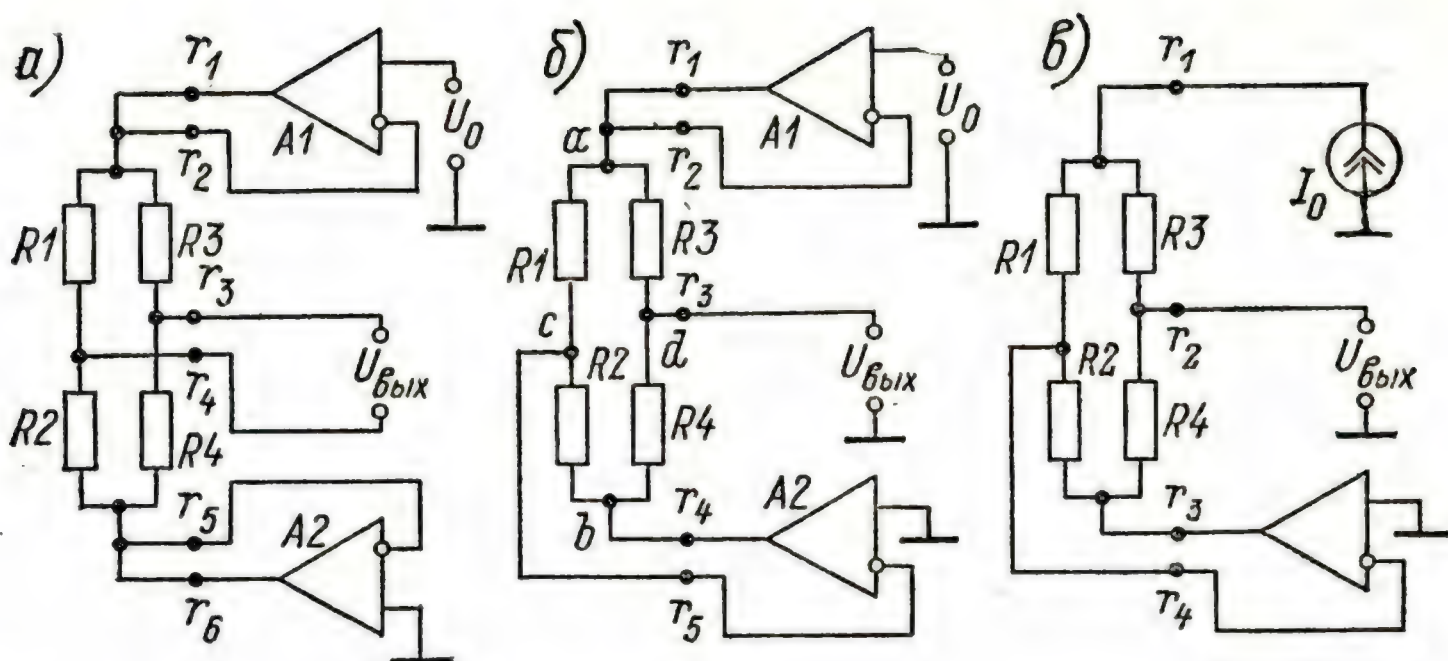


Рис. 2.15. Схемы мостовых преобразователей сопротивления в напряжение

нение дифференциального усилителя с большими входными сопротивлениями для усиления выходного напряжения $U_{\text{вых}}$. В данном случае справедливо соотношение

$$U_{\text{вых}} = \frac{R_1 R_4 - R_2 R_3}{(R_1 + R_2)(R_3 + R_4)}. \quad (2.13)$$

Более совершенным является ПСН по схеме рис. 2.15, б. Здесь достаточно пятипроводной линии, а выходной усилитель может быть недифференциальным. На верхнюю вершину моста a подано с помощью $A1$ напряжение U_0 . На нижней же вершине b с помощью $A2$ поддерживается такое напряжение, при котором обеспечивается равенство нулю потенциала на левой вершине моста c . А это равенство может быть достигнуто только при условии, что $U_b = -U_0 R_2 / R_1$. Выходное напряжение в данном случае будет определяться выражением

$$U_{\text{вых}} = U_a \frac{R_4}{R_3 + R_4} + U_b \frac{R_3}{R_3 + R_4} = U_0 \frac{R_1 R_4 - R_2 R_3}{R_1 (R_3 + R_4)}. \quad (2.14)$$

Наконец, ПСН по схеме рис. 2.15, в обеспечивает исключение погрешности от сопротивления проводов при использовании всего лишь четырехпроводной соединительной линии. Мост здесь питается стабильным током I_0 . Этот ток разделяется на две составляющие I_1 и I_2 , проходящие соответственно через ветви $R_1 + R_2$ и $R_3 + R_4$:

$$I_1 = I_0 \frac{R_3 + R_4}{R_1 + R_2 + R_3 + R_4}; \quad I_2 = I_0 \frac{R_1 + R_2}{R_1 + R_2 + R_3 + R_4}.$$

С помощью ОУ напряжение в точке соединения резисторов R_1 и R_2 поддерживается равным нулю. Поэтому выходное напряжение может быть найдено следующим образом:

$$U_{\text{вых}} = I_1 R_1 - I_2 R_3 = I_0 \frac{R_1 R_4 - R_2 R_3}{R_1 + R_2 + R_3 + R_4}. \quad (2.15)$$

В ПСН по схемам рис. 2.15, а, б питание моста осуществляется от источника напряжения, и с его выходной диагонали также снимается напряжение. Связь между этими двумя напряжениями определяется безразмерными коэффициентами, и, как нетрудно убедиться, выходное напряжение моста зависит от относительного изменения входящих в мост сопротивлений, а не от абсолютных значений этих сопротивлений. В преобразователе же по схеме рис. 2.15, в на мост подается ток I_0 , а снимается напряжение $U_{\text{вых}}$. Зависимость между $U_{\text{вых}}$ и I_0 определяется размерными коэффициентами, и поэтому здесь на выходное напряжение влияют не только относительные изменения сопротивлений моста, но и их абсолютные значения. В некоторых случаях это свойство ПСН может проявляться как его недостаток. Такое положение наблюдается, например, при работе с тензорезистивными датчиками, у которых относительные изменения сопротивлений меньше зависят от мешающих факторов, чем абсолютные изменения.

2.5. ПСН С КОРРЕКЦИЕЙ ПОГРЕШНОСТИ ОТ НЕЛИНЕЙНОСТИ

При построении преобразователей сопротивления в напряжение существует возможность изменить функцию преобразования с помощью специальной обратной связи. Такая обратная связь образуется в случае, если сделать напряжение питания измерительной цепи U_0 (или ток питания I_0) зависящим от выходного напряжения ПСН. Рассмотрим, каково действие такой обратной связи.

Для большинства рассмотренных выше ПСН выходное напряжение может быть определено соотношением вида

$$U_{\text{вых}} = U_0 \frac{R_x - a}{b(cR_x + d)}, \quad (2.16)$$

где a, b, c, d — постоянные, в общем случае размерные, коэффициенты (a и/или c могут быть равны нулю). Будем считать, что питающее напряжение U_0 представляет собой сумму постоянной составляющей U_{01} и составляющей, пропорциональной выходному напряжению:

$$U_0 = U_{01} + \beta U_{\text{вых}}. \quad (2.17)$$

Подставив (2.17) в (2.16), получим

$$U_{\text{вых}} = U_{01} \frac{R_x - a}{b(cR_x + d) - \beta(R_x - a)}. \quad (2.18)$$

Это соотношение показывает, что, изменяя коэффициент β , можно изменять характер зависимости $U_{\text{вых}}$ от R_x . В частности, при $\beta = bc$ зависимость $U_{\text{вых}}(R_x)$ будет линейной, при $\beta > bc$ зависимость будет нелинейной с увеличивающейся к концу шкалы чувствительностью, а при $\beta < bc$ чувствительность ПСН будет уменьшаться с ростом R_x .

Таким образом, существует возможность получить желаемую функцию преобразования ПСН, которая будет, например, корректировать погрешность нелинейности резистивного датчика. Известно, в частности, что зависимость сопротивления платинового резистора от температуры нелинейна. Эту нелинейность достаточно хорошо можно скорректировать соответствующей нелинейностью функции преобразования ПСН, так что выходное напряжение ПСН будет практически линейно зависеть от температуры.

Изложенный метод коррекции нелинейности применим ко всем описанным выше ПСН. Для того, чтобы не повторяться, рассмотрим его применительно к некоторым типам ПСН, не описанным в предыдущих параграфах.

На рис. 2.16 показана схема ПСН, в котором преобразуемое сопротивление R_x соединяется с преобразовате-

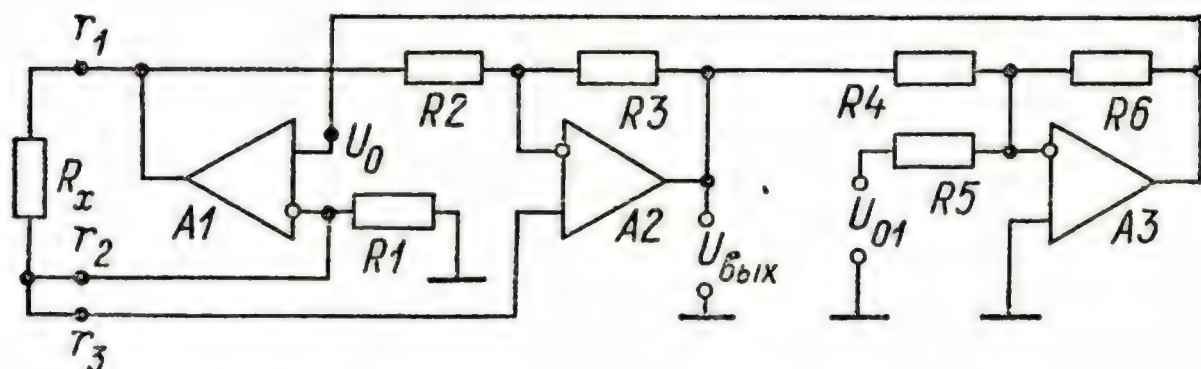


Рис. 2.16. Схема ПСН с коррекцией погрешности от нелинейности

лем трехпроводной линией. Обозначим символом U_0 напряжение на неинвертирующем входе ОУ А1. Тогда ток через резистор R_x , как нетрудно увидеть, будет равен U_0/R_1 . Напряжение с выхода А1, равное $(r_1 + R_x + r_2 + R_1)U_0/R_1$, подается через резистор R_2 на И-вход ОУ А2. На И-входе этого ОУ присутствует напряжение $(r_2 + R_1)U_0/R_1$. В этих выражениях r_1 и r_2 — сопротивления соединительных проводов. На выходе операционного усилителя А2 получим

$$U_{\text{вых}} = U_0 \frac{(R_1 + r_2) R_2 - (R_x + r_1) R_3}{R_1 R_2}. \quad (2.19)$$

Если $r_2 R_2 = r_1 R_3$, то сопротивления соединительных проводов трехпроводной линии не будут влиять на результат преобразования. Обычно соединительная линия составляется из одинаковых проводов, так что можно считать $r_1 = r_2$. Соответственно для исключения влияния линии целесообразно принять $R_2 = R_3$. Тогда

$$U_{\text{вых}} = U_0 (R_1 - R_x)/R_1. \quad (2.20)$$

Операционный усилитель А3 используется для суммирования опорного напряжения U_{01} и выходного напряжения $U_{\text{вых}}$:

$$U_0 = -U_{01} R_6/R_5 - U_{\text{вых}} R_6/R_4. \quad (2.21)$$

Подставив (2.21) в (2.20), найдем

$$U_{\text{вых}} = U_{01} \frac{R_4}{R_5} \frac{R_x - R_1}{R_1 (1 + R_4/R_6) - R_x}. \quad (2.22)$$

Полученное соотношение показывает, что благодаря введенной обратной связи (выхода А2 со входом А3) мы получили увеличение чувствительности ПСН с ростом R_x . Именно такой характер нелинейности требуется для того, чтобы скорректировать, например, погрешность от нелинейности платинового термодатчика.

Линеаризующая обратная связь может быть введена не только путем изменения напряжения U_0 , подаваемого на измерительную цепь, но и путем подачи дополнительного напряжения непосредственно на преобразуемое сопротивление (с таких позиций можно, вообще говоря, объяснить работу преобразователя по схеме рис. 2.11, б). Рассмотрим применение этого принципа для линеаризации функции преобразования мостовой цепи (рис. 2.17, а).

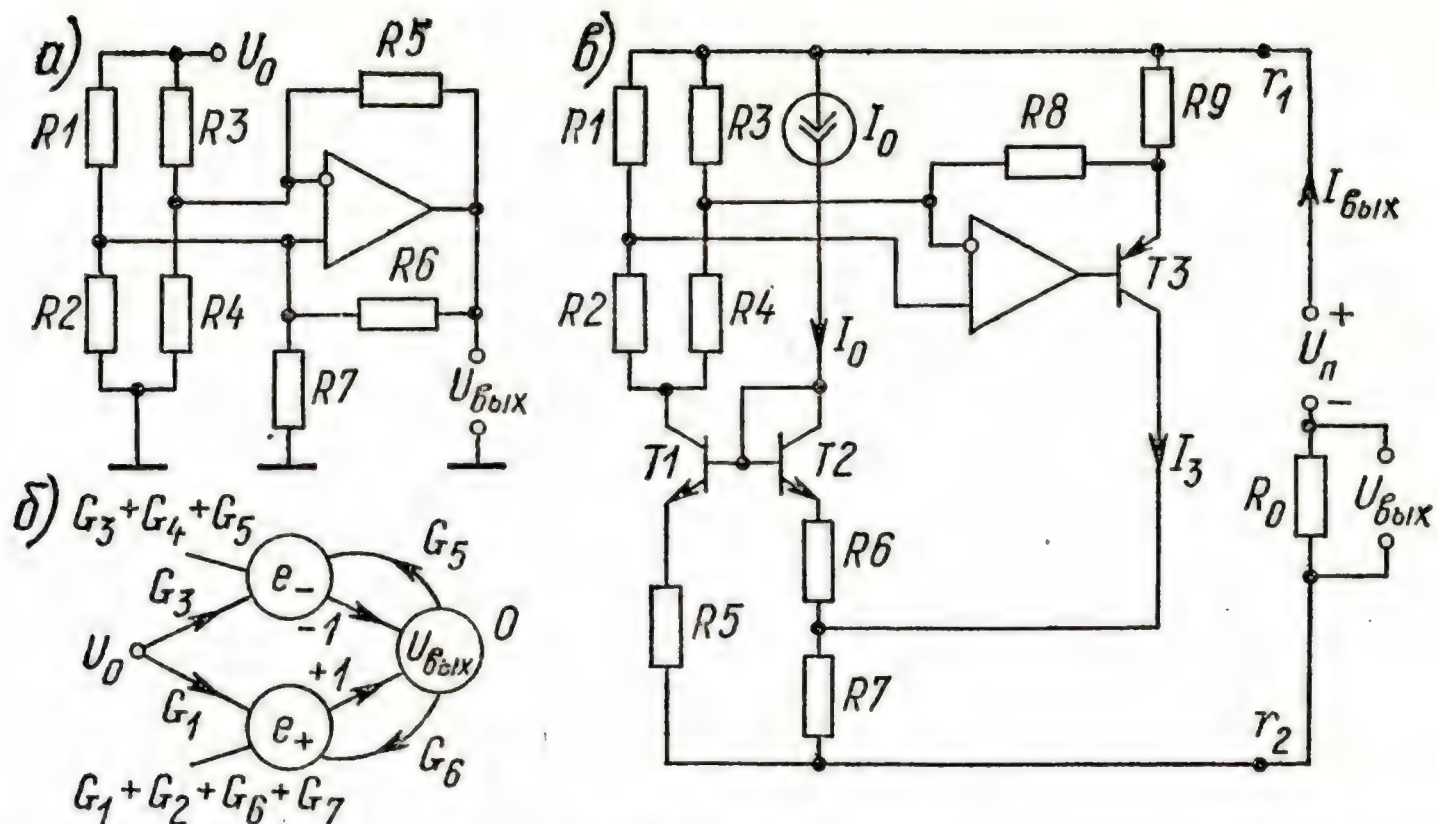


Рис. 2.17. Схемы мостовых ПСН с коррекцией погрешности от нелинейности

Если бы выходная диагональ моста в преобразователе по схеме рис. 2.17, а не была нагружена, то напряжение на этой диагонали было бы

$$U_{\pi} = U_0 \frac{R_1 R_4 - R_2 R_3}{(R_1 + R_2)(R_3 + R_4)}.$$

Эта формула показывает, что мостовая цепь на холостом ходу будет обеспечивать линейное преобразование приращения сопротивления в напряжение только в двух случаях. Во-первых, когда мост имеет два активных плеча, изменяющихся дифференциально (например, $R_1 = R + \Delta R$, $R_2 = R - \Delta R$); во-вторых, когда все четыре плеча активные (например, $R_1 = R_4 = R + \Delta R$, $R_2 = R_3 = R - \Delta R$). Если же под воздействием измеряемой величины изменяется только одно плечо моста, то его функция преобразования будет нелинейной.

В рассматриваемом преобразователе (рис. 2.17, а) выходная диагональ моста подсоединена ко входу операционного усилителя. Исходя из графа рис. 2.17, б, для этого ПСН получаем

$$U_{\text{вых}} = U_0 \frac{G_1 (G_3 + G_4 + G_5) - G_3 (G_1 + G_2 + G_6 + G_7)}{G_5 (G_1 + G_2 + G_6 + G_7) - G_6 (G_3 + G_4 + G_5)} \quad (2.23)$$

Пусть три сопротивления моста постоянны, а одно изменяется: $R_1 = R_3 = R_4 = R$, $R_2 = R + \Delta R$. Тогда (2.23) упрощается:

$$U_{\text{вых}} = U_0 \frac{\frac{\Delta R}{R} + (R + \Delta R) \left(\frac{1}{R_5} - \frac{1}{R_6} - \frac{1}{R_7} \right)}{1 + \left(1 + \frac{\Delta R}{R} \right) \left(1 + \frac{R}{R_7} - 2 \frac{R_5}{R_6} \right)} \frac{R_5}{R_6}.$$

Установим следующие соотношения между сопротивлениями резисторов: $\frac{1}{R_5} = \frac{1}{R_6} + \frac{1}{R_7}$ (это нужно для того, чтобы выходное напряжение было равно нулю, когда мост уравновешен) и $1 + \frac{R}{R_7} = 2 \frac{R_5}{R_6}$ (это нужно, чтобы обеспечить линейную зависимость $U_{\text{вых}}$ от ΔR). Тогда получим

$$U_{\text{вых}} = U_0 \frac{\Delta R}{R} \frac{R_5}{R}.$$

Принятые соотношения позволяют найти сопротивления резисторов R_6 и R_7 , если известны сопротивления R и R_5 :

$$R_6 = R_5 \frac{2R_5 + R}{R_5 + R}; \quad R_7 = 2R_5 + R.$$

В ПСН по схеме рис. 2.17, а не предусмотрены меры по снижению погрешности от сопротивления проводов, присоединяющих резистивный мост $R_1—R_4$ к остальной части цепи. Поэтому предполагается, что все элементы ПСН расположены вблизи датчика. Если же последующие преобразователи измерительного канала удалены на некоторое расстояние, то по проводам следует передавать выходное напряжение ПСН $U_{\text{вых}}$.

Весьма удобны в эксплуатации измерительные преобразователи, построенные так, что они соединяются с остальной частью измерительного канала только двумя проводами. По такой двухпроводной линии на преобразователь подается напряжение питания, а ток, потребляемый преобразователем, несет информацию об измеряемой величине. Пример построенного таким образом ПСН показан на рис. 2.17, в.

Преобразуемые сопротивления $R_1—R_4$ в данном ПСН включены в четырехплечий мост, присоединенный к коллектору транзистора T_1 . Этот транзистор совместно с транзистором T_2 и резисторами $R_5—R_7$ образует цепь, подобную токовому зеркалу для тока I_0 . Выходная диагональ моста присоединена ко входу операционного усилителя. Когда под воздействием измеряемой величины мост выходит из равновесия, то выходное напряжение ОУ изменяет ток транзистора T_3 таким образом, чтобы обеспечить равенство нулю напряжения на выходной диагонали моста. Это равенство достигается за счет изменения тока, протекающего через резистор R_3 .

Если обозначить символом I_1 коллекторный ток транзистора $T1$, то можно получить следующую формулу для коллекторно-эмиттерного тока транзистора $T3$:

$$I_3 = \frac{R_3 + R_8}{R_3 R_9} \frac{R_1 R_4 - R_2 (R_3 \parallel R_8)}{R_2 + R_4} I_1. \quad (2.24)$$

Исходя из равенства падений напряжения на эмиттерных резисторах транзисторов $T1$ и $T2$, можно записать соотношение для определения их коллекторных токов:

$$I_1 R_5 = I_2 (R_6 + R_7) + I_3 R_7.$$

Примем, что $R_5 = R_6 + R_7$, и учтем, что $I_2 = I_0$. Тогда получим

$$I_1 = I_0 + I_3 \frac{R_7}{R_5}. \quad (2.25)$$

Подставляя (2.25) в (2.24), читатель может найти окончательное выражение для тока I_3 . Однако уже из (2.25) видно, что в данном случае реализуется линеаризующая обратная связь: ток I_1 , питающий мост, зависит от тока I_3 , определяемого неравновесием моста. Выбирая глубину обратной связи $\beta = R_7/R_5$, можно получить желаемую характеристику ПСН.

Если требуется получить нелинейность характеристики другого вида, с уменьшением чувствительности к концу шкалы, то можно резистор R_5 составить из двух резисторов и направить ток I_3 в точку их соединения.

Суммарный ток $I_{\text{вых}}$, потребляемый рассматриваемым ПСН от источника питания $U_{\text{п}}$, будет равен сумме следующих составляющих: тока I_3 , тока питания ОУ $I_{\text{ОУ}}$, тока I_0 и тока питания моста I_1 . С учетом (2.25) получаем

$$I_{\text{вых}} = I_3 (1 + R_7/R_5) + 2I_0 + I_{\text{ОУ}}. \quad (2.26)$$

На схеме рис. 2.17, в цепь питания ОУ не показана. Предполагается, что ток, потребляемый операционным усилителем, стабилизируется с помощью специального стабилизатора тока и не зависит от напряжения источника $U_{\text{п}}$. Остальные составляющие, входящие в правую часть равенства (2.26), также не зависят от $U_{\text{п}}$. Ток I_3 в соответствии с (2.24) зависит от соотношения между сопротивлениями плеч резистивного моста. Таким образом, ток $I_{\text{вых}}$, потребляемый преобразователем от источника питания $U_{\text{п}}$, не зависит от напряжения $U_{\text{п}}$, но зависит от измеряемой величины, воздействующей на сопротивление $R_1 - R_4$.

Благодаря этому и оказывается возможным соединять ПСН с последующими преобразователями двухпроводной линией, по которой передается и напряжение питания и информация об измеряемой величине. В подобных преобразователях, выпускаемых промышленностью, ток $I_{\text{вых}}$ обычно изменяется в диапазоне 4—20 мА или 10—50 мА, при этом напряжение источника питания $U_{\text{п}}$ может, например, находиться в пределах 10—50 В, не оказывая заметного влияния на этот ток. Соответственно и сопротивления соединительных проводов r_1, r_2 (рис. 2.17, в) не влияют на ток $I_{\text{вых}}$. Для получения выходного напряжения, пропорционально току $I_{\text{вых}}$, достаточно включить последовательно с источником питания $U_{\text{п}}$ резистор постоянного сопротивления R_0 . Падение напряжения на этом резисторе будет $U_{\text{вых}} = I_{\text{вых}} R_0$.

ЭЛЕКТРОННЫЕ УЗЛЫ НА ОСНОВЕ ОПЕРАЦИОННЫХ УСИЛИТЕЛЕЙ С ЧАСТОТНО-ЗАВИСИМЫМИ ОБРАТНЫМИ СВЯЗЯМИ

3.1. ПРИНЦИПЫ ПОСТРОЕНИЯ ОПЕРАЦИОННЫХ ПРЕОБРАЗОВАТЕЛЕЙ

Типичным применением операционных усилителей является построение операционных преобразователей. При этом под операционным преобразователем понимают устройство, передаточная функция которого определяется отношением двух операторных иммитансов (сопротивлений или проводимостей) [8]. В более общем случае операционными преобразователями можно называть такие линейные преобразователи, передаточная функция которых для каждого из входных сигналов представляет собой отношение двух операторных полиномов. Общие принципы построения операционных преобразователей описаны в [8].

Типичный вариант схемы операционного преобразователя для двух входных сигналов показан на рис. 3.1, а. Преобразователь содержит ОУ и четыре пассивных четырехполюсника ЧП1—ЧП4 с общими заземленными зажимами (фактически это трехполюсники). Будем использовать уравнения четырехполюсников, выраженные через параметры передачи [26]; эти уравнения запишем следующим образом:

$$U_1 = AU_2 + BI_2; \quad I_1 = CU_2 + DI_2,$$

где U_1 , I_1 и U_2 , I_2 — напряжения и токи соответственно на входе и выходе четырехполюсника. Параметрам четырехполюсника будем приписывать индексы, соответствующие их номерам на схеме рис. 3.1, а, а входные зажимы будем считать расположенными на тех сторонах четырехполюсников, которые помечены на схеме стрелками.

Для нахождения передаточных функций преобразователя составим систему уравнений, представленную на рис. 3.1, б в виде графа. Исходя из графа, находим

$$W_1(p) = \frac{\Delta U_{\text{вых}}(p)}{U_1(p)} = -\frac{B_2}{B_1}; \quad (3.1)$$

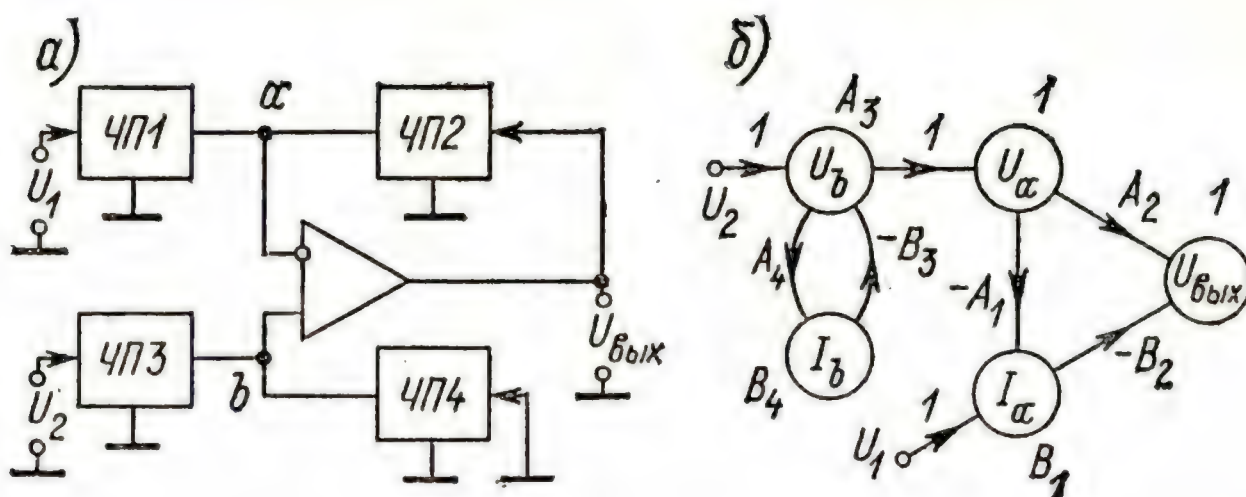


Рис. 3.1. Структурная схема операционного преобразователя (а) и ее граф (б)

$$W_2(p) = \frac{\Delta U_{\text{ВЫХ}}(p)}{U_2(p)} = \frac{B_2}{B_1} \frac{A_1 + B_1 A_2 / B_2}{A_3 + B_3 A_4 / B_4}. \quad (3.2)$$

Если выполняются равенства $A_3 = A_1$, $B_3 = B_1$, $A_4 = A_2$ и $B_4 = B_2$, то $W_2(p) = -W_1(p) = B_2/B_1$. Таким образом, чтобы передаточные функции для напряжений U_1 и U_2 операционного преобразователя по схеме рис. 3.1, а различались только знаком, достаточно взять попарно одинаковыми четырехполюсники ЧП1 и ЧП3, ЧП2 и ЧП4.

Во многих случаях желаемые передаточные функции можно получить, применяя на входах ОУ и в обратной связи не четырехполюсники, а пассивные двухполюсники. Можно считать в данном случае, что двухполюсник — это частный случай четырехполюсника, для которого $A=1$, $B=Z$, $C=0$, $D=1$, где Z — операторное сопротивление двухполюсника. Соответственно передаточная функция операционного преобразователя при двухполюсниках на входе и в обратной связи ОУ будут следующими:

$$W_1(p) = -\frac{Z_2}{Z_1}; \quad W_2(p) = \frac{Z_2}{Z_1} \frac{1 + Z_1/Z_2}{1 + Z_3/Z_4}. \quad (3.3)$$

Примеры операционных преобразователей. Рис. 3.2, а показывает схему операционного преобразователя, выходное напряжение которого пропорционально двойному интегралу разности входных напряжений U_1 и U_2 . При этом используются Т-образные RC-четыреполюсники, схемы которых показаны на рис. 3.2, б и в. Нетрудно убедиться, что для первого из этих четырехполюсников (рис. 3.2, б)

$$A = 1 + pC_1 R_1; \quad B = R_1 + R_2 + pC_1 R_1 R_2,$$

а для второго (рис. 3.2, в)

$$A = 1 + \frac{1}{pC_2 R_3}; \quad B = \frac{1}{pC_2} + \frac{1}{pC_3} + \frac{1}{p^2 C_2 C_3 R_3}.$$

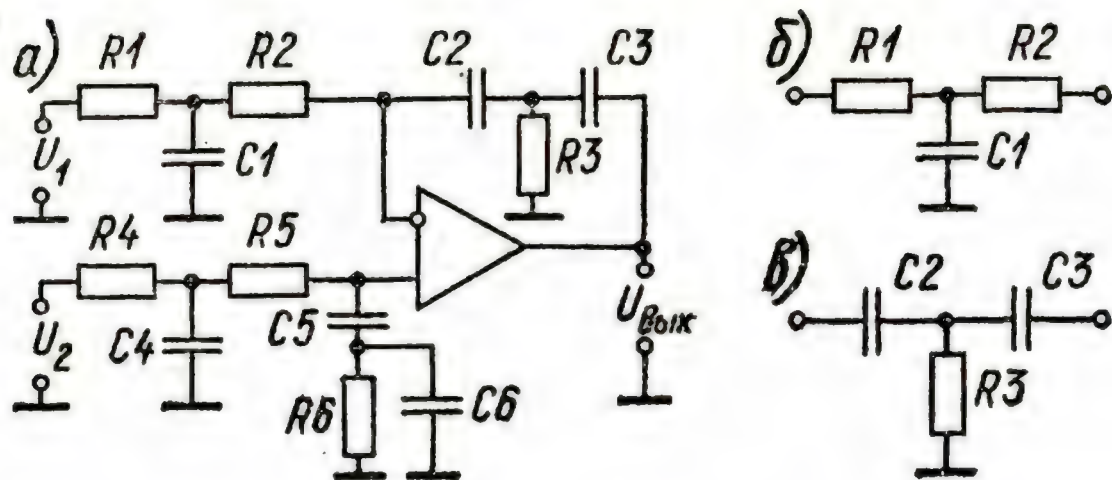


Рис. 3.2. Схемы преобразователя, выполняющего двойное интегрирование (а), и используемых в нем трехполюсников (б и в)

Соответственно, используя формулу (3.2), можем записать

$$W_1(p) = \frac{U_{\text{вых}}(p)}{U_1(p)} = - \frac{1}{p^2 C_2 C_3 (R_1 + R_2) R_3} \times \\ \times \frac{1 + p(C_2 + C_3) R_3}{1 + p C_1 R_1 R_2 / (R_1 + R_2)}.$$

Если обеспечить равенство постоянных времени $(C_2 + C_3) R_3 = C_1 R_1 R_2 / (R_1 + R_2)$, то передаточная функция будет соответствовать двойному интегрированию:

$$W_1(p) = - \frac{1}{p^2 C_2 C_3 (R_1 + R_2) R_3}.$$

В частном случае, когда $C_1 = C$, $C_2 = C_3 = C/2$, $R_3 = R$, $R_1 = R_2 = 2R$, получим $W_1(p) = -1/(p^2 C^2 R^2)$.

Как было показано выше, для того чтобы получить $W_2(p) = -W_1(p)$, где $W_2(p)$ — передаточная функция для напряжения U_2 , достаточно взять попарно одинаковыми четырехполюсники, присоединенные к И- и Н- входам ОУ. В данном случае, чтобы получить $W_2(p) = 1/(p^2 C^2 R^2)$, нужно принять $C_4 = C$, $C_5 = C_6 = C/2$, $R_6 = R$, $R_4 = R_5 = 2R$.

На рис. 3.3 показаны примеры схем дифференцирующего звена и инерционного звена первого порядка.

Для схемы рис. 3.3, а если $R_1 = 0$, то $W(p) = pCR_2$, т.е. получаем функцию преобразования дифференцирующего звена $U_{\text{вых}}(t) = -dU_{\text{вх}}(t)/dt$. В практических схемах дифференцирующих преобразователей, как правило, последовательно с входным конденсатором включают резистор небольшого сопротивления ($R1$ на рис. 3.3, а). Этот резистор, во-первых, уменьшает высокочастотные шумы на выходе (при идеальном дифференцировании коэффициент усиления преобразователя растет пропорционально частоте входного сигнала, так что для высокочастотных входных шумов усиление больше, чем для низкочастотных). Во-вторых, этот резистор способствует предотвращению высокочастотных автоколебаний (цепь обратной связи дифференцирующего преобразователя вносит фазовый сдвиг, снижающий устойчивость). Наконец, в-третьих, резистор $R1$ ограничивает ток и напряжение И-входа ОУ при быстром изменении входного напряжения, когда выходное напряжение ОУ не успевает изме-

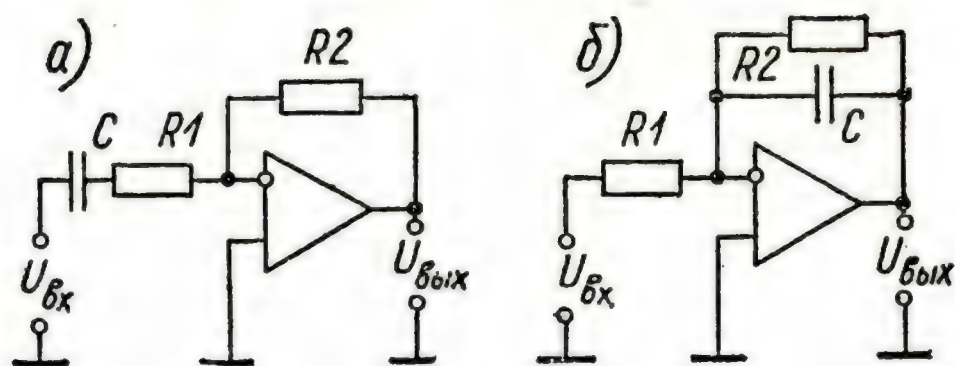


Рис. 3.3. Схемы, моделирующие дифференцирующее звено (а) и инерционное звено первого порядка (б)

ниться соответствующим образом из-за ограниченной скорости нарастания.

Вполне понятно, что резистор $R1$ ограничивает полосу рабочих частот дифференцирующего преобразователя. Преобразователь дифференцирует входные сигналы только тех частот, при которых сопротивление конденсатора C много больше сопротивления резистора $R1$, т. е. при $f \ll 1/(2\pi R_1 C)$.

Передаточная функция преобразователя по схеме рис. 3.3, б соответствует инерционному звену первого порядка:

$$W(p) = -\frac{R_2}{R_1} \frac{1}{pCR_2 + 1}.$$

Подобный преобразователь применяется в тех случаях, когда нужно усилить постоянную составляющую входного сигнала и сгладить содержащиеся в этом сигнале пульсации. В частности, если на вход такого преобразователя подать одинаковые импульсы одной полярности, то постоянная составляющая напряжения на выходе преобразователя будет пропорциональна средней частоте этих импульсов. Именно так нередко строят частотные демодуляторы.

3.2. ИНТЕГРИРУЮЩИЕ ОПЕРАЦИОННЫЕ ПРЕОБРАЗОВАТЕЛИ

Особенно большое применение находят в измерительной технике и технике аналогового моделирования интегрирующие операционные преобразователи — интеграторы.

Простейший интегратор, применяемый наиболее часто, строится так, как показано на рис. 3.4, а. Этот интегратор имеет передаточную функцию $W(p) = -1/(pR_1C_1)$, которая говорит о том, что выходное напряжение равно интегралу по времени от входного напряжения, взятого с обратным знаком; причем постоянная времени интегратора τ_1 равна R_1C_1 .

Идеальное интегрирование, однако, было бы возможно только при идеальном ОУ. Если же учесть коэффици-

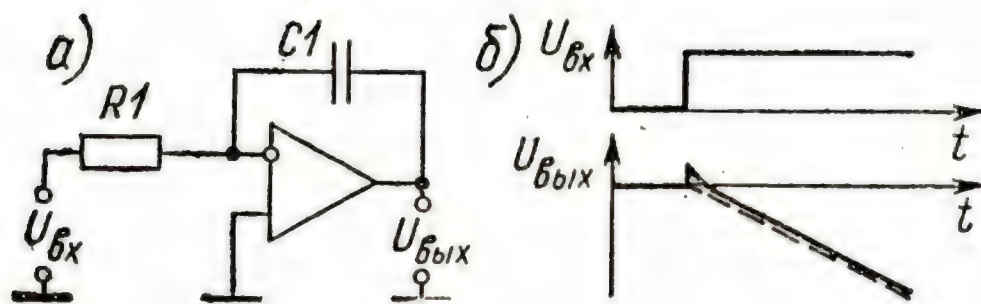


Рис. 3.4. Схема простейшего интегратора (а) и график его переходной функции (б)

ент усиления ОУ K и входное сопротивление ОУ $r_{вх}$, то получим

$$W(p) = \frac{U_{вых}(p)}{U_{вх}(p)} = - \frac{K/(1 + R_1/r_{вх})}{pR_1 C_1 \left[\frac{r_{вх}}{R_1 + r_{вх}} + K/\left(1 + \frac{R_1}{r_{вх}}\right) \right] + 1}. \quad (3.4)$$

Если $r_{вх} \gg R_1$ и $K \gg 1$, то соотношение (3.4) упрощается:

$$W(p) = - \frac{K}{pR_1 C_1 K + 1}. \quad (3.5)$$

Видим, что реальный интегратор ведет себя как инерционное звено первого порядка, имеющее коэффициент усиления K и эквивалентную постоянную времени $\tau_э = K\tau_1 = KR_1 C_1$. Если на входе такого звена в момент времени $t=0$ напряжение изменится скачком от нуля до $U_{вх}$, то напряжение на его выходе будет изменяться следующим образом:

$$U_{вых}(t) = -U_{вх} K (1 - e^{-t/\tau_э}) + U_{вых0} e^{-t/\tau_э}, \quad (3.6)$$

где $U_{вых0}$ — начальное напряжение (при $t=0$) на выходе преобразователя.

Таким образом, на выходе реального интегратора (рис. 3.4, а) при скачке напряжения на входе мы получим не линейно изменяющееся напряжение, как это было бы в случае идеального интегратора, а экспоненциальное, характерное для обычной интегрирующей RC -цепи, постоянная времени которой $\tau_э = K\tau_1$ и на вход которой подано напряжение $-U_{вх}K$. Но если время t , в течение которого развивается эта экспонента, много меньше постоянной времени $\tau_э$, то начальный участок экспоненты мало отличается от прямой линии. Действительно, исполь-

зую разложение показательной функции в степенной ряд ($e^\alpha \approx 1 + \alpha + \alpha^2/2$ при $\alpha \ll 1$), приведем (3.6) к виду

$$U_{\text{вых}}(t) = -U_{\text{вх}} \frac{t}{\tau_1} \left(1 - \frac{t}{2K\tau_1}\right) + U_{\text{вых0}} \left(1 - \frac{t}{K\tau_1} + \frac{t^2}{2K^2\tau_1^2}\right). \quad (3.7)$$

Из (3.7) видно, что при $t \ll K\tau_1$ получаем

$$U_{\text{вых}}(t) \approx -U_{\text{вх}} \frac{t}{\tau_1} + U_{\text{вых0}}. \quad (3.8)$$

Если $U_{\text{вых0}} = 0$, то $U_{\text{вых}}(t) = -U_{\text{вх}}t/\tau_1$. Следовательно, отношение t/τ_1 — это эквивалентный коэффициент усиления интегратора $K_{\text{и.э}}$. Приведенное выше условие близкого к идеальному интегрирования $t \ll K\tau_1$ можно переписать следующим образом: $t/\tau_1 = K_{\text{и.э}} \ll K$.

Следовательно, реальный интегратор по своему выходному напряжению будет мало отличаться от идеального, когда эквивалентный коэффициент усиления интегратора t/τ_1 много меньше коэффициента усиления K примененного в интеграторе операционного усилителя.

Входной ток i_- и напряжение смещения $e_{\text{см}}$ приводят к дополнительным погрешностям интегратора; они могут быть учтены добавлением напряжения $e_{\text{см}} + i_-R_1$ к напряжению $U_{\text{вх}}$ в равенствах (3.6) — (3.8). Ориентируясь на то, что $i_- \approx i_+$, погрешность, вносимую током i_- , можно скорректировать, устанавливая между Н-входом ОУ и землей резистор, имеющий сопротивление R_1 .

Если на вход интегратора подается синусоидальное переменное напряжение с частотой f , то очевидно, что малые погрешности интегрирования будут только тогда, когда $f \gg 1/\tau_a$. С другой стороны, при слишком высокой частоте входного сигнала начинает сказываться, во-первых, инерционность самого ОУ и, во-вторых, снижение его коэффициента усиления из-за того, что реактивное сопротивление конденсатора обратной связи становится малым и шунтирует выход ОУ. Будем считать, что по динамическим свойствам операционный усилитель эквивалентен инерционному звену первого порядка с постоянной времени τ_y , т. е. $K(p) = K/(p\tau_y + 1)$, и что выходное сопротивление ОУ равно $r_{\text{вых}}$. Тогда для интегратора по схеме рис. 3.4, а можно найти передаточную функцию в виде

$$W(p) = \frac{p^2 \tau_{\text{ВЫХ}} \tau_y + p \tau_{\text{ВЫХ}} - K}{p^2 \tau_y (\tau_1 + \tau_{\text{ВЫХ}}) + p (K \tau_1 + \tau_1 + \tau_{\text{ВЫХ}} + \tau_y) + 1}, \quad (3.9)$$

где $\tau_{\text{ВЫХ}} = r_{\text{ВЫХ}} C_1$. Учитывая, что $K \gg 1$, $\tau_1 \gg \tau_{\text{ВЫХ}}$ и $K \tau_1 \gg \tau_y$, преобразуем (3.9) следующим образом [31]:

$$W(p) = -\frac{K}{1 + p K \tau_1} + \frac{\tau_{\text{ВЫХ}}}{\tau_1} \frac{p \tau_y / K}{1 + p \tau_y / K} + \\ + \frac{\tau_{\text{ВЫХ}} + \tau_y}{K \tau_1} \frac{1}{1 + p \tau_y / K}.$$

Правая часть этого равенства отличается от правой части равенства (3.5) наличием двух дополнительных членов. Один из них соответствует неидеальному дифференцирующему звену с коэффициентом передачи $\tau_{\text{ВЫХ}}/\tau_1$ и постоянной времени τ_y/K , а другой — инерционному звену с такой же постоянной времени и с коэффициентом передачи $(\tau_{\text{ВЫХ}} + \tau_y)/(K \tau_1)$.

Соответственно при нулевых начальных условиях и скачке напряжения на входе (при $t=0$) напряжение на выходе интегратора будет описываться выражением

$$U_{\text{ВЫХ}}(t) = -K U_{\text{ВХ}} (1 - e^{-t/\tau_{\text{Э}}}) + \frac{\tau_{\text{ВЫХ}}}{\tau_1} U_{\text{ВХ}} e^{-\frac{t}{\tau_y/K}} + \\ + \frac{\tau_{\text{ВЫХ}} + \tau_y}{K \tau_1} U_{\text{ВХ}} \left(1 - e^{-\frac{t}{\tau_y/K}} \right). \quad (3.10)$$

Диаграмма изменения напряжения на выходе интегратора для этого случая показана сплошной линией на рис. 3.4, б. Штриховая линия на этом рисунке соответствует реакции идеального интегратора. Отличие реакций идеального и реального интеграторов особенно велико в начальный период, при $t < \tau_y/K$. По истечении нескольких постоянных времени τ_y/K напряжение на выходе реального интегратора изменяется по такому же закону, что и на выходе идеального интегратора, но с отставанием по времени. Поскольку скорость изменения $U_{\text{ВЫХ}}$ составляет $K U_{\text{ВХ}}/\tau_{\text{Э}} = U_{\text{ВХ}}/\tau_1$, а сдвиг выходного сигнала по уровню равен $U_{\text{ВХ}}(\tau_{\text{ВЫХ}} + \tau_y)/(K \tau_1)$, то время отставания определяется отношением

$$\frac{(\tau_{\text{ВЫХ}} + \tau_y)/K \tau_1}{\tau_1} = \frac{\tau_{\text{ВЫХ}} + \tau_y}{K}.$$

Для коррекции такого запаздывания можно включить последовательно с конденсатором $C1$ дополнительный резистор [31], сопротивление которого

$$R_{\text{д}} = R_1 \frac{\tau_{\text{вых}} + \tau_y}{K\tau_1} = \frac{\tau_{\text{вых}}}{K} + \frac{\tau_y}{KC_1}.$$

Однако, как правило, эту задержку не корректируют, ею пренебрегают ввиду ее малости.

Физически различие реакций идеального и реального интеграторов можно объяснить достаточно просто. В первый момент после скачка входного сигнала ОУ еще не успевает его отработать. Поэтому выходное напряжение вначале изменяется под воздействием части входного сигнала, прошедшего на выход непосредственно через резистор $R1$ и конденсатор $C1$. Затем срабатывает ОУ и начинает линейно изменять выходное напряжение, но с отставанием по отношению к идеальному случаю, что также объясняется инерционностью ОУ.

В формуле (3.10) инерционность ОУ отражена отношением τ_y/K , т. е. постоянная времени уменьшена в K раз. Но это справедливо лишь до тех пор, пока ОУ не выйдет за пределы линейного участка характеристики. Емкость цепи частотной коррекции ОУ, определяющая постоянную времени τ_y , обычно включается на выход усилительного каскада. Это приводит к тому, что при скачке сигнала на входе усилительный каскад может войти в насыщение вследствие обусловленного постоянными времени τ_y и $\tau_{\text{вых}}$ запаздывания сигнала ООС. В результате замкнутый контур передачи сигнала (усилитель и ООС) как бы размыкается и переходный процесс определяется постоянной времени τ_y , а не τ_y/K .

Многовходовые интеграторы. В тех случаях, когда требуется получить интеграл от алгебраической суммы нескольких напряжений, можно выбрать один из двух способов: построить вначале сумматор сигналов на отдельном ОУ, а затем включить одновходовый интегратор, или сразу строить многовходовый интегратор.

Суммирующий интегратор реализуется довольно просто. Для этого достаточно подавать входные напряжения через отдельные резисторы, включаемые так же, как резистор $R1$ на схеме рис. 3.4, а. Несколько сложнее получить интеграл от разности двух напряжений. Для решения этой задачи воспользуемся общим правилом, сформулированным в § 3.1: для того чтобы получить разли-

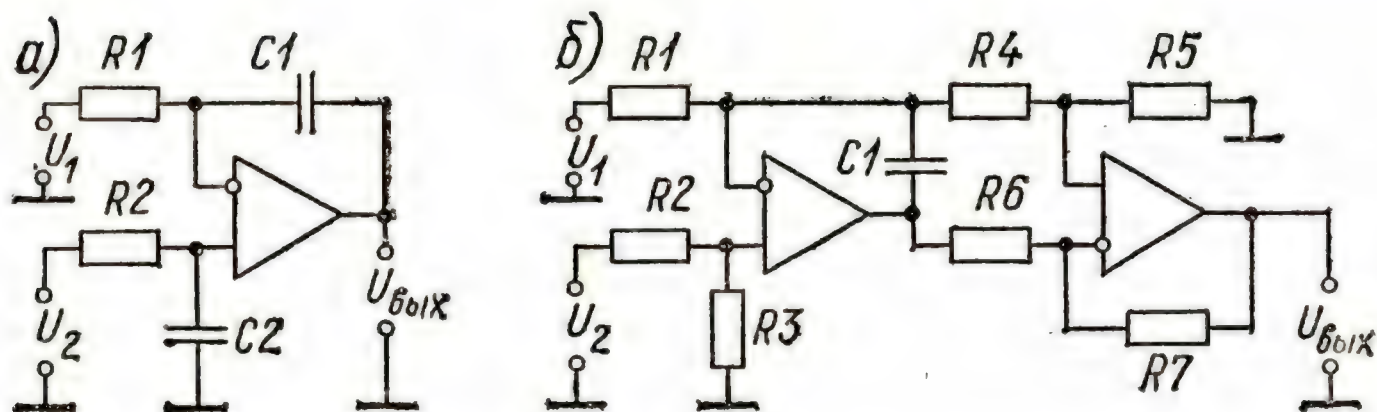


Рис. 3.5. Схемы дифференциальных интеграторов

чающиеся по знаку передаточные функции, достаточно включить попарно одинаковые четырехполюсники (двухполюсники), во-первых, между источниками входных сигналов и входами ОУ и, во-вторых, между И-входом и выходом ОУ и между Н-входом и землей. Именно так и построен дифференциальный интегратор, показанный на рис. 3.5, а.

Для этого интегратора нетрудно получить следующие передаточные функции:

$$W_1(p) = \frac{\Delta U_{\text{вых}}(p)}{U_1(p)} = -\frac{1}{p\tau_1};$$

$$W_2(p) = \frac{\Delta U_{\text{вых}}(p)}{U_2(p)} = \frac{p\tau_1 + 1}{p\tau_1(p\tau_2 + 1)} =$$

$$= \frac{1}{p\tau_1} \left(1 + \frac{\tau_1 - \tau_2}{\tau_2} \frac{p\tau_2}{p\tau_2 + 1} \right).$$

Из последнего соотношения следует, что приращение выходного напряжения будет равно интегралу от разности входных напряжений $U_2(t)$ и $U_1(t)$ только тогда, когда равны между собой постоянные времени $\tau_1 = R_1 C_1$ и $\tau_2 = R_2 C_2$. Если же это условие выполнено неточно, то в выходном напряжении, кроме интеграла от разности напряжений $U_2 - U_1$, будет также составляющая, равная интегралу от выходного напряжения неидеального дифференцирующего звена, на вход которого подано напряжение U_2 . Причем постоянная времени этого дифференцирующего звена равна τ_2 , а его коэффициент передачи равен $(\tau_1 - \tau_2)/\tau_2$.

Если требуется интегрировать алгебраическую сумму нескольких входных напряжений, то следует увеличить число входов интегратора по схеме рис. 3.5, а соответствующим числом резисторов, включаемых подобно резис-

торам $R1$ и $R2$. При этом нужно обеспечить равенство постоянных времени RC -цепей, присоединенных к Н- и И- входам ОУ, с учетом всех параллельно включенных резисторов, подобных $R1$ и $R2$.

Еще один вариант дифференциального интегратора показан на рис. 3.5, б. Здесь использованы два каскада: интегратор, подобный рассмотренному выше простейшему интегратору (рис. 3.4, а), и дифференциальный усилитель. Дифференциальный усилитель усиливает напряжение, снимаемое с конденсатора $C1$, входящего в схему интегратора. Если $R_2 = R_1$, $R_6 = R_4$, $R_7 = R_5$ и $R_3 = R_4 + R_5$, то для этого устройства

$$U_{\text{вых}}(p) = \frac{U_2(p) - U_1(p)}{pR_1 C_1} \frac{R_5}{R_4}.$$

В данном интеграторе удобно то, что не нужно предъявлять требований к точности выполнения равенства двух постоянных времени. Если равны сопротивления $R_6 = R_4$ и $R_7 = R_5$, то передаточные функции для входных напряжений U_1 и U_2 будут соответствовать передаточным функциям инвертирующего и неинвертирующего интеграторов, а изменения сопротивлений $R_1 - R_3$ вызовут только изменения постоянных интегрирования.

Различные варианты схем интеграторов могут быть образованы путем включения конденсатора вместо нагрузки любого из рассмотренных в § 2.2 преобразователей напряжения в ток. В частности, находят применение построенные таким образом интеграторы, в которых конденсатор имеет заземленный зажим, что облегчает введение в интегратор требуемых начальных условий.

В заключение отметим, что уменьшить низкочастотную погрешность интегрирования можно введением в интегратор дополнительной цепи положительной обратной связи. В соответствии с (3.5) эта погрешность обусловлена тем, что передаточная функция интегратора при конечном коэффициенте усиления ОУ фактически соответствует передаточной функции инерционного звена первого порядка. В интеграторе по схеме рис. 3.4, а положительную обратную связь можно реализовать с помощью резистивного делителя, подающего часть выходного напряжения на Н-вход ОУ. Передаточная функция при этом приобретает вид

$$W(p) = - \frac{K}{p\tau_1(K+1) + 1 - \beta_{\Pi}(p\tau_1 + 1)K},$$

где β_n — коэффициент положительной обратной связи. Если установить $K\beta_n=1$, т. е. $\beta_n=1/K$, то получим передаточную функцию интегрирующего звена $W(p)=-1/(p\tau_1)$.

3.3. АКТИВНЫЕ ФИЛЬТРЫ

Активные фильтры на основе ОУ находят широкое применение в измерительной аппаратуре. При построении активных фильтров возможны два подхода. Во-первых, можно использовать классическую теорию LC -фильтров, но вместо реальных катушек индуктивности применять так называемые схемные индуктивности. Во-вторых, можно сразу проектировать фильтры без индуктивности. Второй подход обеспечивает получение более компактных устройств, поэтому он применяется гораздо чаще.

Схемные индуктивности позволяют обойтись при построении LC -фильтров без реальных катушек индуктивности, которые трудно изготовить, пользуясь интегральной технологией. Для получения эквивалента индуктивности обычно используют гиратор — устройство, входное сопротивление которого обратно пропорционально сопротивлению нагрузки: $Z_{вх}=a/Z_n$, где a — постоянный размерный коэффициент. Если в качестве нагрузки гиратора использовать конденсатор, т. е. $Z_n=1/(j\omega C_n)$, то получим индуктивный характер входного сопротивления: $Z_{вх}=j\omega a C_n$.

Пример схемы гиратора приведен на рис. 3.6, а. Граф рис. 3.6, б позволяет найти связь между $Z_{вх}$ и Z_n :

$$Z_{вх} = \frac{U_a}{I_{вх}} = \frac{R_1 R_3 R_4}{R_2 Z_n}.$$

В нашем случае $Z_n=1/(j\omega C_n)$ и $Z_{вх}=j\omega C_n R_1 R_3 / R_2$. Таким образом, на основе схемы рис. 3.6, а можно построить малогабаритную высокочастотную эквивалентную индуктивность, предназначенную для работы в области низких частот. Частотный диапазон такой индуктивности ограничен быстродействием примененных операционных усилителей.

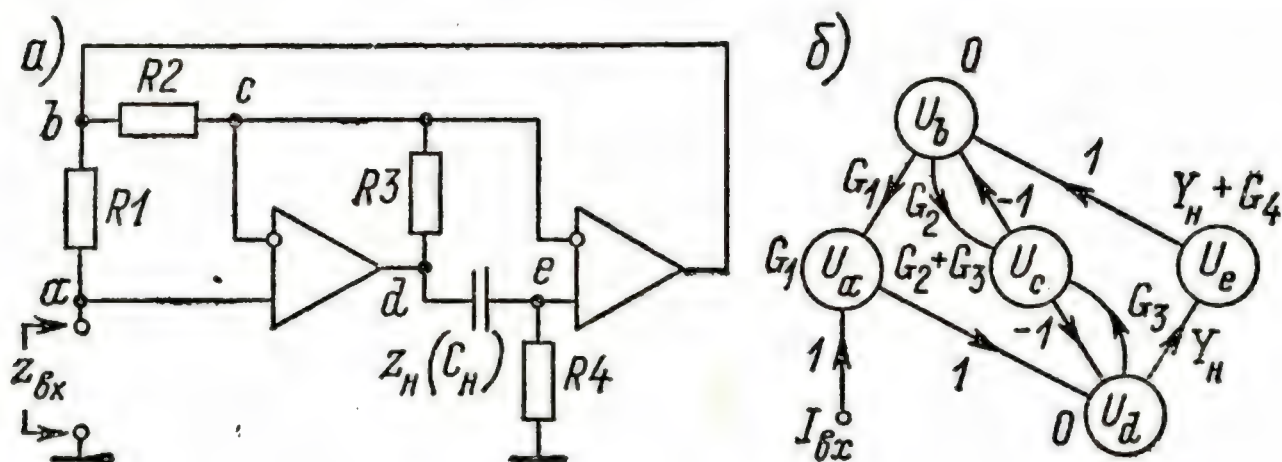


Рис. 3.6. Схема (а) и граф (б) гиратора

Аппроксимация характеристик активных фильтров. Активные фильтры состоят из ОУ, работающих в линейном режиме, и пассивных элементов. Передаточные функции таких цепей представляют собой отношение двух операторных полиномов. Аппроксимация характеристик активных фильтров сводится к выбору таких коэффициентов этих полиномов, которые обеспечивают наилучшее в том или ином смысле приближение к желаемым амплитудно-частотной (АЧХ) или фазо-частотной (ФЧХ) характеристикам фильтра.

Наиболее широко применяются следующие типы активных фильтров, отличающиеся друг от друга подходом к нахождению наилучшей аппроксимации: фильтры Баттерворта, Чебышева, инверсный Чебышева, эллиптический, Бесселя [13].

Идеальный фильтр нижних частот (ФНЧ) пропускает с одинаковым коэффициентом (равным, например, единице) колебания, частота которых лежит в диапазоне от нуля до некоторой частоты среза ω_c . Вне этого частотного диапазона идеальный фильтр имеет коэффициент передачи, равный нулю. Однако идеальный фильтр физически нереализуем.

В фильтре Баттерворта нормированная АЧХ имеет вид

$$|G(\bar{\omega})| = \frac{1}{\sqrt{\bar{\omega}^{2n} + 1}}, \quad (3.11)$$

где $\bar{\omega} = \omega/\omega_c$ — относительная (безразмерная) частота; ω_c — частота среза; n — порядок фильтра.

Все производные функции (3.11) по частоте от первой до $(2n-1)$ -й включительно в точке $\omega=0$ равны нулю. Поэтому фильтр Баттерворта называют фильтром с максимально плоской АЧХ.

В фильтре Чебышева аппроксимирующая функция выбирается так, чтобы в полосе пропускания фильтра получить отклонение его характеристики от идеальной, не превышающее некоторой заданной величины. За пределами же полосы пропускания фильтр должен иметь возможно меньший коэффициент передачи. При таких исходных условиях наилучшей оказывается аппроксимация вида

$$|G(\bar{\omega})|^2 = \frac{1}{1 + \varepsilon^2 T_n^2(\bar{\omega})}, \quad (3.12)$$

где ε — некоторый постоянный коэффициент, определяющий неравномерность АЧХ фильтра в полосе пропускания, а T_n — полином Чебышева первого рода n -го порядка.

В полосе пропускания квадрат АЧХ $|G(\bar{\omega})|^2$ фильтра Чебышева келеблется между уровнями, равными 1 и $1/(1+\varepsilon^2)$, причем число таких колебаний («волн» на графике АЧХ) тем больше, чем выше порядок фильтра. Поскольку амплитуда всех этих колебаний одинакова, то фильтр Чебышева называют также фильтром равномерных пульсаций.

В инверсном фильтре Чебышева АЧХ монотонно изменяется в полосе пропускания и пульсирует в полосе заграждения. Эта АЧХ описывается соотношением

$$|G(\bar{\omega})|^2 = \frac{\varepsilon^2 T_n^2(1/\bar{\omega})}{1 + \varepsilon^2 T_n^2(1/\bar{\omega})}. \quad (3.13)$$

В полосе заграждения такого фильтра квадрат АЧХ $|G(\bar{\omega})|^2$ пульсирует между значениями 0 и $\varepsilon^2/(1+\varepsilon^2)$.

У эллиптического фильтра АЧХ характеризуется равномерными пульсациями как в полосе пропускания, так и в полосе заграждения.

В фильтре Бесселя наилучшая аппроксимация ищется не для амплитудно-частотной, а для фазо-частотной характеристики фильтра. Для того чтобы фильтр не искажал сигнала, спектр которого лежит в полосе пропускания, требуется, чтобы запаздывание выходного сигнала относительно входного было одинаковым для всех гармоник. Поскольку фазовый сдвиг измеряется в долях периода рассматриваемой гармоники, то постоянство времени запаздывания равносильно линейной частотной зависимости фазового сдвига выходного сигнала относительно входного сигнала фильтра. Фильтр Бесселя обеспечивает наилучшее приближение реальной фазо-частотной характеристики к идеальной линейной зависимости, соответствующей постоянному запаздыванию. Зависимость времени запаздывания от частоты для фильтра Бесселя имеет такой же характер, как АЧХ для фильтра Баттерворта.

На рис. 3.7 показаны примеры АЧХ фильтров 4-го порядка различных типов. Фильтр Чебышева и эллиптический фильтр в данном случае характеризуются пульсациями в полосе пропускания, размах которых равен

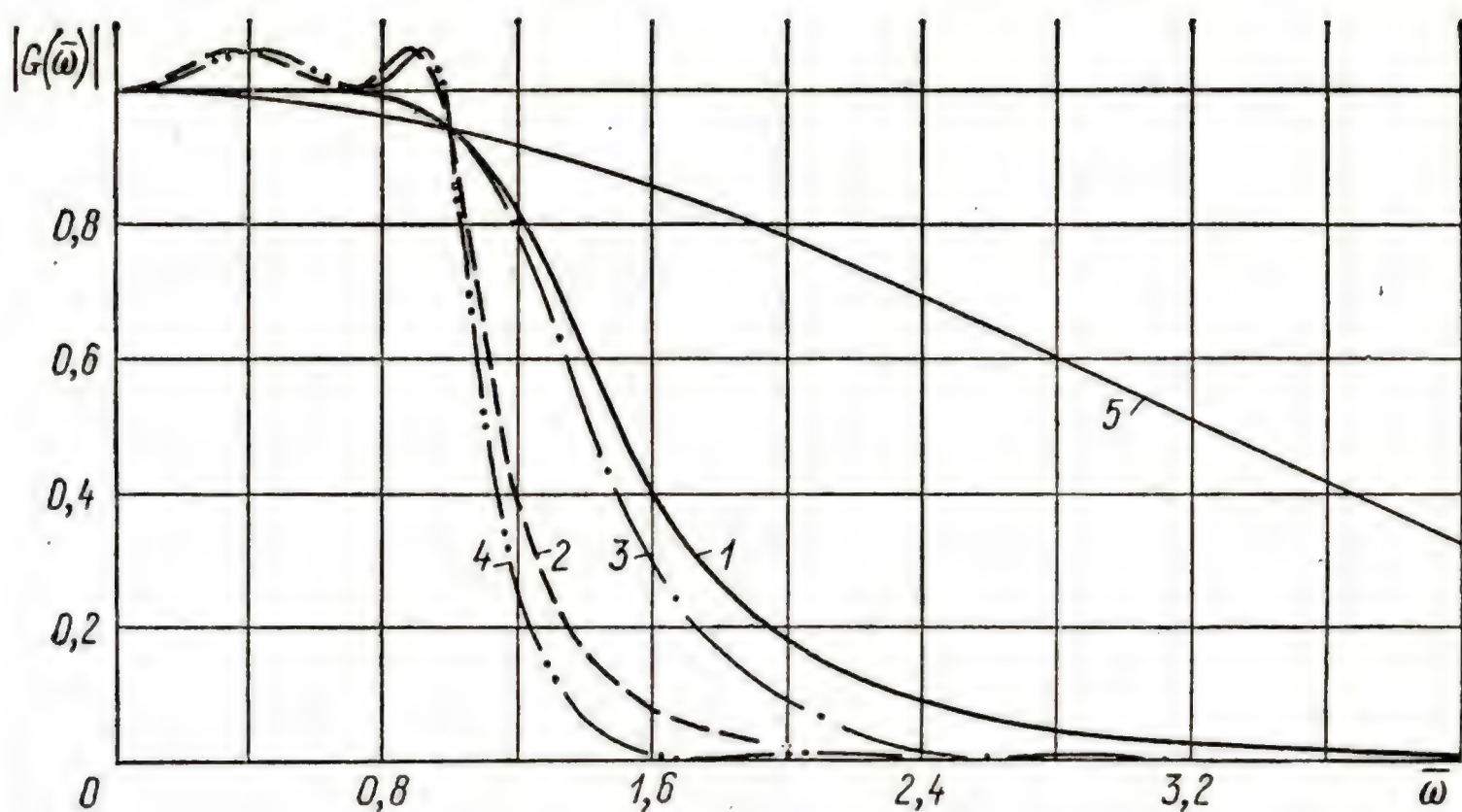


Рис. 3.7. Графики амплитудно-частотных характеристик активных фильтров нижних частот четвертого порядка

1 — фильтр Баттерворта; 2 — фильтр Чебышева; 3 — инверсный фильтр Чебышева; 4 — эллиптический фильтр; 5 — фильтр Бесселя

0,5 дБ, а инверсный фильтр Чебышева и эллиптический фильтр имеют в полосе заграждения пульсации, вершины которых лежат на уровне -40 дБ. Для всех фильтров выбрана одинаковая частота среза $\bar{\omega} = 1$ при спаде АЧХ, равном 0,5 дБ.

Из рис. 3.7 видно, что наибольшую скорость спада АЧХ в переходной области (между полосами пропускания и заграждения) имеет эллиптический фильтр. Далее следуют фильтры Чебышева, инверсный Чебышева и Баттерворта. Наихудшим в этом смысле является фильтр Бесселя. Однако при скачке входного сигнала выходное напряжение фильтра Бесселя устанавливается наиболее быстро, а у эллиптического фильтра и фильтра Чебышева — наиболее медленно.

Расчет и реализация активных фильтров. Передаточные функции фильтров могут быть разложены на сомножители 2-го и 1-го порядка. В случае четного n передаточные функции так называемых полиномиальных фильтров — Баттерворта, Чебышева и Бесселя — приобретают вид

$$G(p) = \prod_{i=1}^{n/2} \frac{c_i \omega_c^2}{p^2 + pb_i \omega_c + c_i \omega_c^2}. \quad (3.14)$$

Таблица 3.1

Порядок фильтра			2	4		6		
Номер звена			1	1	2	1	2	3
Фильтр Баттерворта	<i>b</i>		1,4142	0,7654	1,8478	0,5176	1,4142	1,9319
	<i>c</i>		1,0000	1,0000	1,0000	1,0000	1,0000	1,0000
Фильтр Чебышева, $q_1=0,5$ дБ	<i>b</i>		1,4256	0,3507	0,8467	0,1553	0,4243	0,5796
	<i>c</i>		1,5162	1,0635	0,3554	1,0230	0,5900	0,1570
Фильтр Чебышева, $q_1=1$ дБ	<i>b</i>		1,0977	0,2791	0,6737	0,1244	0,3308	0,4641
	<i>c</i>		1,1025	0,9865	0,2794	0,9907	0,5577	0,1247
Фильтр Чебышева, $q_1=2$ дБ	<i>b</i>		0,8038	0,2098	0,5064	0,0939	0,2567	0,3506
	<i>c</i>		0,8231	0,9287	0,2216	0,9660	0,5329	0,0999
Инверсный фильтр Чебышева, $q_2=-40$ дБ	<i>a</i>		100,99	4,7485	27,676	2,1487	4,0094	29,927
	<i>b</i>		1,4141	0,6892	2,0315	0,3791	1,3338	2,5582
	<i>c</i>		1,0099	1,0375	1,2667	1,0346	1,3323	1,8705
Эллиптический фильтр, $q_1=0,5$ дБ, $q_2=-40$ дБ	<i>a</i>		143,63	3,0091	14,910	1,3095	9,9655	1,8557
	<i>b</i>		1,4180	0,9071	0,2719	0,7701	0,3058	0,0650
	<i>c</i>		1,5214	0,4478	1,0614	0,3176	0,7965	1,0142
Эллиптический фильтр, $q_1=2$ дБ, $q_2=-40$ дБ	<i>a</i>		65,875	2,2207	10,214	1,5696	7,6393	1,1786
	<i>b</i>		0,7987	0,5545	0,1518	0,4905	0,1704	0,0317
	<i>c</i>		0,8293	0,2991	0,9548	0,2315	0,7759	0,9905
Фильтр Бесселя	<i>b</i>		3,0000	5,7924	4,2076	5,0319	8,4967	7,4714
	<i>c</i>		3,0000	9,1401	11,488	26,514	18,801	20,853

Для неполиномиальных фильтров, т. е. инверсного фильтра Чебышева и эллиптического фильтра, получаем

$$G(p) = \prod_{i=1}^{n/2} \frac{(p^2 + a_i \omega_c^2) c_i / a_i}{p^2 + p b_i \omega_c + c_i \omega_c^2}. \quad (3.15)$$

Введение в формулы (3.14) и (3.15) частоты среза ω_c дает возможность оперировать безразмерными коэффициентами a_i, b_i, c_i .

В табл. 3.1 даны эти коэффициенты для некоторых фильтров 2-го, 4-го и 6-го порядка. Эти данные заимствованы из справочника [13], где они приведены с бóльшим числом значащих цифр и для существенно большего числа разновидностей фильтров. В табл. 3.1 приняты обозначения: q_1 — уровень минимумов пульсаций АЧХ в по-

лосе пропускания (уровень максимумов принят за 0 дБ); q_2 — уровень максимумов пульсаций АЧХ в полосе заграждения (между этими максимумами АЧХ спадает до нуля, т. е., в децибелах, до $-\infty$). Значения $-0,5$; -1 и -2 дБ соответствуют отклонениям от 100 %, примерно равным $-5,6$; $-10,9$ и $20,6$ %. Уровень -40 дБ соответствует значению 1 %.

Коэффициенты a_i , b_i , c_i , приведенные в табл. 3.1, рассчитаны так, что на частоте среза ω_c АЧХ фильтров Баттерворта и инверсного фильтра Чебышева имеют спад около -3 дБ (точнее, уменьшаются до уровня $1/\sqrt{2}$). Для фильтров Чебышева и эллиптического АЧХ на частоте ω_c имеет спад, равный минимуму пульсаций в полосе пропускания. При использовании формул (3.14) и (3.15) и коэффициентов из табл. 3.1 АЧХ этих фильтров в полосе пропускания пульсирует между уровнями $1/(10^{q_1/20})$ и 1. Так, например, при $q_1 = -2$ дБ АЧХ пульсирует между уровнями $1/0,794 = 1,26$ и 1. Наконец, для фильтра Бесселя на частоте ω_c задержка сигнала равна примерно $1/\omega_c$.

Для воспроизведения передаточных функций типа (3.14) и (3.15) можно использовать соединенные последовательно звенья 2-го порядка. Чаше других для реализации активных фильтров применяют звенья, схемы которых показаны на рис. 3.8 и 3.9.

Звено по схеме рис. 3.8, а построено на основе неинвертирующего усилителя или, как его называют в теории активных фильтров, источника напряжения, управляемого напряжением (еще одно название — структура Саллен — Ки). Для этой цепи передаточная функция имеет вид

$$G(p) = \frac{1 + R_4/R_3}{1 + pC_2(R_1 + R_2) - pC_1 R_1 R_4/R_3 + p^2 C_1 C_2 R_1 R_2}. \quad (3.16)$$

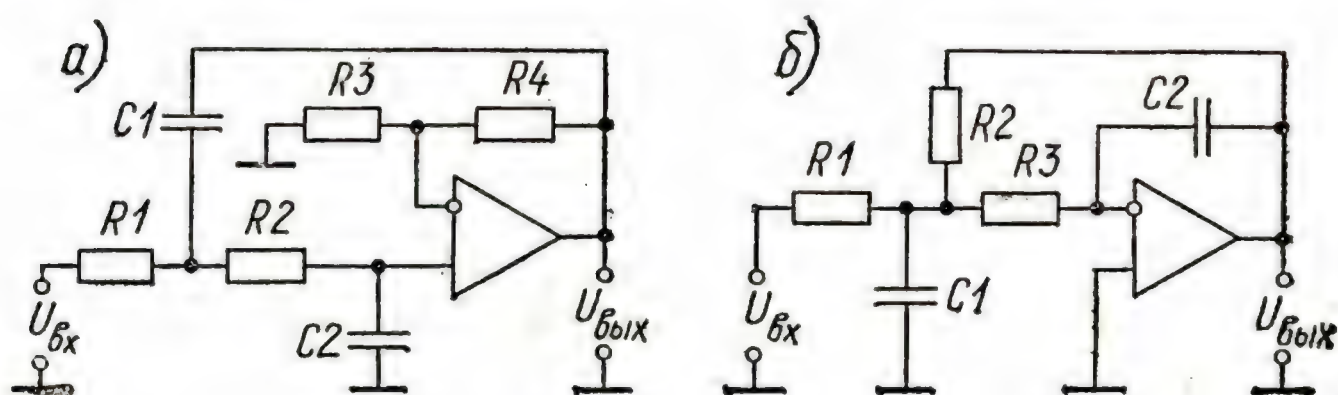


Рис. 3.8. Схемы активных звеньев второго порядка

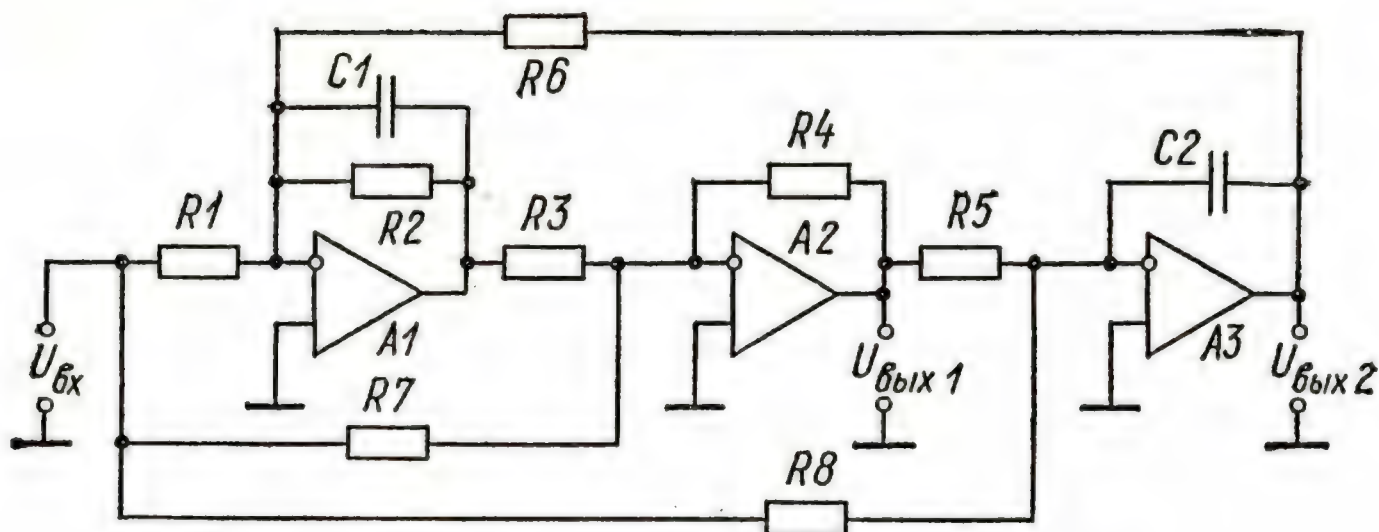


Рис. 3.9. Схема биквадратного активного звена

Звено по схеме рис. 3.8, б называют звеном с многопетлевой обратной связью или структурой Рауха. Для него

$$G(p) = - \frac{R_2/R_1}{1 + pC_2(R_2 + R_3 + R_2 R_3/R_1) + p^2 C_1 C_2 R_2 R_3}. \quad (3.17)$$

Сравнивая (3.16) и (3.17) с (3.14) и (3.15), видим, что звенья, показанные на рис. 3.8, пригодны для реализации только полиномиальных фильтров (Баттерворта, Чебышева и Бесселя). Более универсальным, хотя и более сложным, является биквадратное звено, схема которого показана на рис. 3.9. Для него можно найти

$$G_1(p) = \frac{U_{\text{ВЫХ1}}(p)}{U_{\text{ВХ}}(p)} =$$

$$= \frac{-\frac{R_5}{R_8} + pC_2 \frac{R_5 R_6}{R_2} \left(\frac{R_2}{R_1} - \frac{R_3}{R_7} \right) - p^2 C_1 C_2 \frac{R_3 R_5 R_6}{R_7}}{1 + pC_2 R_3 R_5 R_6 / (R_2 R_4) + p^2 C_1 C_2 R_3 R_5 R_6 / R_4}; \quad (3.18)$$

$$G_2(p) = \frac{U_{\text{ВЫХ2}}(p)}{U_{\text{ВХ}}(p)} =$$

$$= \frac{-\frac{R_6}{R_1} + \frac{R_3}{R_2} \left(\frac{R_6}{R_7} - \frac{R_5 R_6}{R_4 R_8} \right) (1 + pC_1 R_2)}{1 + pC_2 R_3 R_5 R_6 / (R_2 R_4) + p^2 C_1 C_2 R_3 R_5 R_6 / R_4}. \quad (3.19)$$

Если принять $R_1 R_3 = R_2 R_7$, то в соответствии с (3.18) $U_{\text{ВЫХ1}}$ можно использовать как выходное напряжение звена эллиптического фильтра или инверсного фильтра Чебышева. Если же $R_7 = \infty$ и $R_8 = \infty$, то, как следует из (3.19), выходное напряжение $U_{\text{ВЫХ2}}$ соответствует звену 2-го порядка фильтров Баттерворта, Чебышева и Бесселя. Биквадратное звено (рис. 3.9) менее чувствительно,

чем звенья по схеме рис. 3.8, к неточности элементов и проще в настройке.

Сопоставляя формулы (3.16) — (3.19) с (3.14) или (3.15), нетрудно вывести формулы для расчета сопротивлений и емкостей выбранных звеньев 2-го порядка.

В [13] рекомендуется следующий порядок расчета ФНЧ. Исходно задаются частота среза фильтра $f_c = \omega_c / (2\pi)$ и коэффициент усиления звена в полосе пропускания A . Расчет во всех случаях начинают с выбора емкости C_1 . Для того чтобы получать приемлемые сопротивления резисторов, рекомендуется выбирать C_1 примерно равной $10/f_c$ (мкФ), где f_c — частота среза в герцах.

При использовании схемы рис. 3.8, а вначале определяют C_2 , R_1 и R_2 (значения a , b , c берутся из табл. 3.1):

$$C_2 \leq [A - 1 + b^2/(4c)] C_1;$$

$$R_1 = \frac{1/(\pi f_c C_1)}{b + \sqrt{b^2 + 4c(A - 1) - 4cC_2/C_1}};$$

$$R_2 = 1/[cC_1 C_2 R_1 (2\pi f_c)^2].$$

Наконец, исходя из заданного коэффициента усиления A находят сопротивления R_3 и R_4 . Если $A=1$, то $R_3=\infty$, $R_4=0$. Если $A>1$, то, исходя из равенства сопротивлений для входных токов И- и Н-входов ОУ, нетрудно получить соотношения

$$R_3 = A(R_1 + R_2)/(A - 1); \quad R_4 = A(R_1 + R_2).$$

Для схемы рис. 3.8, б расчет также начинают с выбора емкости $C_1 \approx 10/f_c$ (мкФ), где f_c — частота среза, Гц. Далее используют формулы:

$$C_2 \leq b^2 C_1 / [4c(|A| + 1)];$$

$$R_2 = \frac{(|A| + 1)/(\pi f_c C_1)}{b + \sqrt{b^2 - 4c(|A| + 1)C_2/C_1}};$$

$$R_1 = R_2/|A|; \quad R_3 = 1/[cC_1 C_2 (2\pi f_c)^2 R_2].$$

Для биквадратного звена полиномиального фильтра (рис. 3.9) выходным является напряжение $U_{вых2}$; при этом $R_7=\infty$; $R_8=\infty$, целесообразное значение C_1 находят также, как и в предыдущих случаях, а затем определяют остальные элементы:

$$C_2 = C_1; \quad R_4 = 1/(2\pi f_c C_1); \quad R_3 = R_5 = R_4;$$

$$R_1 = R_4/(Ac); \quad R_2 = R_4/b; \quad R_6 = R_4/c.$$

Биквадратное звено неполиномиальных фильтров (рис. 3.9, $U_{вых} = U_{вых1}$) рассчитывают, пользуясь соотношениями:

$$R_1 = a/(Abc2\pi f_c C_1); \quad R_2 = 1/(b2\pi f_c C_1); \quad R_4 = R_3;$$

$$R_5 = C_1 R_6/C_2; \quad R_6 = 1/(2\pi f_c C_1 \sqrt{c}); \quad R_7 = aR_3/(Ac);$$

$$R_8 = 1/[A \cdot 2\pi f_c C_2 \sqrt{c}].$$

При этом целесообразное значение емкости C_1 выбирают так же, как и раньше ($C_1 \approx 10/f_c$, где C_1 в микрофарадах, а f_c в герцах),

а C_2 и R_3 выбирают так, чтобы уменьшить разброс получаемых в результате расчета сопротивлений. Для большинства случаев можно принимать $C_2 = C_1$ и $R_3 = 1/(2\pi f_c C_1)$.

Передаточные функции фильтров верхних частот можно получить, если в (3.14) и (3.15) вместо p подставить ω_c^2/p . При этом для неполиномиальных фильтров характер передаточной функции сохраняется, изменяются только ее коэффициенты. Это значит, что неполиномиальные фильтры верхних частот реализуются с помощью точно таких же схем, как и фильтры нижних частот, но при других сопротивлениях и емкостях. Для полиномиальных фильтров передаточные функции для ФНЧ и ФВЧ различаются по своему характеру. Во всех случаях коэффициенты передаточных функций ФВЧ могут быть рассчитаны, исходя из данных, приведенных в табл. 3.1, и заданной частоты среза $f_c = \omega_c/(2\pi)$.

Звенья второго порядка, пригодные для реализации полиномиальных фильтров верхних частот, легко получить, исходя из соответствующих звеньев фильтров нижних частот. При этом в схеме рис. 3.8, а резисторы R_1 , R_2 заменяются на конденсаторы, а конденсаторы C_1 , C_2 — на резисторы. В схеме рис. 3.8, б аналогично резисторы R_1 , R_2 , R_3 заменяются конденсаторами, а конденсаторы C_1 , C_2 — резисторами.

В схеме рис. 3.9 в качестве выходного напряжения звена полиномиального ФВЧ следует использовать напряжение $U_{\text{вых1}}$, при этом нужно принять $R_8 = \infty$ и выполнить условие $R_1 R_3 = R_2 R_7$.

Формулы для расчета фильтров верхних частот мы здесь не приводим. Читатель может вывести их сам или воспользоваться одним из справочных пособий (например, [13]). Что касается полосно-пропускающих и полосно-заграждающих фильтров, то их можно построить, комбинируя соответствующим образом фильтры нижних и верхних частот.

3.4. ГЕНЕРАТОРЫ СИНУСОИДАЛЬНЫХ КОЛЕБАНИЙ

На основе ОУ могут быть построены самые разные виды генераторов гармонических колебаний. Если требуется получить синусоидальное переменное напряжение низких или средних частот, то удобнее всего применить один из вариантов RC-генераторов.

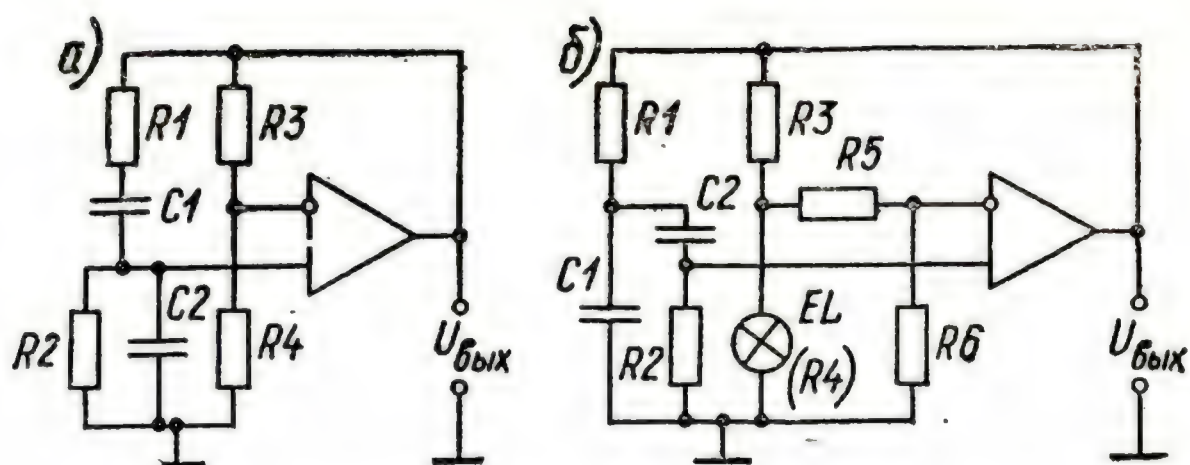


Рис. 3.10. Схемы гармонических RC-генераторов

Примеры RC-генераторов, выполненных на основе ОУ, показаны на рис. 3.10 и 3.11.

Схема рис. 3.10, а соответствует часто применяемому генератору с мостом Вина. При $R_3/R_4 > R_1/R_2 + C_2/C_1$ в устройстве возникают автоколебания, частота которых определяется формулой $\omega_0^2 = 1/(R_1 R_2 C_1 C_2)$. Обычно используют в частотно-зависимой ветви моста Вина равные сопротивления и равные емкости $R_1 = R_2 = R$, $C_1 = C_2 = C$, а частоту автоколебаний находят по соотношению $f_0 = 1/(2\pi RC)$, причем автоколебания возникают при условии, что коэффициент усиления усилителя, составленного из ОУ и резисторов R_3 и R_4 , больше трех. Иначе говоря, должно быть выполнено условие $R_3/R_4 > 2$.

Установившиеся автоколебания в замкнутой цепи возможны только при условии точного равенства единице коэффициента петлевого усиления на частоте f_0 . Но для возникновения автоколебаний нужно, чтобы вначале коэффициент петлевого усиления был больше единицы. После возникновения автоколебаний их амплитуда стабилизируется в конечном счете на таком уровне, при котором за счет нелинейного элемента в петле коэффициент усиления снижается до единицы. Если не предпринимать специальных мер, то упомянутая нелинейность проявляется в амплитудной характеристике ОУ; в этом случае форма автоколебаний может заметно отличаться от синусоиды.

Для получения гармонических колебаний с малыми искажениями используют инерционно-нелинейную цепь отрицательной обратной связи ОУ. Нужный характер нелинейности обеспечивается тогда, когда с ростом амплитуды сигнала уменьшается сопротивление R_3 или увеличивается сопротивление R_4 (рис. 3.10, а). Поэто-

му вместо R_3 можно включить миниатюрный полупроводниковый терморезистор или вместо R_4 — металлический терморезистор (например, миниатюрную лампочку накаливания). Малые размеры терморезистора в данном случае нужны для того, чтобы обеспечить его разогрев относительно маломощным сигналом.

Поскольку при использовании моста Вина с $R_1 = R_2$ и $C_1 = C_2$ на резисторе R_3 (рис. 3.10, а) падает в два раза большее напряжение, чем на резисторе R_4 , то схема рис. 3.10, а удобна для использования вместо R_3 полупроводникового терморезистора. В этом случае значительная часть выходной мощности ОУ будет затрачиваться на разогрев терморезистора. Для того чтобы при использовании лампочки накаливания также обеспечить рассеяние на ней большей части выходной мощности ОУ, можно сделать цепь отрицательной обратной связи двухступенчатой. Именно так построена цепь ООС в схеме на рис. 3.10, б. Здесь лампочка EL , выполняющая роль резистора R_4 , входит в первую ступень делителя ООС (R_3, R_4), а вторая ступень составлена из резисторов R_5, R_6 . Если принять $R_5 = R_6 \gg R_4$, то коэффициент передачи цепи ООС

$$\beta_0 \approx \frac{R_4}{R_3 + R_4} \frac{R_6}{R_5 + R_6} = \frac{1}{3}$$

будет обеспечиваться при $R_4 = 2R_3$.

Наряду с Г-образной частотно-зависимой RC -цепью, характерной для моста Вина, в RC -генераторах могут использоваться примерно такие же по основным характеристикам двойные Г-образные RC -цепи. Именно такая цепь и использована в генераторе по схеме рис. 3.10, б. Другая разновидность двойной Г-образной цепи может быть получена, если в схеме рис. 3.10, б взаимно поменять местами резисторы и конденсаторы R_1, R_2 и C_1, C_2 .

При построении генераторов с частотно-зависимыми цепями, обеспечивающими на частоте автоколебаний фазовый сдвиг, равный π , удобно использовать потенциально-токовые разновидности избирательных цепей [30]. Такие цепи предназначены для работы совместно с усилителями, имеющими малое входное и малое выходное сопротивления.

Пример RC -генератора с лестничной потенциально-токовой RC -цепью показан на рис. 3.11, а. Частотно-зависимая цепь здесь содержит элементы $C_1, C_2, C_3, R_1,$

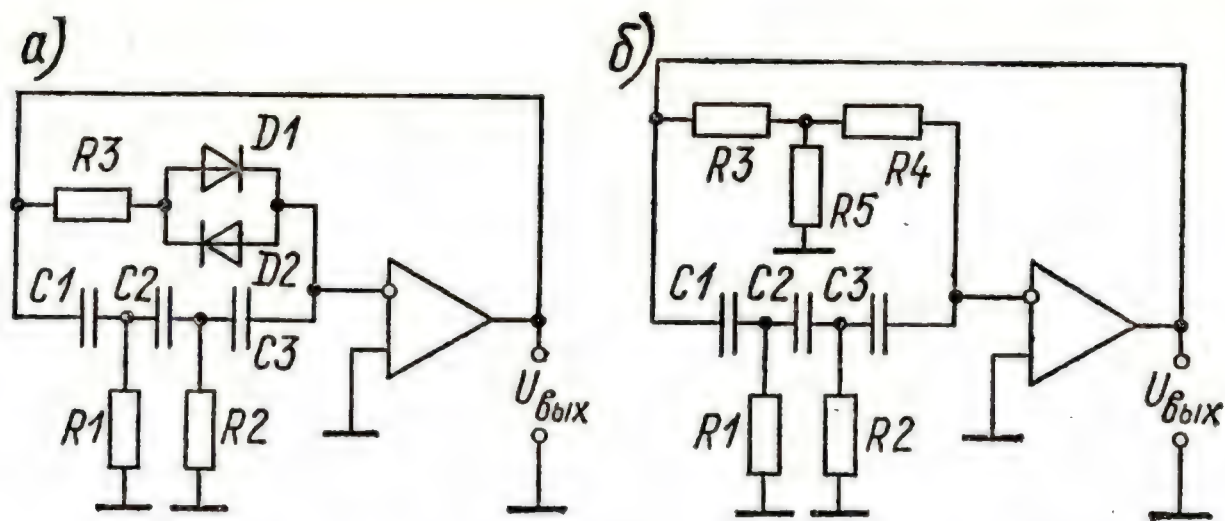


Рис. 3.11. Схемы RC-генераторов с потенциально-токовыми избирательными цепями

R_2 , а ОУ и резистор R_3 образуют усилитель с токовым входом, в котором отношение выходного напряжения ко входному току равно R_3 (если не учитывать диоды $D1$, $D2$). Частота автоколебаний этого генератора определится формулой

$$\omega_0 = 1/\sqrt{R_1 R_2 (C_1 C_2 + C_1 C_3 + C_2 C_3)}.$$

Для возникновения автоколебаний необходимо выполнение условия

$$R_3 > R_1 (C_1 + C_2)/C_3 + R_2 (C_2 + C_3)/C_3,$$

где $C_3 = C_1 C_2 C_3 / (C_1 C_2 + C_1 C_3 + C_2 C_3)$.

При условии $C_1 = C_2 = C_3$ и $R_1 = R_2 = R_3$ частота автоколебаний генератора рис. 3.11, а равна $f_0 = 1/(2\sqrt{3}\pi RC)$, а для возникновения автоколебаний необходимо, чтобы выполнялось условие $R_3 > 12R$. Диоды $D1$, $D2$, включенные в этом генераторе последовательно с резистором R_3 , обеспечивают нелинейность петлевого усиления и служат таким образом для стабилизации амплитуды колебаний. Если, например, $R = 15$ кОм и, следовательно, при отсутствии диодов необходимо, чтобы было $R_3 > 12 \cdot 15 = 180$ кОм, то при наличии диодов можно установить $R_3 = 150$ кОм. При малой амплитуде сигнала диоды практически закрыты и петлевое усиление в генераторе существенно больше единицы. Это обеспечивает быстрое возбуждение автоколебаний. Затем амплитуда колебаний стабилизируется на таком уровне, при котором сопротивление диодов совместно с сопротивлением R_3 обусловит единичное петлевое усиление для основной гармоники сигнала.

При введении инерционно-нелинейной ООС в гене-

ратор с лестничной RC -цепью удобно использовать Т-образный трехполюсник в цепи ООС (рис. 3.11, б). Включение такого трехполюсника, составленного из резисторов R_3 , R_4 , R_5 , между выходом и входом ОУ эквивалентно включению одного сопротивления, равного $R_3 + R_4 + R_3 R_4 / R_5$. Это дает возможность так выбрать сопротивления резисторов, чтобы обеспечить выделение большей части мощности на терморезисторе (полупроводниковый терморезистор включается вместо R_3 или металлический — вместо R_5).

Если требуется обеспечить высокую стабильность амплитуды автоколебаний в RC -генераторе, то цепь регулировки глубины отрицательной обратной связи выполняют на основе сравнения амплитуды генерируемого напряжения с опорным постоянным напряжением. Обычно вначале выпрямляют переменное напряжение с выхода генератора, затем из него вычитают опорное напряжение, а разность усиливают и используют для управления одним из сопротивлений, входящих в ветвь ООС генератора. В качестве управляемых сопротивлений при этом могут применяться полевые транзисторы, фоторезисторы, терморезисторы и т. д. Пример подобного RC -генератора описан в [22].

В заключение отметим, что здесь кратко описаны только основные разновидности RC -генераторов. В принципе можно составлять различные автоколебательные активные RC -цепи, обладающие нужными свойствами. Меняя местами, например, в мосте Вина (рис. 3.10, а) плечи R_4 и R_1 , C_1 , можно получить генератор, в котором оба конденсатора имеют по одному заземленному зажиму. Это удобно при перестройке частоты с помощью сдвоенного переменного конденсатора.

3.5. РЕЛАКСАЦИОННЫЕ ГЕНЕРАТОРЫ НА ОСНОВЕ ОУ

Мультивибраторы. Схемы мультивибраторов на основе ОУ могут быть различными. Наиболее простые из них обычно строят, охватывая ОУ цепями ПОС и ООС, причем ПОС по своему действию во времени должна быть опережающей по отношению к ООС. Тогда цепь ПОС обеспечивает лавинообразный переход мультивибратора из одного состояния в другое, а цепь ООС (совместно с цепью ПОС) ограничивает время пребывания устройства в каждом из состояний.

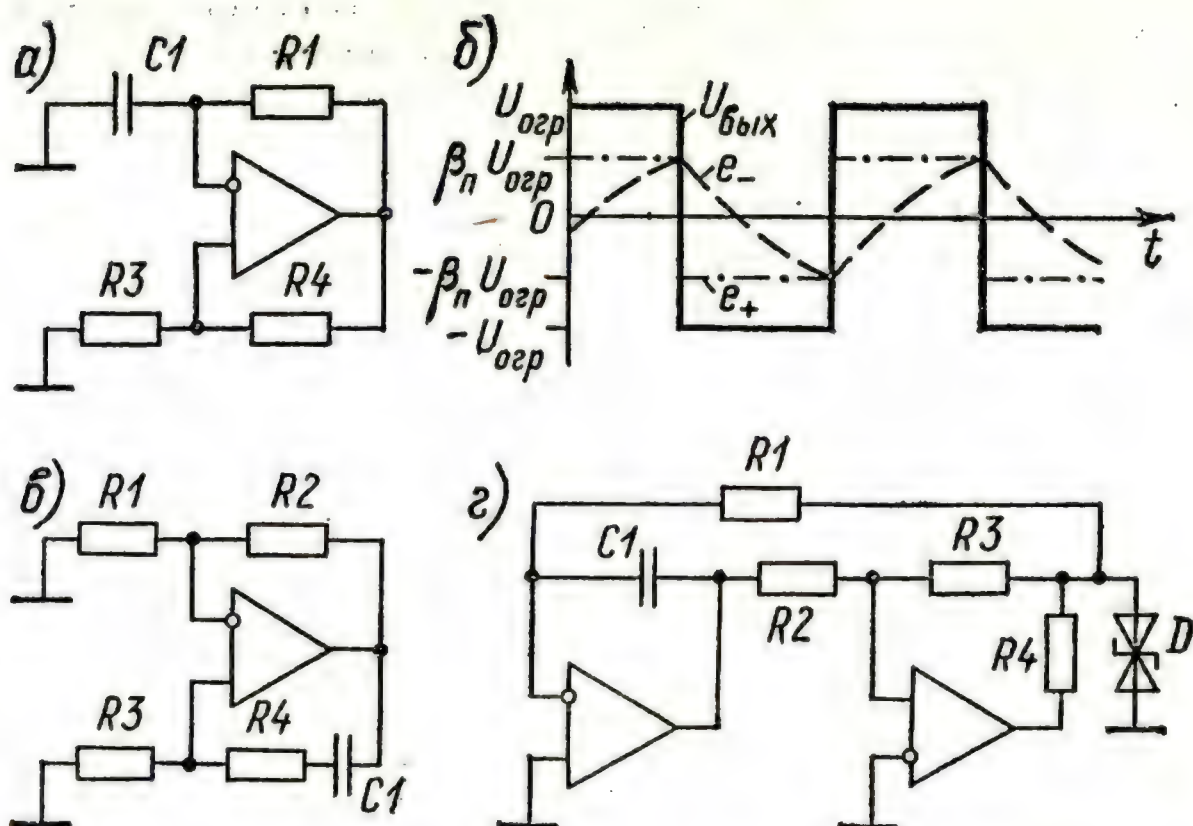


Рис. 3.12. Схемы релаксационных генераторов на основе ОУ (а, в, г) и временная диаграмма (б) для схемы а

На рис. 3.12, а и в показаны схемы простейших мультивибраторов на основе ОУ. В мультивибраторе рис. 3.12, а цепь ПОС выполнена на основе резистивного делителя R_3 , R_4 , а цепь ООС содержит пассивный интегратор R_1 , C_1 . Если уровни ограничения выходного напряжения ОУ одинаковы по модулю и равны $+U_{огр}$ и $-U_{огр}$, а $\beta_n = R_3/(R_3 + R_4)$ — коэффициент ПОС, то можно определить полупериод колебаний $T/2$ как время перезаряда конденсатора C_1 под воздействием напряжения $U_{огр}$ через резистор R_1 от уровня $-\beta_n U_{огр}$ до уровня $+\beta_n U_{огр}$:

$$-\beta_n U_{огр} e^{-T/(2\tau)} + U_{огр} (1 - e^{-T/(2\tau)}) = \beta_n U_{огр},$$

где $\tau = R_1 C_1$. Отсюда получаем

$$T = 2\tau \ln \frac{1 + \beta_n}{1 - \beta_n} = 2C_1 R_1 \ln \left(1 + 2 \frac{R_3}{R_4} \right).$$

Временные диаграммы напряжений на инвертирующем (e_-), неинвертирующем (e_+) входах и выходе ($U_{вых}$) ОУ для данного мультивибратора показаны на рис. 3.12. б.

В мультивибраторе по схеме рис. 3.12, в цепь ПОС выполнена дифференцирующей (C_1 , R_4 , R_3), а цепь ООС образована резистивным делителем R_2 , R_1 . Обозначим $\beta_n = R_3/(R_3 + R_4)$, $\beta_0 = R_1/(R_1 + R_2)$. После перехода вы-

ходного напряжения мультивибратора, например, с уровня $-U_{огр}$ на уровень $+U_{огр}$ возникающий на Н-входе скачок напряжения $2\beta_n U_{огр}$ затем уменьшается по экспоненте. Полупериод колебаний $T/2$ определяется временем, в течение которого напряжение на Н-входе уменьшается до напряжения на И-входе:

$$(-\beta_0 U_{огр} + 2\beta_n U_{огр}) e^{-T/(2\tau)} = \beta_0 U_{огр},$$

где $\tau = C(R_3 + R_4)$. Исходя из этого равенства, находим период колебаний

$$T = 2\tau \ln \left(2 \frac{\beta_n}{\beta_0} - 1 \right) = 2C(R_3 + R_4) \ln \left[1 + 2 \frac{R_2 R_3 - R_1 R_4}{R_1(R_3 + R_4)} \right].$$

Мультивибратор по схеме рис. 3.12, в работоспособен лишь при $\beta_n > \beta_0$, иначе говоря, при $R_3/R_4 > R_1/R_2$.

Мультивибратор, подобный показанным на рис. 3.12, а и в, может быть построен и при сочетании дифференцирующей цепи в ПОС с интегрирующей цепью в ООС.

Находят применение также более сложные релаксационные генераторы на основе ОУ. Для получения треугольного выходного напряжения можно, например, образовать замкнутый контур из интегратора и формирователя типа триггера Шмитта (рис. 3.12, г). На выходе интегратора здесь формируется напряжение треугольной формы с периодом $T = 4C_1 R_1 R_2 / R_3$ и с амплитудой, равной $U_{ст} R_2 / R_3$, где $U_{ст}$ — напряжение стабилизации двустороннего стабилитрона D . На стабилитроне получаем напряжение прямоугольной формы с амплитудой $U_{ст}$.

Одновибраторы, называемые также заторможенными мультивибраторами, нетрудно построить, дополняя соответствующими цепями любой из рассмотренных выше мультивибраторов.

На рис. 3.13, а и б показаны схемы одновибраторов, построенных на основе мультивибраторов рис. 3.12, а и в. В первом случае (рис. 3.13, а) мультивибратор заторможен в состоянии отрицательного выходного напряжения $(-U_{огр})$ за счет диода $D1$. Это состояние устойчиво, если $U_D < U_{огр} R_2 / (R_2 + R_3)$, где U_D — напряжение на открытом диоде. Во втором случае (рис. 3.13, б) автоколебания в мультивибраторе прекращены за счет подачи на И-вход ОУ через резистор $R5$ дополнительного напряжения E . Здесь требуется, чтобы выполнялось неравенство $E/R_5 > U_{огр}/R_2$. В частности, если E — это напряжение питания ОУ, то удобно взять $R_2 = R_5$.

Импульсом запуска $U_{вх}$ одновибратор переводится в квазистойчивое состояние — состояние положительного выходного напряжения $+U_{огр}$. В одновибраторе рис. 3.13, а запуск производится через дифференцирующую цепь $C2$, $R4$ и диод $D2$. В одновибраторе рис. 3.13, б этой цели служит дифференцирующая цепь $C2$, $R6$. В этом одновиб-

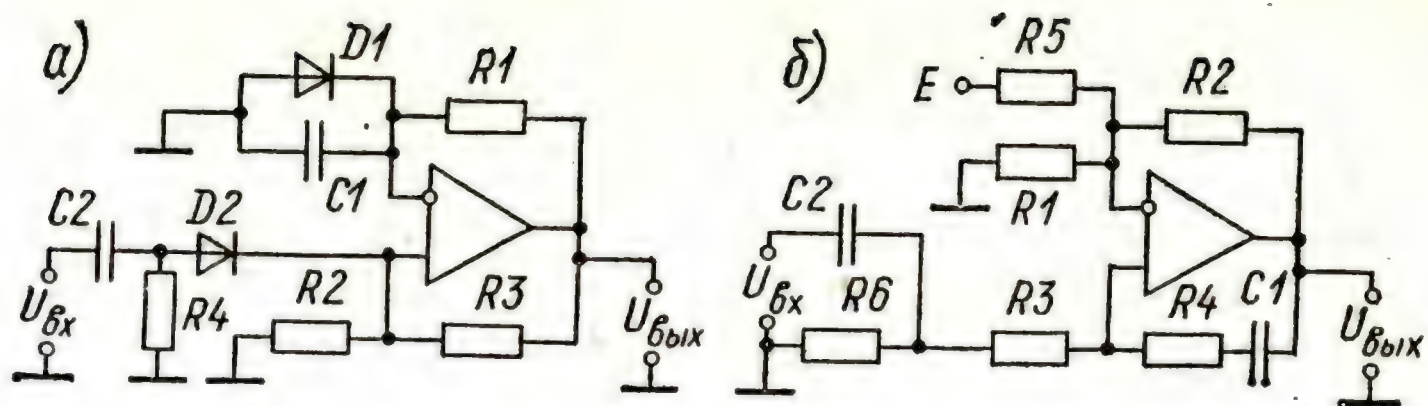


Рис. 3.13. Варианты схем одновибраторов на основе ОУ

раторе можно принять $R_1 \ll R_2$, R_5 ; $R_6 \ll R_3$; тогда условие квази-устойчивого состояния выполняется при $U_{огр} R_3 / R_4 > E R_1 / R_5 + + U_{огр} R_1 / R_2$.

По окончании перезаряда конденсатора $C1$ одновибратор снова возвращается в устойчивое состояние и находится в нем до прихода следующего запускающего импульса. Таким образом в ответ на каждый импульс запуска одновибратор в данном случае формирует одиночный положительный импульс, длительность которого зависит от постоянной времени перезаряда конденсатора $C1$.

Управляемые мультивибраторы — это мультивибраторы, в которых с помощью входного напряжения осуществляется управление автоколебаниями. На рис. 3.14 показаны две разновидности таких мультивибраторов.

В устройстве по схеме рис. 3.14, а с помощью входного напряжения включается или выключается режим генерации импульсов. Это устройство может использоваться как генерирующий компаратор. Если $U_{вх} < 0$, то операционный усилитель находится в состоянии отрицательного ограничения, диод D при этом закрыт. Когда же входное напряжение $U_{вх}$ положительно, выходное напряжение ОУ становится также положительным и диод открывается. Последнее означает включение цепи ООС, вследствие чего устройство начинает работать в режиме мультивибратора. Условием возникновения ав-

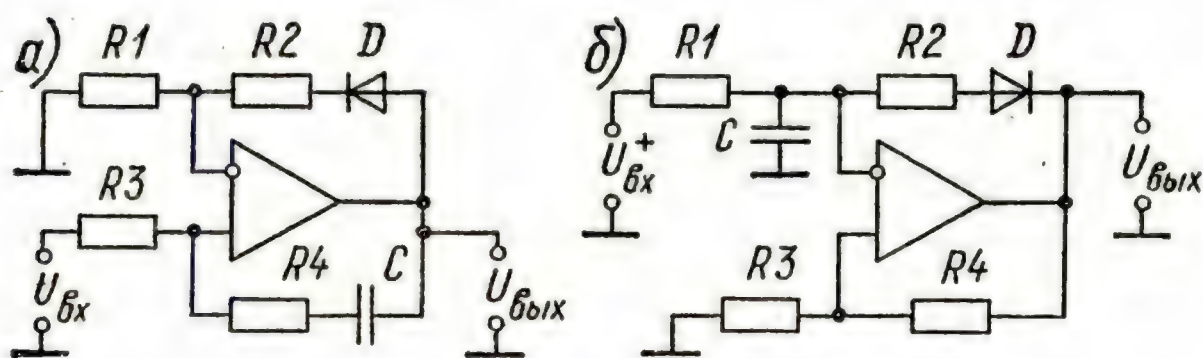


Рис. 3.14. Схемы управляемых мультивибраторов

токолебаний в данном случае является превышение глубины ПОС над глубиной ООС, что достигается при $R_3/R_4 > R_1/R_2$.

Если в рассмотренном устройстве (рис. 3.14, а) изменить направление включения диода D , то оно будет генерировать импульсы при отрицательном управляющем напряжении на входе.

Если в подобном генерирующем компараторе не включать диод в цепь ООС, то устройство приобретает свойства двухуровневого компаратора. В таком устройстве импульсы на выходе существуют, пока выходное напряжение $U_{\text{вых}} = U_{\text{вх}}(1 + R_2/R_1)$ находится в границах линейного участка амплитудной характеристики. В противном случае на выходе ОУ устанавливается напряжение, соответствующее положительному (при $U_{\text{вх}} > 0$) или отрицательному (при $U_{\text{вх}} < 0$) уровням ограничения.

В мультивибраторе по схеме рис. 3.14, б с помощью входного напряжения осуществляется управление частотой автоколебаний. Здесь заряд конденсатора C производится от входного сигнала $U_{\text{вх}}$; ОУ при этом находится в состоянии положительного ограничения, диод D закрыт. Когда под действием сигнала $U_{\text{вх}}$ напряжение на И-входе ОУ достигает уровня, задаваемого на Н-входе цепью ПОС (R_3, R_4), происходит лавинообразный переход ОУ в состояние отрицательного ограничения. Диод D открывается, и происходит разряд конденсатора C через резистор R_2 . Затем устройство лавинообразно возвращается в исходное состояние и т.д. Таким образом, длительность заряда C определяется сигналом $U_{\text{вх}}$. Длительность разряда C может быть сделана достаточно малой, вследствие чего частота колебаний будет в основном определяться сигналом $U_{\text{вх}}$. Для этого требуется, чтобы было $U_{\text{вх}}/R_1 \ll U_{\text{огр}}/R_2$. Автоколебания в рассматриваемом устройстве существуют при

$$U_{\text{вх}} > U_{\text{огр}} R_3/(R_3 + R_4) \text{ и } U_{\text{вх}} < U_{\text{огр}} R_1/R_2.$$

Мультивибратор по схеме рис. 3.14, б — это простейший преобразователь напряжения в частоту (ПНЧ). Более сложные ПНЧ с существенно более высокими эксплуатационными характеристиками рассмотрены ниже, в § 10.3.

ВЫПРЯМИТЕЛИ И ФУНКЦИОНАЛЬНЫЕ ПРЕОБРАЗОВАТЕЛИ

4.1. ВЫПРЯМИТЕЛИ СРЕДНЕГО ЗНАЧЕНИЯ

Выпрямители среднего значения дают на выходе напряжение, постоянная составляющая которого пропорциональна среднему значению выпрямленного входного напряжения. Работа подобных выпрямителей, как правило, основывается на том, что при одной полярности входное напряжение с некоторым масштабным коэффициентом подается на выход, а при другом — выходное напряжение поддерживается равным нулю (однополупериодный выпрямитель) или инвертированному входному напряжению (двухполупериодный выпрямитель). В последнем случае, если обеспечено равенство масштабных коэффициентов для прямого и инвертированного входных сигналов, то устройство может применяться также в качестве формирователя модуля входного сигнала: выходное напряжение оказывается пропорциональным абсолютному значению входного. Использование ОУ в точных выпрямителях преследует цель уменьшить погрешности преобразования, обусловленные неидеальными вольт-амперными характеристиками диодов.

На рис. 4.1 показаны схемы простых выпрямителей среднего значения напряжения. Выпрямитель по схеме рис. 4.1, а построен на основе инвертирующего усилителя, содержащего диоды в цепи обратной связи. При положительной полярности входного сигнала открыт диод $D1$ и обратная связь замыкается через резистор $R2$. При отрицательной полярности $U_{вх}$ ток обратной связи течет через диод $D2$ и резистор $R3$. Таким образом, при синусоидальном входном сигнале на зажимах $U_{вых1}$ будут присутствовать положительные полуволны напряжения, а на зажимах $U_{вых2}$ — отрицательные, соответствующие однополупериодному выпрямлению входного сигнала. Поскольку открытый диод входит в прямую цепь замкнутого контура, то падение напряжения на нем практически не сказывается на выходном напряжении. Поэтому при $U_{вх} > 0$ получаем $U_{вых} = 0$, $U_{вых2} =$

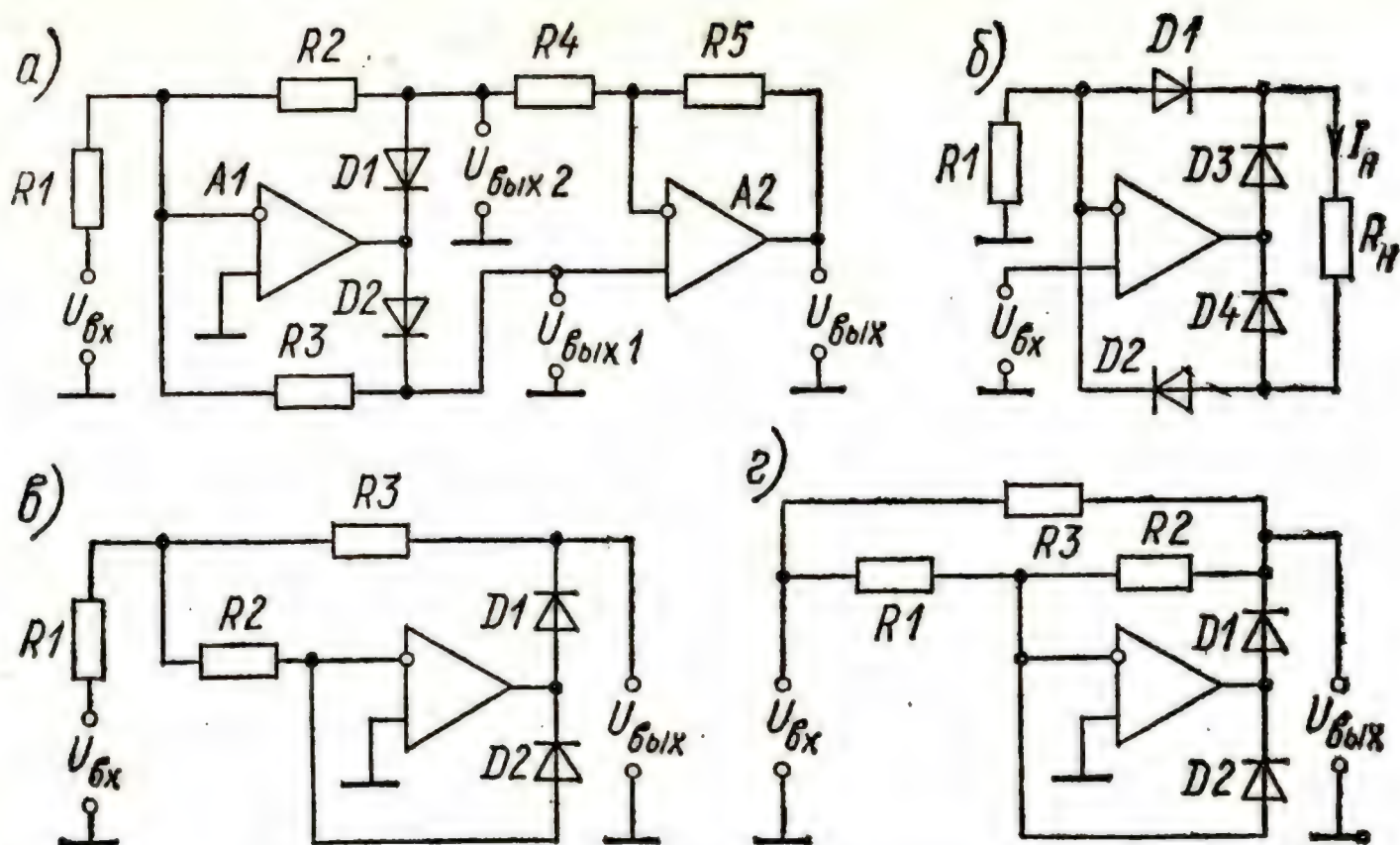


Рис. 4.1. Схемы активных выпрямителей среднего значения напряжения

$= -U_{вх} R_2 / R_1$, а при $U_{вх} < 0$ и $R_4 = \infty$ соответственно $U_{вых1} = U_{вх} R_3 / R_1$ и $U_{вых2} = 0$.

При присоединении нагрузки к выходам $U_{вых1}$ и $U_{вых2}$ нужно учитывать непостоянство выходного сопротивления выпрямителя. Когда открыт диод, присоединенный к данному выходному зажиму, то выходное сопротивление устройства близко к нулю. Когда же диод закрыт, то выходное сопротивление становится равным сопротивлению R_2 для $U_{вых2}$ или R_3 для $U_{вых1}$. Если к такому выходу присоединить усредняющий фильтр, имеющий заметную реактивную составляющую входного сопротивления, то непостоянство выходного сопротивления выпрямителя приведет к изменению среднего значения его выходного напряжения.

Дополнение выпрямителя операционным усилителем $A2$, как показано на рис. 4.1, а, дает возможность получить двухполупериодное выпрямление и постоянное, близкое к нулю, выходное сопротивление. Если открыт диод $D1$ ($U_{вх} > 0$), то справедливо равенство $U_{вых} = -U_{вых2} R_5 / R_4 = U_{вх} R_2 R_5 / (R_1 R_4)$. Если же открыт диод $D2$ ($U_{вх} < 0$), то $U_{вых} = -U_{вх} (R_3 / R_1) (R_2 + R_4 + R_5) : (R_2 + R_3 + R_4)$. Принимая $R_2 = R_3 = R_4 = R_5 = R$, получим

$$U_{вых} = |U_{вх}| R / R_1.$$

Выпрямитель, схема которого показана на рис. 4.1, б,

осуществляет двухполупериодное выпрямление, но его нагрузка не заземлена. В обратную связь ОУ здесь включен диодный мост $D1-D4$ и сопротивление нагрузки R_H . При любой полярности $U_{вх}$ ток I_H через нагрузку проходит в одном направлении и равен $I_H = |U_{вх}|/R_1$. Таким образом, ток I_H не зависит от сопротивления нагрузки R_H . Данный выпрямитель удобно применять при построении стрелочного вольтметра переменного напряжения. В этом случае в качестве нагрузки R_H используется магнитоэлектрический микроамперметр.

Схемы рис. 4.1, в и г иллюстрируют построение двухполупериодных выпрямителей с заземленной нагрузкой на одном ОУ. Для схемы рис. 4.1, в при $U_{вх} < 0$ справедливо $U_{вых} = -U_{вх}R_3/R_1$, выходное сопротивление $R_{вых} \approx \approx 0$. Если же $U_{вх} > 0$, то $U_{вых} = U_{вх}R_2/(R_1 + R_2)$, $R_{вых} = = R_3 + R_1R_2/(R_1 + R_2)$. Для схемы рис. 4.1, г при $U_{вх} < 0$ получим $U_{вых} = -U_{вх}R_2/R_1$, $R_{вых} \approx 0$, а при $U_{вх} > 0$ $U_{вых} = U_{вх}R_2/(R_2 + R_3)$, $R_{вых} = R_2R_3/(R_2 + R_3)$. Если принять для схемы рис. 4.1, в $R_1 = R_2 = 2R_3$, а для схемы рис. 4.1, г $2R_1 = R_2 = R_3$, то в обоих случаях получим $U_{вых} = = 0,5|U_{вх}|$. Однако следует иметь в виду, что выходное сопротивление этих выпрямителей изменяется в зависимости от полярности входного сигнала.

Двухполупериодные выпрямители, показанные на рис. 4.2, имеют при любом знаке входного сигнала близкое к нулю выходное сопротивление.

Достоинством выпрямителя по схеме рис. 4.2, а является то, что для его построения достаточно всего лишь

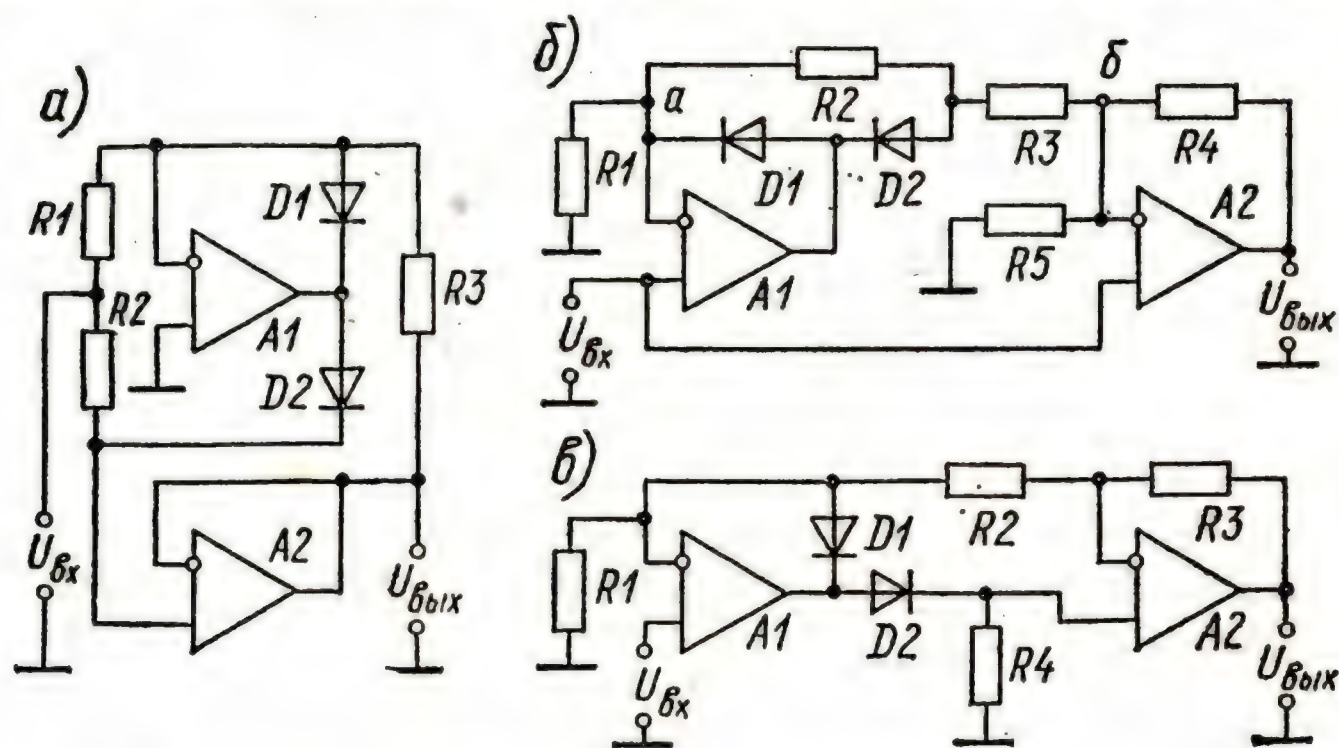


Рис. 4.2. Варианты схем двухполупериодных активных выпрямителей среднего значения

двух точных резисторов. Когда входное напряжение положительно, оно через резистор R_2 проходит на вход повторителя, выполненного на ОУ A_2 , и таким образом получаем $U_{\text{вых}} = U_{\text{вх}}$. Диод D_2 при этом закрыт, и напряжение с выхода ОУ A_1 никак не влияет на состояние ОУ A_2 . При отрицательном входном напряжении диод D_2 открывается и повторитель на ОУ A_2 оказывается подключенным к выходу ОУ A_1 . Обратная связь в этом случае замыкается через резистор R_3 , и выходное напряжение равно $-U_{\text{вх}}R_3/R_1$. Если $R_3 = R_1$, то в целом для рассматриваемого выпрямителя получим $U_{\text{вых}} = |U_{\text{вх}}|$.

В выпрямителе по схеме рис. 4.2, б входное напряжение повторяется на инвертирующих входах A_1 и A_2 . При положительном $U_{\text{вх}}$ диод D_2 закрыт и резисторы R_2 и R_3 , включенные между эквипотенциальными в этом режиме точками a и b , в работе не участвуют. В результате $U_{\text{вых}} = U_{\text{вх}}(1 + R_4/R_5)$. Отрицательное же входное напряжение непосредственно присутствует на Н-входе A_2 и, усиленное в $(1 + R_2/R_1)$ раз, через резистор R_3 подается на И-вход этого ОУ. Соответственно $U_{\text{вых}} = U_{\text{вх}}(1 + R_4/R_3 + R_4/R_5) - U_{\text{вх}}(1 + R_2/R_1)R_4/R_3$.

Если принять $R_2R_4/(R_1R_3) = 2(1 + R_4/R_5)$, то $U_{\text{вых}} = |U_{\text{вх}}|(1 + R_4/R_5)$. В частности, при $R_5 = \infty$, $R_1 = R_2 = R_3 = R_4/2$ получим $U_{\text{вых}} = |U_{\text{вх}}|$.

В выпрямителе по схеме рис. 4.2, в при $U_{\text{вх}} > 0$ сигнал проходит на выход через усилитель A_1 , диод D_2 , усилитель A_2 , а обратная связь замыкается через резисторы R_3 и R_2 . При этом очевидно, что $U_{\text{вых}} = U_{\text{вх}}(R_1 + R_2 + R_3)/R_1$. Если же $U_{\text{вх}} < 0$, то открывается диод D_1 , диод D_2 закрыт и выходное напряжение формируется в результате усиления инвертирующим усилителем на основе A_2 напряжения, поступающего с выхода повторителя на основе A_1 . В результате $U_{\text{вых}} = -U_{\text{вх}}R_3/R_2$. Постоянство модуля коэффициента передачи будет достигаться при $1 + R_2/R_1 + R_3/R_1 = R_3/R_2$. В частности, если $R_1 = \infty$ и $R_3 = R_2$, то $U_{\text{вых}} = |U_{\text{вх}}|$.

В заключение заметим, что полное и систематизированное описание различных схем точных выпрямителей приведено в [9].

4.2. АМПЛИТУДНЫЕ ВЫПРЯМИТЕЛИ

Амплитудные выпрямители предназначены для формирования постоянного выходного напряжения, пропорционального амплитуде входного переменного или импульсного напряжения.

Во многих случаях амплитудный выпрямитель можно построить путем включения конденсатора в качестве нагрузки выпрямителя среднего значения. Так, например, если параллельно зажимам $U_{\text{вых1}}$ выпрямителя по схеме рис. 4.1, а включить конденсатор и выбрать емкость этого конденсатора такой, чтобы постоянная времени его разряда была много больше периода входного сигнала, то на этом выходе мы получим отрицательное постоянное напряжение, пропорциональное положительной амплитуде входного сигнала.

Рис. 4.3, а показывает схему простейшего активного амплитудного выпрямителя. При $U_{\text{вх}} > 0$ конденсатор C заряжается до амплитуды входного сигнала выходным током ОУ, проходящим через открытый диод. При этом неравное нулю падение напряжения на открытом диоде не будет приводить к погрешности, так как диод включен в прямую цепь замкнутого контура. Когда напряжение $U_{\text{вх}}$ примет значение, меньшее, чем амплитудное, то за счет того, что на Н-входе ОУ напряжение станет меньше, чем на И-входе, напряжение на выходе ОУ станет отрицательным и диод закроется. В дальнейшем диод будет закрыт до тех пор, пока входное напряжение не превысит напряжения, запомненного на конденсаторе C .

Резисторы $R1$ и $R2$ в данном выпрямителе не обязательны. Резистор $R1$ ограничивает ток разряда конденсатора C через входную цепь ОУ при выключении напряжения питания. Резистор $R2$ ограничивает выходной ток ОУ при заряде конденсатора и способствует повышению устойчивости цепи.

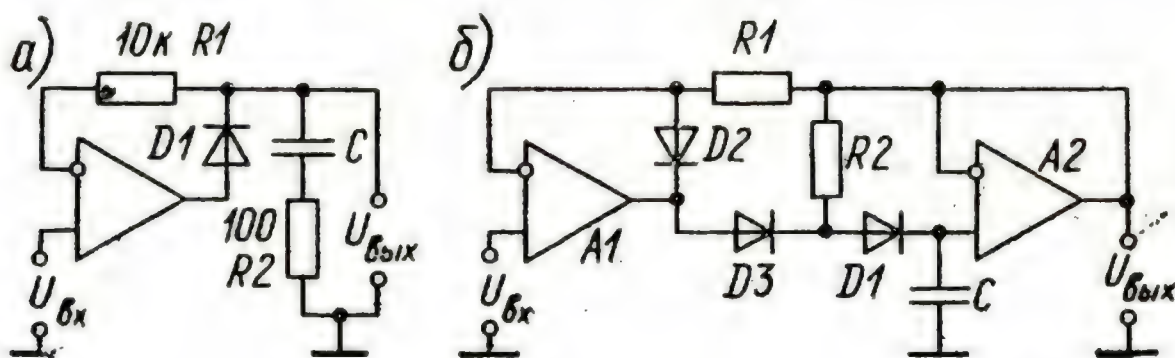


Рис. 4.3. Схемы амплитудных выпрямителей

Последующие устройства, присоединенные к выходным зажимам амплитудного выпрямителя по схеме рис. 4.3, а, должны иметь достаточно большое входное сопротивление, чтобы конденсатор C не успевал заметно разряжаться на протяжении периода входного сигнала. Если обозначить символом R_n сопротивление нагрузки выпрямителя, то коэффициент пульсаций на выходе выпрямителя, вызванных упомянутым разрядом, будет приближенно равен $1/(2\pi fCR_n)$, где f — частота входного сигнала.

Амплитудный выпрямитель, схема которого показана на рис. 4.3, б, имеет низкое выходное сопротивление благодаря повторителю, выполненному на ОУ А2. Кроме того, в этот выпрямитель введены цепочка $D2, R1$, исключающая перегрузку усилителя по входу при отрицательном входном сигнале, и цепочка $D3, R2$, препятствующая разряду конденсатора C обратным током диода $D1$. Резистор $R2$ обеспечивает в данном случае эквипотенциальность зажимов диода $D1$ при отрицательном входном сигнале.

В амплитудных выпрямителях необходимо предусматривать цепи, производящие периодический разряд запоминающего конденсатора, чтобы затем обновлять информацию об амплитуде входного напряжения.

Анализ погрешностей активных амплитудных выпрямителей можно найти в [9].

4.3. ФАЗОЧУВСТВИТЕЛЬНЫЕ ВЫПРЯМИТЕЛИ

Фазочувствительные выпрямители имеют два входа: сигнальный и управляющий (коммутирующий). Если на сигнальный вход подано гармоническое переменное напряжение $U_{вх}$, а на управляющий — напряжение той же частоты U_y , то напряжение на выходе выпрямителя определяется соотношением

$$U_{вых} = a |U_{вх}| \cos \varphi,$$

где a — постоянный коэффициент, φ — фазовый сдвиг между напряжениями $U_{вх}$ и U_y . Подобные выпрямители достаточно просто реализуются на бесконтактных аналоговых ключах, выполненных на основе МОП-транзисторов. Операционные усилители в таких выпрямителях дают возможность уменьшить число ключей, повысить входное и уменьшить выходное сопротивления, усилить выпрямляемый сигнал.

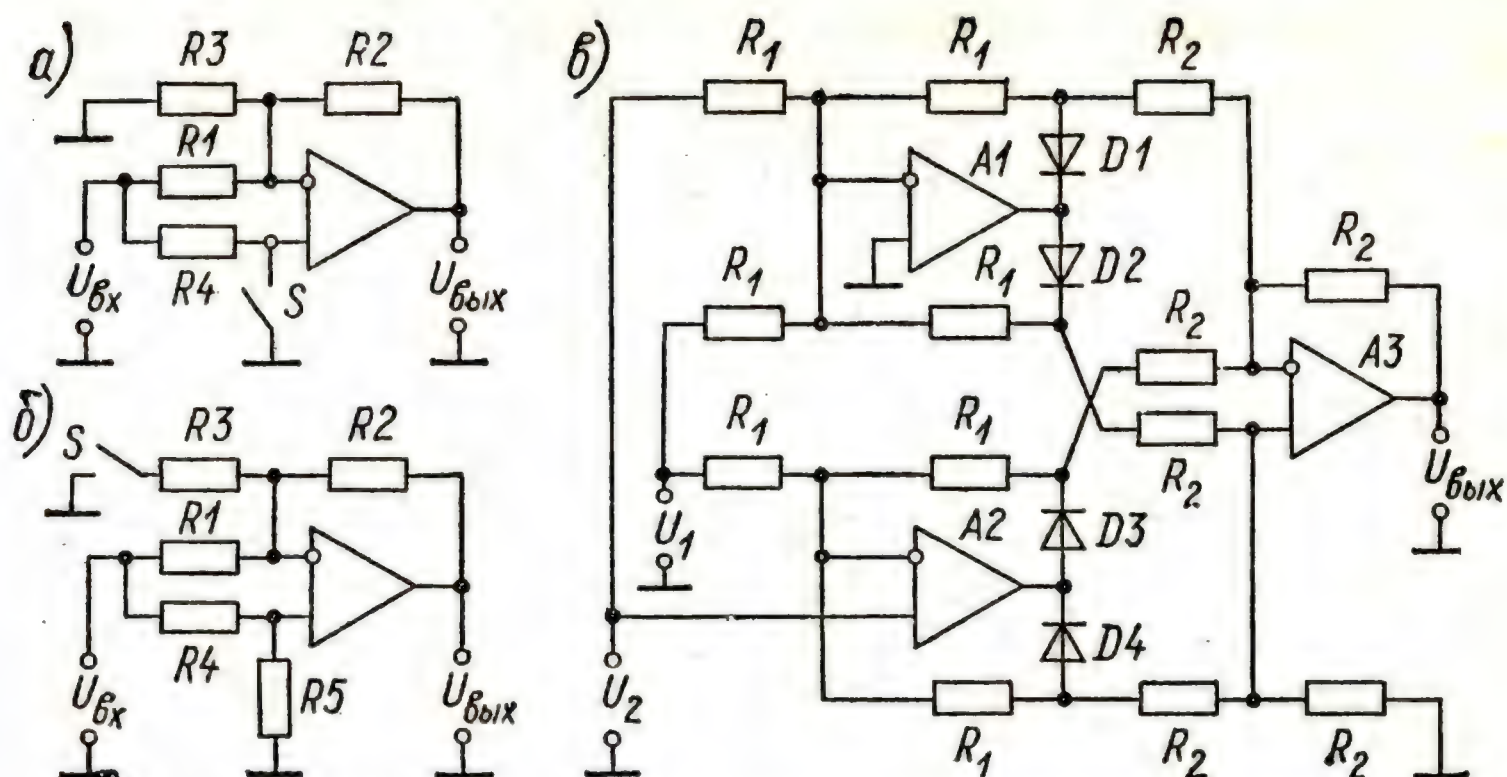


Рис. 4.4. Схемы фазочувствительных выпрямителей

Примеры схем фазочувствительных выпрямителей приведены на рис. 4.4. Схемы рис. 4.4, а и б иллюстрируют построение двухполупериодного выпрямителя с одним аналоговым ключом.

Будем считать, что в выпрямителе по схеме рис. 4.4, а $R_1 = R$, $R_2 = \alpha R$, $R_3 = \beta R$. Когда ключ S замкнут, выходное напряжение выпрямителя определяется равенством $U_{вых} = -\alpha U_{вх}$. Если же ключ разомкнут, то $U_{вых} = U_{вх}(-\alpha + 1 + \alpha + \alpha/\beta)$. Для того чтобы коэффициенты передачи при замкнутом и разомкнутом ключе были одинаковы по модулю и различны по знаку, нужно, чтобы выполнялось равенство $1 + \alpha/\beta = \alpha$. Таким образом, задавая требуемым коэффициентом усиления выпрямителя $\alpha = \alpha$, мы можем найти $R_2 = \alpha R_1$ и $R_3 = \alpha R_1/(\alpha - 1)$. В частности, если $\alpha = 1$, то $R_2 = R_1$, а резистор R_3 не нужен ($R_3 = \infty$).

В рассмотренном выпрямителе (рис. 4.4, а) входное сопротивление изменяется в зависимости от того, замкнут ключ или разомкнут. В этом смысле более совершенным является выпрямитель по схеме рис. 4.4, б: его входное сопротивление не зависит от состояния ключа. Если принять $R_1 = R_4 = R$, $R_2 = \alpha R$, $R_3 = \beta R$, $R_5 = \gamma R$, то условие равенства модулей коэффициента передачи при разных состояниях ключа для этого выпрямителя имеет вид $1 + 2\beta/\alpha = 2\beta/\gamma$. Задавая значение γ и коэффициентом передачи выпрямителя α , можно найти коэффициенты α и β .

$$\alpha = a + \gamma(a + 1), \beta = (\gamma/2)(\gamma + 1 + \gamma/a)/(\gamma + 1).$$

В частности, если $a=0,5$ и $\gamma=1$, то $\alpha=2$ и $\beta=1$, т. е. $R_1=R_3=R_4=R_5=R$; $R_2=2R$.

Интересная схема фазочувствительного выпрямителя показана на рис. 4.4, в [12]. Этот выпрямитель реализует соотношение

$$U_{\text{вых}} = |U_1 + U_2| - |U_1 - U_2|.$$

Анализируя это соотношение, нетрудно увидеть, что в данном случае большее из входных напряжений проявляет себя как управляющее: от него зависит только знак выходного напряжения $U_{\text{вых}}$. Модуль же $U_{\text{вых}}$ определяется меньшим входным напряжением. Поскольку выходное сопротивление входящих в рассматриваемое устройство выпрямителей на основе ОУ А1 и А2 (рис. 4.4, в) непостоянно, то желательно, чтобы входное сопротивление дифференциального усилителя на основе ОУ А3 было достаточно большим. Иначе говоря, целесообразно устанавливать $R_2 \gg R_1$.

Фазочувствительные выпрямители находят применение в качестве демодуляторов при фазовой модуляции сигнала, а также при амплитудной модуляции, подобной той, которая применяется в усилителях МДМ. Кроме демодуляции эти устройства могут решать также задачу модуляции. Если на их вход $U_{\text{вх}}$ подать медленно изменяющееся напряжение, то на выходе получим переменное напряжение, амплитуда которого будет определяться входным $U_{\text{вх}}$, а частота — управляющим U_y сигналом.

4.4. КУСОЧНО-ЛИНЕЙНЫЕ ФУНКЦИОНАЛЬНЫЕ ПРЕОБРАЗОВАТЕЛИ

Сложные функциональные зависимости между входным и выходным напряжением часто воспроизводят с помощью диодных кусочно-линейных функциональных преобразователей. Операционные усилители в таких преобразователях дают возможность практически полностью исключить погрешности, вызываемые неидеальностью характеристик диодов.

Для построения функциональных преобразователей применяются звенья, подобные рассмотренным выше выпрямителям среднего значения. Схема одного из возможных вариантов такого звена показана на рис. 4.5, а. Если равно нулю напряжение смещения $E_{\text{см}}$, то работа этого устройства не отличается от работы однополупериодно-

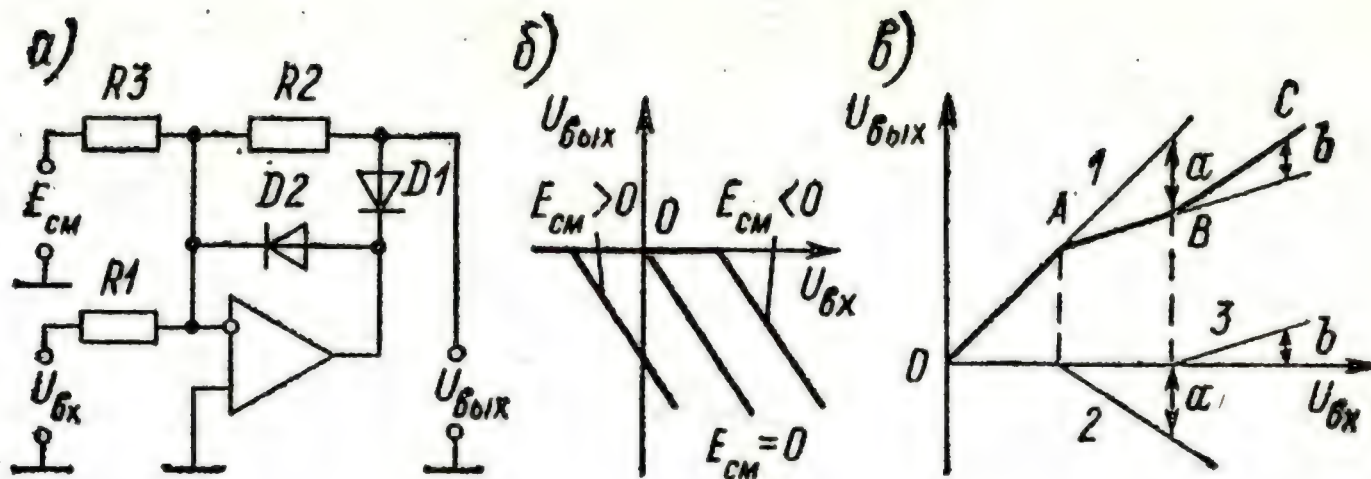


Рис. 4.5. Схема звена функционального преобразователя (а) и графики, поясняющие принцип его работы (б) и применение (в)

го выпрямителя. Подача положительного или отрицательного напряжения $E_{см}$ позволяет сместить влево или вправо точку на оси $U_{вх}$, начиная с которой значение $U_{вых}$ отлично от нуля (рис. 4.5, б). Наклонные участки кривых на рис. 4.5, б соответствуют $U_{вх} > -E_{см}R_1/R_3$ и определяются соотношением $U_{вых} = -U_{вх}R_2/R_1 - E_{см}R_2/R_3$.

Рассмотрим, каким образом с помощью звеньев, подобных показанному на рис. 4.5, а, можно реализовать кусочно-линейную зависимость. Пусть требуется воспроизвести кривую $OABC$, показанную на рис. 4.5, в. Представим эту кривую в виде суммы трех лучей 1, 2 и 3 (рис. 4.5, в). Соответственно выходное напряжение преобразователя будем снимать с сумматора, который может быть выполнен на основе ОУ. Первый участок OA кривой $OABC$ совпадает с лучом 1. Для его реализации достаточно на сумматор подать входное напряжение с соответствующим масштабом. При переходе на второй участок AB крутизна кривой уменьшается за счет луча 2. Достигается это подачей на сумматор напряжения с выхода звена, аналогичного показанному на рис. 4.5, а. И наконец, луч 3 может быть воспроизведен путем подачи на сумматор инвертированного напряжения с еще одного звена, выполненного по схеме рис. 4.5, а.

Отношения сопротивлений резисторов, входящих в звенья преобразователя, легко рассчитать, зная значения $U_{вх}$, соответствующие началам линейных участков, и приращения $U_{вых}$, (a и b на рис. 4.5, в), соответствующие этим участкам. Увеличение числа участков воспроизводимой кусочно-линейной кривой достигается увеличением числа звеньев типа представленного на рис. 4.5, а

и числа входов сумматора. При этом, естественно, необходимо следить за тем, чтобы ни в одном из звеньев операционный усилитель не входил в режим ограничения.

Возможны и другие методы построения функциональных преобразователей. При большом числе участков кусочно-линейной зависимости целесообразной является структура, состоящая из аналого-цифрового преобразователя (АЦП), определяющего номер участка, и усилителя, резисторы в котором переключаются аналоговыми ключами по сигналам с АЦП.

4.5. ПЕРЕМНОЖИТЕЛИ НАПРЯЖЕНИЙ

Ряд типовых функциональных зависимостей может быть воспроизведен с помощью перемножителей напряжения. Перемножители строят на основе логарифмических диодов или параллельно-симметричных транзисторных каскадов.

Перемножители на логарифмических диодах используют экспоненциальную зависимость тока I через открытый $p-n$ -переход от напряжения U на этом переходе. Эта зависимость определяется соотношением [41]:

$$I = I_s (e^{\mu U} - 1), \quad (4.1)$$

где $\mu = \frac{q}{mkT}$; I_s — теоретический обратный ток $p-n$ -перехода; m — поправочный коэффициент, зависящий от типа диода и тока через него (m принимает значения от 1 до 2); q — заряд электрона ($q = 1,6 \cdot 10^{-19}$ Кл); k — постоянная Больцмана ($k = 1,38 \cdot 10^{-23}$ Дж/К); T — абсолютная температура. Величина $1/\mu$ при $T = 300$ К и $m = 1$ равна примерно 26 мВ. При $U \gg 26$ мВ единицей в равенстве (4.1) можно пренебречь и тогда, задавая ток через диод, будем получать напряжение на нем пропорциональным логарифму тока:

$$U = \frac{1}{\mu} \ln \frac{I}{I_s}. \quad (4.2)$$

Зависимость (4.2) соблюдается для диодов достаточно точно в диапазоне изменения тока на одну-две декады [38]. В области малых токов зависимость искажается за счет изменения коэффициента m , при больших токах сказывается падение напряжения на объемных сопротивлениях электродов диода.

Существенно больший диапазон изменения тока возможен при использовании так называемых трансдиодов [38] — транзисторов, у которых напряжение между коллектором и базой поддерживается близким к нулю. Зависимость коллекторного тока от базоэмиттерного напряжения для трансдиода подчиняется экспоненциальной зависимости в диапазоне изменения токов на 4—5 и более декад (при правильном выборе транзистора — вплоть до девяти [41] декад). Происходит это за счет того, что коэффициент m , входящий в формулу для μ (4.1), в случае трансдиода равен единице и не зависит от тока.

Из формул (4.1) видно, что вольт-амперная характеристика $p-n$ -перехода существенно зависит от температуры: в формулу входит как сама температура T , так и ток I_s , который также зависит от температуры (этот ток примерно удваивается при увеличении температуры на каждые 10°C). Поэтому борьба с температурной погрешностью является неременным условием обеспечения точной работы преобразователей с логарифмическими диодами и трансдиодами. Обычно для этой цели применяют дифференциальное включение одинаковых $p-n$ -переходов, в одном из которых ток определяется входным сигналом, а в другом поддерживается постоянным. В качестве примера рассмотрим схему перемножителя, показанную на рис. 4.6. В этом перемножителе выходное напряжение логарифмирующего каскада $U_{\text{вых1}}$ определяется разностью базоэмиттерных напряжений транзисторов $T1$ и $T2$. При этом коллекторные токи этих транзисторов поддерживаются усилителями $A1$ и $A2$ на уровнях соответственно U_1/R_1 и U_2/R_2 .

Транзисторы $T1$ и $T2$, а также $T3$ и $T4$ входят в одну интегральную схему, так что можно считать их параметры одинаковыми. Пользуясь (4.2), находим

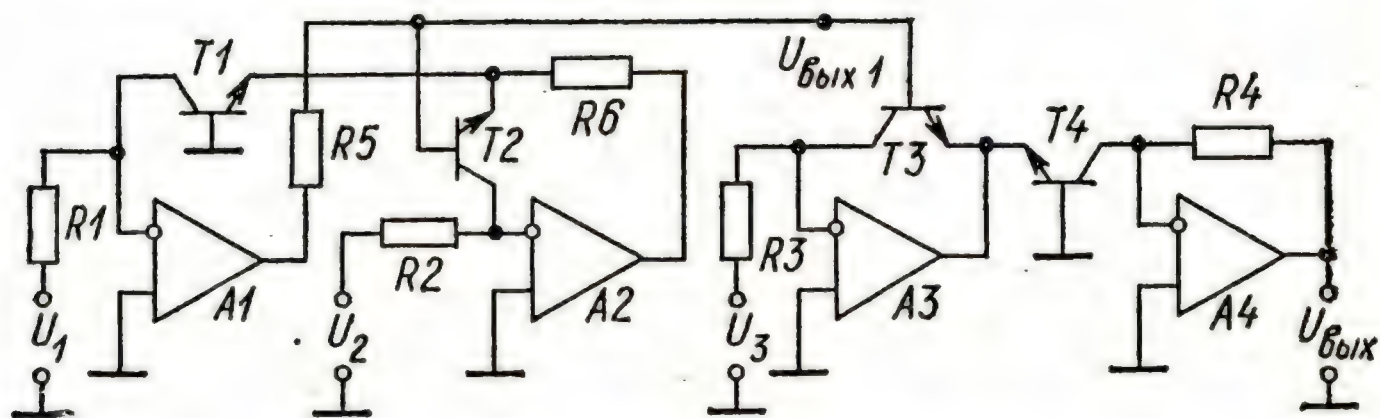


Рис. 4.6. Схема устройства перемножения-деления напряжений на основе логарифмических преобразователей

$$U_{\text{вых1}} = U_{6-э2} - U_{6-э1} = \frac{1}{\mu} \ln \frac{U_2}{I_s R_2} - \frac{1}{\mu} \ln \frac{U_1}{I_s R_1}.$$

Аналогичным образом можно найти напряжение на базоэмиттерном переходе транзистора $T3$

$$U_{6-э3} = \frac{1}{\mu} \ln \frac{U_3}{I_s R_3}.$$

На эмиттер транзистора $T4$ подается разность напряжений $U_{\text{вых1}}$ и $U_{6-э3}$. Учитывая, что база $T4$ заземлена, можем записать

$$U_{6-э4} = -(U_{\text{вых1}} - U_{6-э3}) = \frac{1}{\mu} \ln \frac{U_1 U_3 R_2}{U_2 I_s R_1 R_3}.$$

Соответственно коллекторный ток транзистора $T4$ будет

$$I_{к4} = I_s e^{\mu U_{6-э4}} = \frac{U_1 U_3 R_2}{U_2 R_1 R_3}.$$

В итоге выходное напряжение окажется равным

$$U_{\text{вых}} = I_{к4} R_4 = \frac{U_1 U_3}{U_2} \frac{R_2 R_4}{R_1 R_3}. \quad (4.3)$$

Как видим, в данном случае три операционных усилителя $A1-A3$ совместно с транзисторами $T1-T3$ используются в схемах логарифмических преобразователей. Четвертый ОУ ($A4$) и транзистор $T4$ образуют потенцирующий преобразователь. Если все транзисторы одинаковы и находятся при одинаковой температуре, то, как следует из (4.3), изменение окружающей температуры не будет приводить к изменению выходного напряжения этого перемножителя. Устройство работоспособно только при $U_1, U_2, U_3 > 0$.

Резисторы $R5$ и $R6$ играют в рассматриваемом преобразователе вспомогательную роль: они уменьшают коэффициент петлевого усиления и тем самым способствуют повышению устойчивости каскадов. С этой же целью между выходами усилителей $A1$ и $A2$ и их инвертирующими входами можно включить корректирующие емкости.

После подстройки смещений и масштабного коэффициента приведенная погрешность умножителя по схеме 4.6 может составить 0,1—0,5 % при изменении входных и выходных сигналов от 0 до +10 В [38].

Перемножители на параллельно симметричных тран-

зисторных каскадах также используют экспоненциальную зависимость тока коллектора транзистора от его базозоэмиттерного напряжения.

Принцип действия такого перемножителя рассмотрим на примере схемы рис. 4.7, представляющей собой упрощенную схему выпускаемого промышленностью интегрального перемножителя К525ПС1. Рассмотрение начнем со второй части схемы, включающей транзисторы $T5—T12$. На транзисторах $T11$ и $T12$ выполнены источники двух равных стабильных токов I'_0 . Будем присваивать токам и напряжениям, относящимся к различным транзисторам, цифровые индексы, соответствующие номерам транзисторов на рис. 4.7. Тогда сможем записать

$$I_{к11} = I_{к12} = I'_0.$$

Если считать, что потенциал базы транзистора $T9$ равен нулю, то коллекторные токи транзисторов $T9$ и $T10$ можно определить по простым соотношениям (базовыми токами пренебрегаем):

$$I_{к9} = I'_0 - U_2/R_2; \quad I_{к10} = I'_0 + U_2/R_2. \quad (4.4)$$

Транзисторы $T5—T8$ образуют два параллельно-симметричных каскада с перекрестно связанными коллекторами. На входы этих каскадов подано напряжение U'_1 . Пусть при $U'_1=0$ базозоэмиттерные напряжения транзисторов $T5—T8$ равны следующим значениям: $U_{б-э5} = U_{б-э6} = U_{56}$ и $U_{б-э7} = U_{б-э8} = U_{78}$. Тогда при $U_1 \neq 0$ получим $U_{б-э5} = U_{56} + U'_1/2$; $U_{б-э6} = U_{56} - U'_1/2$; $U_{б-э7} = U_{78} - U'_1/2$; $U_{б-э8} = U_{78} + U'_1/2$. Пользуясь формулой (4.1), далее можем записать соотношения для коллекторных токов этих транзисторов:

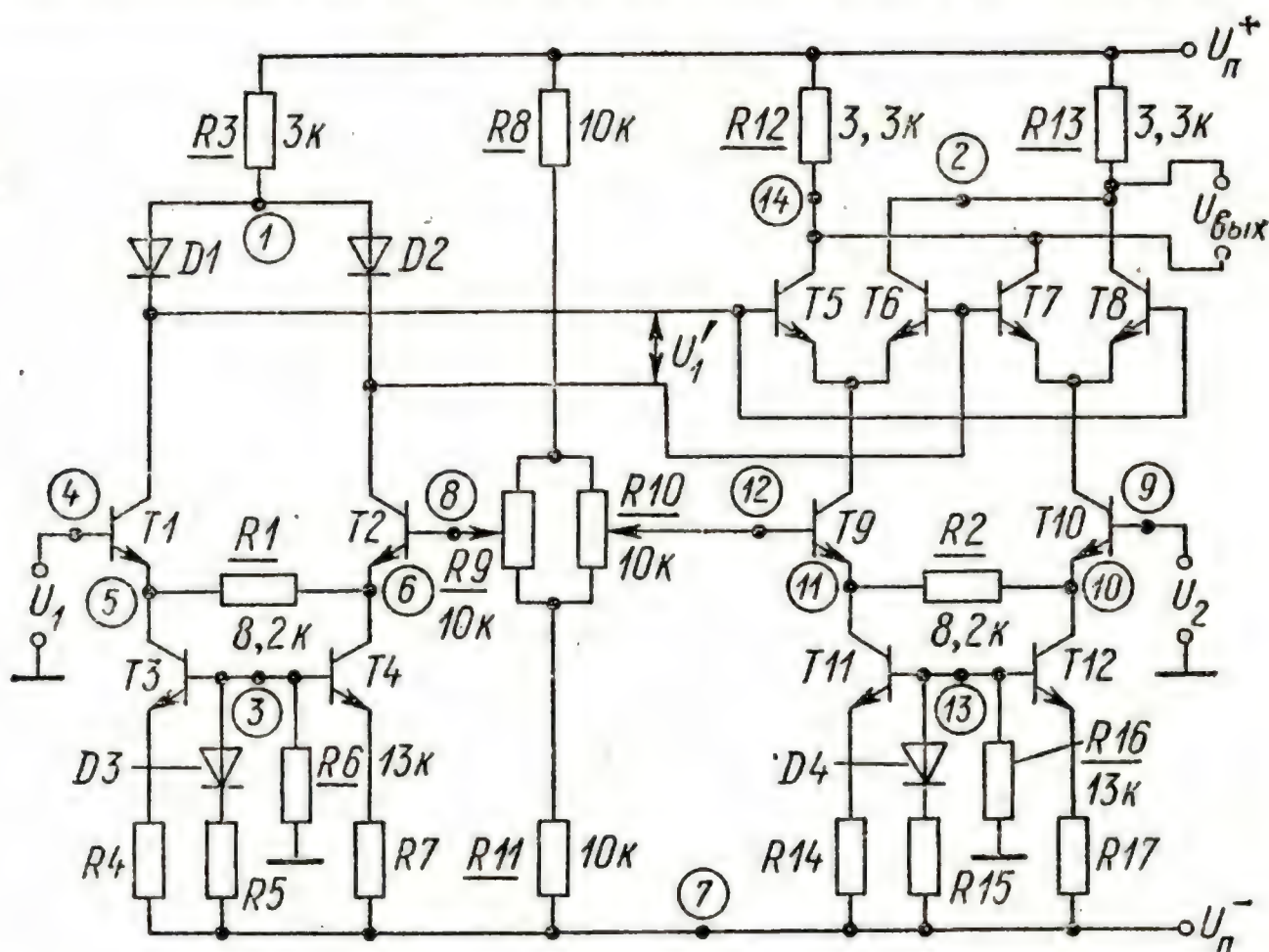


Рис. 4.7. Схема интегрального перемножителя К525ПС1

$$I_{K5} = I_s e^{\mu (U_{56} + U_1'/2)}; \quad I_{K6} = I_s e^{\mu (U_{56} - U_1'/2)}; \quad (4.5)$$

$$I_{K7} = I_s e^{\mu (U_{78} - U_1'/2)}; \quad I_{K8} = I_s e^{\mu (U_{78} + U_1'/2)}.$$

Кроме того, можно записать еще два равенства:

$$I_{K5} + I_{K6} = I_0 - U_2/R_2; \quad I_{K7} + I_{K8} = I_0 + U_2/R_2. \quad (4.6)$$

Выходное напряжение перемножителя, очевидно, равно

$$U_{\text{вых}} = (I_{K6} + I_{K8}) R_{13} - (I_{K5} + I_{K7}) R_{12}.$$

Если $R_{13} = R_{12} = R$, то, решая совместно (4.5) и (4.6), найдем

$$U_{\text{вых}} = 2U_2 \frac{R}{R_2} \frac{e^{\mu U_1'/2} - e^{-\mu U_1'/2}}{e^{\mu U_1'/2} + e^{-\mu U_1'/2}} = 2U_2 \frac{R}{R_2} \operatorname{th} \frac{\mu U_1'}{2}. \quad (4.7)$$

Гиперболический тангенс можно разложить в степенной ряд $\operatorname{th} x \approx x^3/3$. Тогда (4.7) примет вид

$$U_{\text{вых}} \approx \mu U_1' U_2 \frac{R}{R_2} \left[1 - \frac{(\mu U_1')^2}{12} \right]. \quad (4.8)$$

Таким образом, рассматриваемая часть устройства по схеме рис. 4.7, включающая в себя транзисторы $T5-T12$, может использоваться самостоятельно как перемножитель напряжений U_1' и U_2 . Однако следует иметь в виду, что такой перемножитель допускает изменение U_2 в широких пределах, но начинает умножать со значительными погрешностями при увеличении сигнала U_1' . Действительно, учитывая, что $1/\mu \approx 26$ мВ, видим, что если U_1' будет изменяться в диапазоне от 0 до 26 мВ, то изменение масштабного коэффициента произведения составит примерно 8 % [в формуле (4.8) изменится значение выражения в квадратных скобках]. Тем не менее перемножители, построенные подобным образом, находят применение в тех случаях, когда к точности умножения предъявляются невысокие требования. Именно по такому принципу построены, в частности, перемножители К140МА1 и К526ПС1.

В тех случаях, когда необходимо снизить погрешность умножения, в устройство вводят логарифмирующий каскад, подобный каскаду, включающему в себя транзисторы $T1-T4$ в устройстве по схеме рис. 4.7. В этой части перемножителя транзисторы $T3, T4$ используются точно так же, как и $T11, T12$, для получения двух равных стабильных токов I_0 . Коллекторные токи транзисторов $T1$ и $T2$ определяются равенствами, подобными (4.4):

$$I_{K1} = I_0 + U_1/R_1; \quad I_{K2} = I_0 - U_1/R_1.$$

Напряжение U_1' найдем как разность падений напряжений на открытых диодах $D1$ и $D2$, а для нахождения этих падений воспользуемся формулой (4.2):

$$U_1' = \frac{1}{\mu} \ln \frac{I_0 + U_1/R_1}{I_s} - \frac{1}{\mu} \ln \frac{I_0 - U_1/R_1}{I_s} =$$

$$= \frac{1}{\mu} \ln \frac{I_0 + U_1/R_1}{I_0 - U_1/R_1} . \quad (4.9)$$

Подставив (4.9) в (4.7), окончательно получим

$$U_{\text{вых}} = 2U_1 U_2 \frac{R}{I_0 R_1 R_2} . \quad (4.10)$$

Формула (4.10) говорит о том, что перемножитель по схеме рис. 4.7 может обеспечить хорошую температурную стабильность и относительно высокую точность умножения напряжений при их изменении в широком диапазоне. Интегральный перемножитель К525ПС1, реализующий эту схему, при входных сигналах, изменяющихся в диапазоне ± 10 В, обеспечивает погрешность линейности по каждому из входов не выше 3 % [6].

Цифры в кружках на рис. 4.7 указывают номера выводов микросхемы К525ПС1. Резисторы, обозначения которых на рис. 4.7 подчеркнуты, не входят в состав микросхемы, их нужно подключать к ее выводам. Сопротивления этих резисторов могут быть различными в зависимости от входных и выходных сигналов, а также напряжений питания. Сопротивления, указанные на рис. 4.7, соответствуют питанию от источника ± 15 В и входным сигналам $U_1 \geq -5$ В, $U_2 \leq 5$ В [4]. Выходное напряжение перемножителя К525ПС1, как видно из рис. 4.7, снимается не относительно земли. Поэтому эту микросхему нужно дополнять простейшим дифференциальным усилителем.

Более удобен в применении интегральный перемножитель К525ПС2: он представляет собой функционально законченное устройство. Схема включения этого перемножителя в режиме умножения двух напряжений показана на рис. 4.8 (цифры в кружках — номера выводов). Этот перемножитель имеет три входа X , Y и Z и три входа регулировки смещений $X_{\text{см}}$, $Y_{\text{см}}$ и $Z_{\text{см}}$. Выходной сигнал снимается со встроенного операционного усилителя. На инвертирующий вход этого усилителя через резисторы поданы сигналы, один из которых равен произведению XY , а другой — Z . Соединяя различным образом входы и выход перемножителя, можно осуществлять операции деления, извлечения квадратного корня, возведения в квадрат (рис. 4.8, б, в и г). Регулировку масштаба преобразования можно производить с помощью делителя, установленного, например, на входе Y , как показано на рис. 4.8, а. На рис. 4.8, б, в и г цепи регулировки

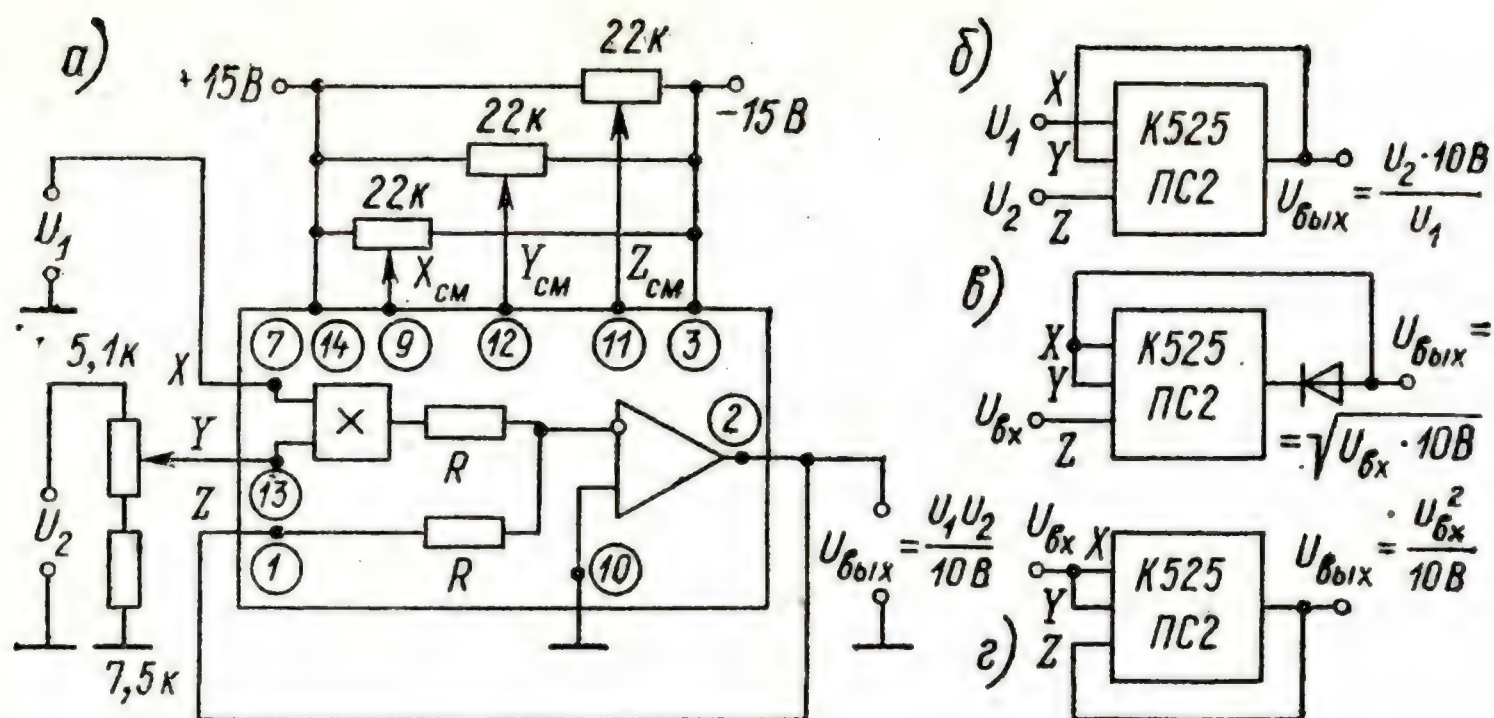


Рис. 4.8. Схемы включения перемножителя К525ПС2

и питания не показаны: они такие же, как на рис. 4.8, а. Входные сигналы перемножителя К525ПС2 могут изменяться в пределах $\pm 10,5 \text{ В}$, погрешность умножения — не более 1 % [6].

Дополнительные сведения по построению и применению перемножителей можно найти в [40, 44].

Глава пятая

ПРОСТЕЙШИЕ ЦИФРОВЫЕ ЦЕПИ

5.1. ОСНОВНЫЕ ПОЛОЖЕНИЯ АЛГЕБРЫ ЛОГИКИ

Анализ и синтез логических цепей производится на основе математического аппарата алгебры логики, или булевой алгебры. Поэтому прежде чем переходить к изложению материала, посвященного логическим интегральным схемам, необходимо рассмотреть основные понятия и законы этой алгебры.

Переменные здесь могут принимать только одно из двух значений: 0 или 1. Над переменными могут производиться три основных действия: логическое сложение, логическое умножение и логическое отрицание, что соответствует логическим функциям ИЛИ, И, НЕ.

Логическое сложение (дизъюнкция) обозначается символом «+» или $\vee$ (первая буква латинского слова *vel* — или). В качестве примера цепи, реализующей функцию ИЛИ, можно привести параллельное соединение замыкающих контактов нескольких реле. Цепь, в которую входят эти контакты, будет замкнута, если сработает хотя бы одно реле. Таким образом, логическая сумма равна единице тогда, когда равно единице одно или несколько слагаемых:

$$0 + 0 = 0; \quad 0 + 1 = 1; \quad 1 + 1 + 1 + \dots + 1 = 1.$$

Логическое умножение (конъюнкция) обозначается точкой или символом $\wedge$ либо вообще в буквенных выражениях никак не обозначается. Функцию И реализуют, например, соединенные последовательно замыкающие контакты нескольких реле. Цепь в этом случае будет замкнута только тогда, когда сработают все реле:

$$0 \cdot 0 = 0; \quad 0 \cdot 1 = 0; \quad 1 \cdot 1 = 1.$$

Логическое отрицание (инверсия) обозначается чертой над обозначением аргумента. Моделью ячейки, реа-

лизующей функцию НЕ, может служить размыкающий контакт реле. При срабатывании реле цепь, в которую входит такой контакт, будет размыкаться. Таким образом, инверсия единицы равна нулю, инверсия нуля — единице, а двойная инверсия не изменяет значения переменной:

$$\bar{0} = 1; \quad \bar{1} = 0; \quad \bar{\bar{0}} = 0; \quad \bar{\bar{1}} = 1.$$

Основываясь на приведенных числовых равенствах, запишем следующие выражения, в которых переменная a может принимать значение 0 или 1:

$$a + 0 = a; \quad a + 1 = 1; \quad a + a + \dots + a = a; \quad a + \bar{a} = 1;$$

$$a \cdot 0 = 0; \quad a \cdot 1 = a; \quad aa \dots a = a; \quad a\bar{a} = 0; \quad \bar{\bar{a}} = a.$$

Основные законы алгебры логики. Переместительный закон:

$$a + b = b + a; \quad ab = ba.$$

Сочетательный закон:

$$(a + b) + c = a + (b + c); \quad (ab)c = a(bc).$$

Распределительный закон:

$$a(b + c) = ab + ac; \quad a + bc = (a + b)(a + c).$$

Последнее равенство можно получить в результате следующих преобразований:

$$a + bc = a(1 + b + c) + bc = a + ab + ac + bc = (a + b)(a + c).$$

Закон поглощения:

$$a + ab = a(1 + b) = a; \quad a(a + b) = a + ab = a.$$

Закон склеивания:

$$ab + a\bar{b} = a; \quad (a + b)(a + \bar{b}) = a.$$

Закон отрицания:

$$\overline{a + b} = \bar{a}\bar{b}; \quad \overline{a\bar{b}} = \bar{a} + b.$$

Еще один вид записи закона отрицания выглядит следующим образом:

$$\overline{\bar{a} + \bar{b}} = ab; \quad \overline{\bar{a}\bar{b}} = a + b.$$

Закон отрицания, часто называемый также правилом де Моргана, справедлив для любого числа переменных:

$$\overline{a + b + c + \dots + z} = \bar{a}\bar{b}\bar{c} \dots \bar{z};$$

$$\overline{abc \dots z} = \bar{a} + \bar{b} + \bar{c} + \dots + \bar{z}.$$

Функционально полная система логических элементов — это такой набор элементов, используя который, можно реализовать любую сколь угодно сложную логическую функцию. Поскольку всякая логическая функция есть комбинация простейших функций — дизъюнкции, конъюнкции и инверсии, то набор из элементов трех типов, реализующих соответственно функции И, ИЛИ и НЕ, естественно, является функционально полным. Например, функцию $\overline{ab} + \overline{a}b$ можно реализовать с помощью двух ячеек НЕ (они нужны, чтобы получить инверсии $\bar{a}$ и $\bar{b}$), двух ячеек И, необходимых для того, чтобы получить логические произведения $\overline{ab}$ и $\overline{a}b$, и ячейки ИЛИ, суммирующий эти произведения.

Функционально полные системы могут состоять и из набора элементов, реализующих логические функции, отличные от простейших. В частности, функционально полные системы могут состоять из элементов только одного типа, например реализующих функцию И—НЕ либо ИЛИ—НЕ (эти функции часто обозначают как НЕ—И и НЕ—ИЛИ).

Функция И—НЕ, носящая также название функции Шеффера, означает следующее преобразование:

$$F = \overline{abc \dots}.$$

Для того чтобы доказать функциональную полноту набора элементов, реализующих функцию И—НЕ, покажем возможность построения на их основе логических цепей, реализующих простейшие функции. Функцию НЕ, т. е. инвертирование переменной, можно реализовать, если сигнал, соответствующий этой переменной, подать на один из входов цепи И—НЕ, а на все остальные входы подать постоянный сигнал соответствующий единице: $\overline{a \cdot 1 \dots 1} = \bar{a}$. Для образования цепи И достаточно включить последовательно цепь И—НЕ и инвертор: $\overline{\overline{ab}} = ab$. Цепь ИЛИ строится в соответствии с правилом де Моргана: $\overline{\overline{ab}} = a + b$. Таким образом, цепи И—НЕ позволяют реализовать инверсию, конъюнкцию и дизъюнкцию,

а следовательно, на их основе можно строить логические цепи для реализации сколь угодно сложных функций.

Функция ИЛИ—НЕ, называемая иначе функцией Пирса или функцией Вебба, означает следующую связь между функцией F и аргументами $a, b, c, \dots$:

$$F = \overline{a + b + c + \dots}$$

Для получения инверсии одной переменной достаточно подать сигнал, соответствующий этой переменной, на один вход цепи ИЛИ—НЕ, а на остальных входах этой цепи поддерживать сигнал, соответствующий логическому нулю. Функция ИЛИ может быть реализована инвертированием выходного сигнала цепи ИЛИ—НЕ. Функция И реализуется с помощью ячеек ИЛИ—НЕ на основе закона отрицания $\overline{\overline{a + b}} = ab$. Возможность реализации простейших логических функций свидетельствует о функциональной полноте логических элементов ИЛИ—НЕ.

5.2. ОСНОВНЫЕ ТИПЫ ЦИФРОВЫХ ИС

Цифровые ИС могут быть построены по-разному, но в их основе, как правило, лежат схемы, выполняющие функцию И—НЕ либо ИЛИ—НЕ. Поэтому интегральные суммы содержат обычно схемы И либо ИЛИ, выполненные на резисторах, диодах или транзисторах, и транзисторные инверторы. Транзисторный инвертор может быть простейшим — на одном транзисторе, включенном по схеме с общим эмиттером, или сложным — многотранзисторным с каскадным включением транзисторов в выходном каскаде.

В настоящем параграфе будут кратко рассмотрены схемы наиболее распространенных типов цифровых ИС.

Транзисторно-транзисторные логические схемы (ТТЛ) состоят из цепи И, построенной на основе многоэмиттерного транзистора, и транзисторного инвертора.

На рис. 5.1, а показана принципиальная схема трехвходового типового логического элемента транзисторно-транзисторной серии К155. Многоэмиттерный транзистор $T1$ в схеме рис. 5.1, а образует трехвходовую цепь И. В случае присоединения хотя бы одного эмиттера этого транзистора к потенциалу, близкому к нулю, транзистор насыщается и присоединяет к нулевому потенциалу вход инвертора, состоящего из трех одноэмиттерных транзисторов ($T2—T4$). Если же на все входы (эмиттеры) цепи И подан потенциал, близкий к напряжению питания (потенциал 1), то базокolleкторный переход многоэмиттерного транзистора $T1$ окажется смещенным в прямом направлении. Этот переход открывается, и ток из базовой цепи транзистора поступает на вход инвертора.

Дополнительные выводы от точек A и B инвертора (рис. 5.1, а) позволяют реализовать схему И—ИЛИ—НЕ путем присоединения к этим точкам выводов C и D логического расширителя (рис. 5.1, б).

Учитывая обозначения, приведенные на рис. 5.1, можно записать

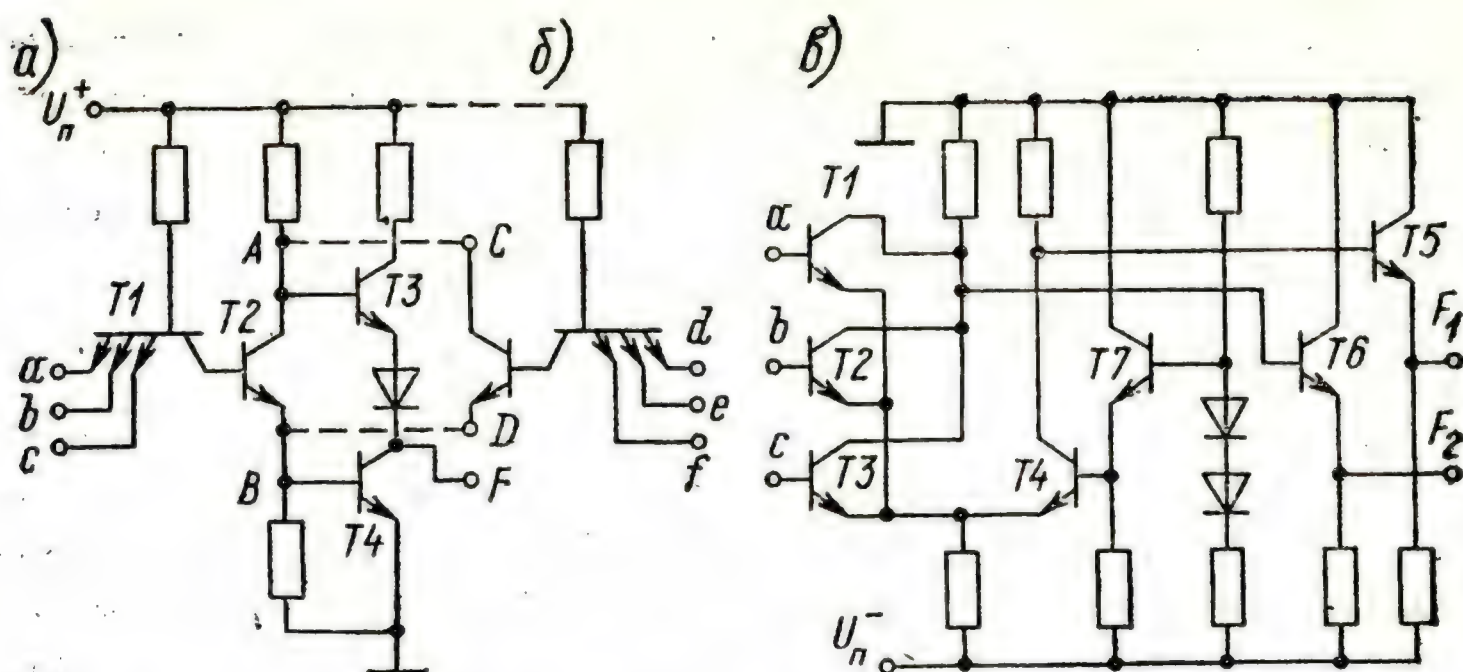


Рис. 5.1. Примеры схем цифровых ИС типов ТТЛ (а и б) и ЭСЛ (в)

функцию, реализуемую логическим элементом рис. 5.1, а, в виде $F = \overline{abc}$, а реализуемую логическим элементом рис. 5.1, а и б — в виде $F = \overline{abc + def}$.

Наряду с обычными схемами ТТЛ существуют схемы ТТЛШ, в которых базокolleкторные переходы транзисторов шунтированы диодами Шотки. Это позволяет существенно повысить быстродействие логических элементов.

Транзисторные логические схемы с эмиттерными связями (ЭСЛ) отличаются тем, что открытые транзисторы в них не входят в режим насыщения. Благодаря этому повышается быстродействие таких схем. Типичная схема логического элемента ЭСЛ показана на рис. 5.1, в. В схеме четыре эмиттерно-связанных каскада ($T1-T4$), два выходных эмиттерных повторителя напряжения ($T5, T6$) и источник опорного напряжения, включающий в себя транзистор $T7$ и делитель напряжения на его базе. Опорное напряжение, снимаемое с эмиттера $T7$, подается на базу $T4$. Если на входы a, b и c поданы потенциалы более низкие, чем опорное напряжение, то транзисторы $T1-T3$ закрыты, транзистор $T4$ открыт, с эмиттера $T5$ снимается относительно низкое напряжение, а с эмиттера $T6$ — относительно высокое. Если хотя бы на один из входов a, b или c подать напряжение несколько более высокое, чем опорное, то соответствующий транзистор $T1, T2$ или $T3$ откроется (но не войдет в насыщение), а транзистор $T4$ закроется.

Логические схемы на комплементарных МОП-транзисторах (КМОПТЛ) основаны на использовании последовательно включенных и управляемых одним сигналом МОП-транзисторов разных типов проводимости. Когда один из последовательно включенных транзисторов открывается, другой — закрывается. Поэтому такой каскад практически не потребляет мощности в статическом режиме.

В качестве примера на рис. 5.2 показана схема трехвходового логического элемента ИЛИ—НЕ на комплементарных МОП-транзисторах. Для этого элемента $F = \overline{a + b + c}$.

В логических схемах на КМОП-транзисторах отсутствуют элементы между выходом одного каскада и входом другого. Это объясняется высоким входным сопротивлением МОП-транзисторов, кото-

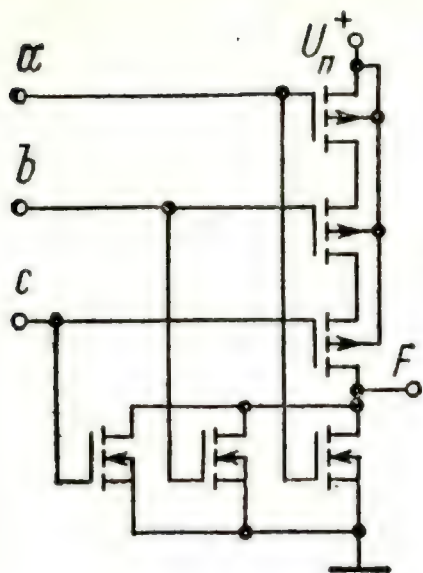


Рис. 5.2. Схема логической цепи ИЛИ — НЕ на комплементарных МОП-транзисторах

рое определяется практически только утечками в изоляции и достигает $10^{12}—10^{14}$ Ом.

Очень высокое входное сопротивление МОП-транзисторов, являясь несомненно их преимуществом, вместе с тем вызывает ряд трудностей при работе с ними. Напряжение пробоя изоляционного слоя оксида между затвором и каналом обычно лежит в диапазоне 30—50 В. Если на затвор МОП-транзистора попадает более высокое напряжение, то происходит пробой изоляции и транзистор выходит из строя. Защита входов интегральных КМОП-схем от пробоя обычно осуществляется с помощью встроенных диодов, соединяющих входы с шинами источника питания и образующих совместно с выходным сопротивлением источника входного напряжения диодный ограничитель. Тем не менее при перевозке и монтаже таких ИС нужно соблюдать определенные меры предосторожности. В частности, монтажники и все монтажные инструменты должны быть заземлены. В смонтированном узле, где все выходы присоединены к выходам других ячеек или соединены с зажимами питания, опасность пробоя МОП-транзисторов резко уменьшается.

5.3. ПАРАМЕТРЫ ЦИФРОВЫХ ИС

Основными параметрами цифровых интегральных схем являются их быстродействие, потребляемая мощность, коэффициент объединения по входу, коэффициент разветвления по выходу, устойчивость против внешних воздействий, степень интеграции, надежность.

Быстродействие ИС, как правило, определяется средней задержкой сигнала $t_{ср}$, равной среднему арифметическому задержек включения и выключения одного инвертора.

При определении средней задержки в качестве границ временных интервалов обычно берут точки на фронтах, соответствующие половине перепада напряжения, или точки, соответствующие уровням 0,1 и 0,9 этого перепада.

По средней задержке логические ИС делятся на сверхбыстродействующие ($t_{\text{ср}} < 5$ нс), быстродействующие ($t_{\text{ср}} = 5 \div 10$ нс), среднего быстродействия ($t_{\text{ср}} = 10 \div 100$ нс), низкого быстродействия ($t_{\text{ср}} > 100$ нс).

Схемы ТТЛ-типа относятся к схемам среднего быстродействия. Для них типична средняя задержка 5—50 нс.

Наибольшее быстродействие имеют транзисторные логические схемы с эмиттерными связями. Для них средняя задержка составляет 1—10 нс.

Потребляемая мощность логических ИС обычно зависит от того, какие сигналы поданы на входы этой ИС. Поэтому потребляемую мощность принято оценивать средней мощностью ($P_{\text{ср}}$), потребляемой типовым логическим элементом во включенном и выключенном состояниях.

Как правило, чем выше быстродействие схем, тем больше средняя потребляемая ими мощность. Для схем ЭСЛ $P_{\text{ср}}$ составляет 20—80 мВт, для схем ТТЛ это 2—40 мВт, для КМОПТЛ 1—100 мкВт.

В процессе переключения логических ИС средняя потребляемая мощность выше средней статической мощности вследствие всплесков тока в переходных режимах. Особенно это заметно в ИС с малым потреблением. Поэтому для них обычно указывается потребляемая мощность в динамическом режиме при определенной тактовой частоте.

Поскольку снижение средней задержки логических схем сопровождается ростом потребляемой ими мощности, то находит применение параметр, называемый работой переключения (или добротностью), равный произведению средней мощности, потребляемой ИС, и средней задержки. Для первых поколений ИС этот показатель лежал в диапазоне 50—100 пДж. Последующие разработки позволили снизить его до 0,5—5 пДж.

Помехоустойчивость логических ИС принято характеризовать параметром, называемым статической помехоустойчивостью. Статическая помехоустойчивость — это наименьшее постоянное напряжение, которое, будучи добавлено (при самом неблагоприятном сочетании обстоятельств) к полезному входному сигналу, вызовет ошибку по всей последующей цепи логических схем. Статическая помеха наблюдается в тех случаях, когда относительно велико сопротивление проводников, подводящих к ИС напряжение питания. Падения напряжения на «земля-

ной» шине, разные для разных ИС, будут суммироваться со входными сигналами и могут приводить к сбоям. Для исключения подобных ситуаций необходимо внимательно относиться к расположению проводников, подводящих напряжения питания, и увеличивать по возможности их сечение.

Что касается импульсной помехоустойчивости, то для того, чтобы возник сбой, импульсная помеха, как правило, должна быть больше, чем статическая. Поэтому при одинаковой статической помехоустойчивости схемы с меньшей средней задержкой сильнее подвержены действию импульсных помех.

Наименьшую помехоустойчивость имеют схемы ЭСЛ, для них статическая помехоустойчивость $U_{ст}$ составляет 0,1—0,3 В. В схемах ТТЛ помехоустойчивость выше благодаря наличию смещающих $p-n$ -переходов на входах инверторов. Допустимая статическая помеха для этих схем равна 0,4—1,1 В.

Для логических схем на КМОП-транзисторах величина $U_{ст}$ может достигать 2—3 В, что объясняется большими логическими перепадами напряжения в этих схемах.

Коэффициент объединения по входу — это максимальное число входов, которое может иметь логический элемент.

Чаще всего коэффициент объединения по входу не превышает восьми, что отчасти определяется ограниченным числом выводов ИС.

Однако следует помнить, что всегда возможна реализация многовходовых логических схем путем построения соответствующей логической цепи, состоящей из простых схем.

Коэффициент разветвления по выходу, или нагрузочная способность, определяется числом схем этой же серии, входы которых могут быть присоединены к выходу данной схемы без нарушения ее работоспособности.

Нагрузочная способность ИС в значительной степени определяется типом примененного в них инвертора. Для простейшего инвертора, состоящего из одного транзистора, коэффициент разветвления по выходу равен чаще всего 2—4. Для сложных инверторов нагрузочная способность достигает 10—20 и более.

В схемах на основе КМОП-транзисторов входы последующих схем в статическом режиме практически не

нагружают выходов предыдущих. Это дает возможность иметь очень большой коэффициент разветвления по выходу. Однако надо иметь в виду, что в динамическом режиме емкости присоединенных входов затягивают переходный процесс и увеличивают ток, потребляемый от данной схемы.

Устойчивость против внешних воздействий характеризует возможность применения ИС при изменении температуры, влажности, радиации и т. д. В значительной степени этот параметр логических ИС определяется типом используемого корпуса. Что касается электрических цепей ИС, то наименее устойчивы к воздействию температуры интегральные схемы ЭСЛ. Более устойчивы схемы КМОПТЛ, ТТЛ.

Наиболее широкий температурный диапазон для выпускаемых серийно отечественных ИС — от -60 до $+125^{\circ}\text{C}$. Для схем общепромышленного применения этот диапазон обычно определяется границами -10 и $+70^{\circ}\text{C}$.

Степень интеграции элементов ИС характеризует достигнутый при производстве этих ИС технологический уровень. Численное значение степени интеграции определяется округленным до большего целого числа значением десятичного логарифма числа элементов в одном кристалле. Однако для потребителей ИС более важна степень интеграции не элементов, а логических функций, так как именно она показывает, какое число ИС (корпусов) потребуется для построения того или иного логического устройства. С этой точки зрения обычно делят все логические схемы на ИС малой степени интеграции (в одном корпусе несколько инверторов или один-два триггера), ИС средней степени интеграции (в одном корпусе сложная логическая цепь, например сумматор или десятичный разряд счетчика), ИС большой степени интеграции (в одном корпусе арифметическое устройство, многоразрядный счетчик и т. п.) и ИС сверхбольшой степени интеграции.

Надежность ИС малой степени интеграции определяется в значительной мере отказами соединений между контактными площадками на кристалле и выводами корпуса. Для схем большой степени интеграции определяющими могут оказаться отказы элементов и соединений внутри самого кристалла.

Интенсивность отказов ИС при хорошо отработанном

технологическом процессе их изготовления может не превышать 10^{-7} ч⁻¹, что примерно соответствует интенсивности отказов хороших дискретных транзисторов.

5.4. СИНТЕЗ КОМБИНАЦИОННЫХ ЦЕПЕЙ

Комбинационные логические цепи — это такие цепи, выходные сигналы которых не зависят от предыстории и однозначно определяются сигналами, присутствующими на их входах в рассматриваемый момент времени. Иначе говоря, комбинационные цепи — это цепи, в которых отсутствуют ячейки памяти.

Синтез комбинационных цепей проводится обычно в такой последовательности. Вначале составляется таблица функционирования логической цепи — таблица истинности. Эта таблица показывает, чему равен выходной сигнал цепи при различных сочетаниях входных сигналов. Затем исходя из таблицы истинности записывается логическая функция (при наличии некоторого опыта логическую функцию довольно часто удается написать сразу, минуя этап составления таблицы функционирования). После этого логическая функция минимизируется и преобразуется к виду, удобному для реализации на логических ячейках заданного типа.

Рассмотрим более подробно процесс синтеза комбинационных цепей на примере.

Пусть необходимо построить мажоритарную ячейку (ячейку голосования) на три входа, т. е. такую ячейку, у которой сигнал на выходе равен единице тогда, когда большинство входных сигналов равно единице. Другими словами, сигнал на выходе ячейки должен быть равен единице, когда на двух или трех входах цепи присутствует сигнал единицы, в противном случае выходной сигнал должен быть равен нулю.

Заполняем вначале таблицу истинности (табл. 5.1). Поскольку в данном случае имеются три входных сигнала x_1 , x_2 , x_3 , каждый из которых может принимать одно из двух возможных значений (0 или 1), то всего может быть восемь различных комбинаций этих сигналов. Четверем из этих комбинаций будет соответствовать выходной сигнал F , равный единице.

Пользуясь табл. 5.1, можно написать логическую функцию, которую должна реализовать синтезируемая цепь. Для этого нужно представить эту функцию в виде

Таблица 5.1

N	x_1	x_2	x_3	F
0	0	0	0	0
1	0	0	1	0
2	0	1	0	0
3	0	1	1	1
4	1	0	0	0
5	1	0	1	1
6	1	1	0	1
7	1	1	1	1

суммы логических произведений, соответствующих тем строкам табл. 5.1, для которых функция F равна единице. При записи этих логических произведений следует брать соответствующий аргумент с инверсией или без нее в зависимости от того, чему равен этот аргумент в данной строке таблицы истинности, нулю или единице. В данном случае получим

$$F = \bar{x}_1 x_2 x_3 + x_1 \bar{x}_2 x_3 + x_1 x_2 \bar{x}_3 + x_1 x_2 x_3. \quad (5.1)$$

В выражении (5.1) логическое произведение $\bar{x}_1 x_2 x_3$, например, соответствует строке таблицы истинности, где x_1 , x_2 и x_3 соответственно равны 0; 1 и 1. Действительно, при таких значениях аргументов логическое произведение $\bar{x}_1 x_2 x_3$ равно единице.

Для минимизации (упрощения) функции (5.1) можно применить основные законы алгебры логики. Возможна, например, следующая последовательность преобразований:

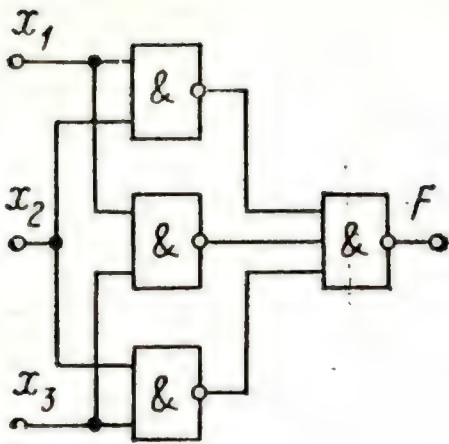
$$\begin{aligned} F &= \bar{x}_1 x_2 x_3 + x_1 \bar{x}_2 x_3 + x_1 x_2 \bar{x}_3 + x_1 x_2 x_3 = \\ &= (\bar{x}_1 x_2 x_3 + x_1 x_2 x_3) + (x_1 \bar{x}_2 x_3 + x_1 x_2 x_3) + \\ &+ (x_1 x_2 \bar{x}_3 + x_1 x_2 x_3) = x_2 x_3 + x_1 x_3 + x_1 x_2. \end{aligned}$$

Как видим, полученное конечное выражение явно проще исходного.

Если воспользоваться для построения логической цепи элементами НЕ—И, то имеет смысл далее преобразовать функцию к виду

$$F = \overline{x_1 x_2 \cdot x_1 x_3 \cdot x_2 x_3}.$$

Рис. 5.3. Схема трехвходовой ячейки голосования



Из последнего выражения видно, что для построения проектируемой ячейки в данном случае потребуется три двухвходовых и один трехвходовый элемент НЕ—И. Схема синтезированной логической цепи приведена на рис. 5.3. Логические ячейки на этом рисунке и далее в соответствии с принятыми нормами обозначаются в виде прямоугольников, причем входы ячеек показывают слева, а выходы справа. Инверсные входы и выходы обозначаются кружками. Внутри прямоугольников помещается информация о функции, выполняемой данным логическим элементом.

Минимизация с помощью диаграмм Вейча (или карт Карно). В рассмотренном примере для минимизации синтезируемой функции мы применили путь алгебраических преобразований. Этот путь универсален, но конечный результат зависит от квалификации специалиста, проводящего минимизацию. Для функций, содержащих не более пяти-шести аргументов, удобно проводить минимизацию с помощью диаграмм Вейча. Этот путь минимизации нагляден и гарантирует при соблюдении небольшого числа формальных правил наиболее простое конечное выражение.

При использовании диаграммы Вейча функцию предварительно следует привести к дизъюнктивной нормальной форме (ДНФ) — выразить в виде логической суммы простых конъюнкций. При этом простой конъюнкцией считается логическое произведение переменных, взятых с отрицаниями или без них, в котором каждая переменная встречается не более одного раза (в простую конъюнкцию не должны входить суммы переменных, отрицания функций двух или нескольких переменных). Простая конъюнкция, в которую входят все аргументы рассматриваемой логической функции, называется минтермом. Именно в виде суммы минтермов мы получаем логичес-

кую функцию тогда, когда записываем ее, исходя из таблицы истинности.

После того как исходная функция представлена в ДНФ, следует заполнить прямоугольную таблицу, в которой число клеток равно числу возможных минтермов. Эту таблицу и называют диаграммой Вейча. Каждой клетке таблицы ставится в соответствие определенная конъюнкция, причем делается это таким образом, чтобы в соседних клетках (снизу и сверху, слева и справа) конъюнкции отличались не более чем одним сомножителем. При заполнении таблицы в соответствующую клетку ставится 1, если минимизируемая функция при данном наборе аргументов равна единице, т. е. в том случае, когда равенство единице конъюнкции, соответствующей данной клетке, означает равенство единице минимизируемой исходной функции. В остальные клетки таблицы вписываются нули.

В заполненной таблице обводят прямоугольными контурами все единицы и затем записывают минимизированную функцию в виде суммы логических произведений, описывающих эти контуры. При проведении контуров придерживаются следующих правил: контур должен быть прямоугольным; внутри контура должны быть только клетки, заполненные единицами; число клеток, находящихся внутри контура, должно быть целой степенью числа 2, т. е. может быть равно 1, 2, 4, 8...; одни и те же клетки, заполненные единицами, могут входить в несколько контуров; при проведении контуров самая нижняя и самая верхняя строки таблицы считаются соседними, то же — для крайнего левого и крайнего правого столбцов; число контуров должно быть как можно меньшим, а сами контуры как можно большими.

Минимизируем с помощью диаграммы Вейча функцию (5.1). Табл. 5.2 показывает диаграмму Вейча для рассматриваемой функции трех переменных. Следует обратить внимание на обозначения столбцов этой табли-

Таблица 5.2

	$x_2 x_3$	$x_2 \bar{x}_3$	$\bar{x}_2 \bar{x}_3$	$\bar{x}_2 x_3$
x_1	1	1	0	1
$\bar{x}_1$	1	0	0	0

цы. Порядок следования столбцов может быть любым, но с соблюдением упомянутого ранее условия: соседние столбцы (равно как и соседние строки) должны отличаться друг от друга значением только одной переменной. Поэтому нельзя, например, ставить рядом столбцы $x_2\bar{x}_3$ и $\bar{x}_2x_3$.

При проведении контуров, охватывающих единицы, нужно помнить, что первый и четвертый столбцы считаются соседними, диаграмму можно представить себе как бы свернутой в виде цилиндра. Проведя контуры так, как это показано в табл. 5.2, мы можем приступить к записи минимизированной функции.

Для того чтобы найти логическое выражение (простую конъюнкцию), которое описывает в диаграмме Вейча контур, охватывающий единицы, нужно рассмотреть обозначения строк и столбцов, входящих в этот контур, и исключить из этих обозначений те аргументы, которые изменяют свое значение внутри контура. Если, например, контур охватывает столбцы x_2x_3 и $x_2\bar{x}_3$, то аргумент x_3 из обозначения контура следует исключить. Учитывая, что этот контур располагается в строке x_1 (см. табл. 5.2), получаем окончательное обозначение контура x_1x_2 . Выписывая таким образом обозначения всех трех контуров, проведенных в табл. 5.2, находим выражение, уже полученное нами ранее алгебраическим путем: $F = x_1x_2 + x_1x_3 + x_2x_3$.

Диаграмма Вейча — это своеобразный вид записи таблицы истинности. Поэтому при использовании этой диаграммы можно опустить этап составления таблицы истинности в традиционной форме. Рассмотрим это положение на примере синтеза логической цепи, предназначенной для сравнения двух двухразрядных двоичных чисел a_1a_2 и b_1b_2 (a_1 и b_1 — старшие разряды). Пусть функция F будет равна единице тогда, когда $a_1a_2 > b_1b_2$, и равна нулю при $a_1a_2 \leq b_1b_2$.

Таблица 5.3

	b_1b_2	$b_1\bar{b}_2$	$\bar{b}_1\bar{b}_2$	$\bar{b}_1b_2$
a_1a_2	0	1	1	1
$a_1\bar{a}_2$	0	0	1	1
$\bar{a}_1\bar{a}_2$	0	0	0	0
$\bar{a}_1a_2$	0	0	1	0

Перебирая все возможные 16 сочетаний аргументов a_1, a_2, b_1, b_2 в диаграмме Вейча (табл. 5.3), устанавливаем каждый раз значение функции F и записываем его в соответствующую клетку таблицы. Заполнив таким образом диаграмму Вейча, проводим контуры, охватывающие единицы. При этом нужно иметь в виду, что первая и четвертая строки этой таблицы, равно как первый и четвертый столбцы, считаются соседними (можно представить себе эту таблицу свернутой в виде тора).

В данном случае все единицы в табл. 5.3 можно охватить тремя контурами. Выписав обозначения этих контуров, получим минимизированную функцию $F = a_1 a_2 \bar{b}_2 + a_2 \bar{b}_1 \bar{b}_2 + a_1 \bar{b}_1$.

Рассмотренные примеры проиллюстрировали простоту и наглядность минимизации с помощью диаграмм Вейча. К сожалению, при увеличении числа аргументов функции свыше четырех понятия о соседних столбцах и строках диаграммы усложняются и наглядность процесса минимизации теряется.

5.5. РАЗНОВИДНОСТИ ТРИГГЕРОВ В ИНТЕГРАЛЬНОМ ИСПОЛНЕНИИ

В отличие от комбинационных логических цепей триггеры — это логические устройства с памятью. Их выходные сигналы в общем случае зависят не только от сигналов, приложенных к входам в данный момент времени, но и от сигналов, воздействовавших на них ранее.

В зависимости от свойств, числа и назначения входов триггеры можно разделить на несколько видов.

Типы триггеров. Прежде всего следует различать тактируемые и нетактируемые триггеры. Изменение состояния нетактируемого (асинхронного) триггера происходит сразу же после соответствующего изменения потенциалов на его управляющих входах.

В тактируемом (синхронном) триггере изменение состояния может произойти только в момент присутствия соответствующего сигнала на тактовом входе.

Тактирование может осуществляться импульсом (потенциалом) или фронтом (перепадом потенциала). В первом случае сигналы на управляющих входах оказывают влияние на состояние триггера только при разрешающем потенциале на тактовом входе. Во втором случае воздействие управляющих сигналов проявляется только в момент перехода единица — нуль или нуль — единица на тактовом входе.

Существуют также универсальные триггеры, которые могут работать как в тактируемом, так и в нетактируемом режиме.

Основные типы триггеров в интегральном исполнении носят следующие названия: *D*-триггеры, *T*-триггеры, *SR*-триггеры и *JK*-триггеры.

D-триггер, или триггер задержки (от английского *delay* — задержка), при разрешающем сигнале на тактовом входе устанавливается в состояние, соответствующее потенциалу на входе *D*. Если обозначать выходной сигнал триггера буквой *Q*, то для *D*-триггера можно написать следующее равенство: $Q_n = D_{n-1}$. Индексы *n* и *n*—1 указывают на то, что выходной сигнал *Q* изменяется не сразу после изменения входного сигнала *D*, а только с приходом разрешающего тактового сигнала. Тактирование *D*-триггера может осуществляться импульсом или фронтом. В тактируемом фронтом *D*-триггере изменение потенциала на входе *D*, синхронное с тактовыми импульсами, повторяется на выходе *Q* с задержкой на один период тактовых импульсов (отсюда и название — триггер задержки).

T-триггер, или счетный триггер, срабатывает только по соответствующему фронту на тактовом входе, т. е. *T*-триггеры бывают только тактируемые фронтом. Кроме тактового входа, *T*-триггер может иметь один управляющий вход — *T*-вход. Сигнал на этом входе разрешает (если $T=1$) или запрещает (если $T=0$) срабатывание триггера от фронтов импульсов, приходящих на тактовый вход. Для такого триггера $Q_n = (\bar{Q}T + Q\bar{T})_{n-1}$. Из этого уравнения следует, что при $T=1$ соответствующий фронт сигнала на тактовом входе переводит триггер в противоположное состояние (из нуля в единицу и наоборот). Частота изменения потенциала на выходе *T*-триггера в два раза меньше частоты импульсов на его тактовом входе (при $T=1$). Это свойство *T*-триггеров позволяет строить на их основе двоичные счетчики. Поэтому эти триггеры и называются счетными.

Если в *T*-триггере отсутствует управляющий вход, то он срабатывает на каждый соответствующий перепад на тактовом входе, т. е. ведет себя как *T*-триггер с управляющим входом при $T=1$.

SR-триггер имеет два управляющих входа, *S* и *R*: потенциал «единица» на входе *S* (при $R=0$) устанавливает триггер в единицу ($Q=1$), потенциал «единица» на входе *R* (при $S=0$) устанавливает триггер в нуль ($Q=0$). Входы *S* и *R* названы по первым буквам английских слов *set* — установка и *reset* — предустановка.

Функционирование SR -триггера определяется уравнениями $Q_n = (S + \bar{R}Q)_{n-1}$; $SR = 0$.

Для триггера SR комбинация $S = 1$ и $R = 1$ является запрещенной. После такой комбинации управляющих сигналов состояние триггера будет неопределенным: он может оказаться или в нуле, или в единице.

Существуют разновидности SR -триггера, носящие название E -, R - и S -триггеров, для которых сочетание $S = 1$ и $R = 1$ не является запрещенным. E -триггер при сочетании входных сигналов $S_E = 1$ и $R_E = 1$ не изменяет своего состояния ($Q_n = Q_{n-1}$).

R - и S -триггеры при наличии единицы на обоих управляющих входах устанавливаются в нуль или единицу.

Для E -, S - и R -триггеров справедливы следующие уравнения: $Q_n = (S_E \bar{R}_E + S_E Q + \bar{R}_E Q)_{n-1}$; $Q_n = (S_S + \bar{R}_S Q)_{n-1}$; $Q_n = (S_R \bar{R}_R + \bar{R}_R Q)_{n-1}$.

JK -триггер имеет также два управляющих входа J и K . Подобно SR -триггеру, в JK -триггере J и K — это входы установки триггера в единицу и нуль. В отличие от SR -триггера в JK -триггере наличие двух единичных управляющих сигналов ($J = K = 1$) приводит к переходу триггера в противоположное состояние, т. е. в данном случае JK -триггер работает как T -триггер. JK -триггеры тактируются только перепадом потенциала на тактовом входе. Находят применение также JK -триггеры, которые изменяют свои состояния под воздействием перепадов сигналов на входах J и K .

Уравнение для JK -триггера выглядит следующим образом: $Q_n = (J\bar{Q} + \bar{K}Q)_{n-1}$.

Принципы построения триггеров. Простейшие нетактируемые SR -триггеры представляют собой две цепи И—НЕ или ИЛИ—НЕ, замкнутые в кольцо. Если отсутствуют внешние воздействия, то на выходе одной ячейки в кольце устанавливается потенциал, равный единице, а на выходе другой — нулю. Подобный триггер, выполненный на ячейках И—НЕ, и его условные обозначения показаны на рис. 5.4, а и б.

Условные обозначения триггеров имеют вид прямоугольников, внутри которых пишется буква T и к которым слева подводятся входные сигналы. Обозначения входов триггера пишутся на дополнительном поле в левой части прямоугольника. Тактовый вход обозначается

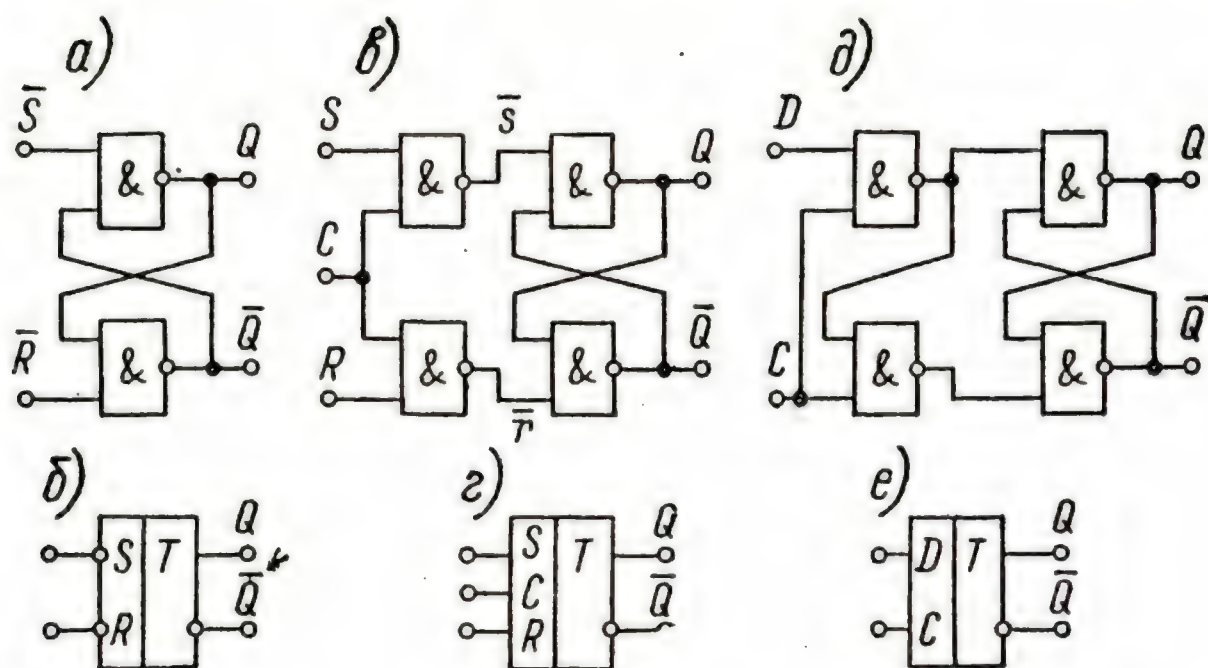


Рис. 5.4. Схемы (а, в, д) и обозначения (б, г, е) простейших триггеров

буквой C . Динамические входы, т. е. такие входы, которые оказывают воздействие на триггер только в момент перепада на них потенциала, обозначаются дополнительно косой чертой в месте соединения линии входа с обозначением триггера. При этом черта идет снизу вверх, если последний срабатывает от перепада 0/1, и сверху вниз, если рабочим является перепад 1/0. Принимается, что статические входы могут повлиять на состояние триггера тогда, когда на этих входах присутствует потенциал «единица». Если же устанавливающим по какому-то входу является сигнал «ноль», то этот вход дополнительно обозначается кружком. Выходы триггера показываются с правой стороны прямоугольника, причем инверсный выход также обозначается кружком.

Опрокидывание триггера по схеме рис. 5.4, а производится потенциалом «ноль», прикладываемым ко входу $\bar{S}$ или $\bar{R}$. Поэтому на условном обозначении рис. 5.4, б эти входы помечены кружками.

Простейшие триггеры в тех или иных сочетаниях входят во все типы более сложных триггеров. В частности, тактируемые импульсом триггеры состоят обычно из простейшего триггера и входной логической цепи. В качестве примера на рис. 5.4, в и д показаны схемы SR - и D -триггеров, тактируемых импульсом.

Как видно из рис. 5.4, в, для построения тактируемого SR -триггера в данном случае потребовалось добавить к простейшему триггеру две входные ячейки И—НЕ. Если обозначить буквами s и r устанавливающие сигнала-

лы простейшего триггера, входящего в эту цепь, то для функций, реализуемых входными ячейками, можно записать следующие выражения: $\bar{s} = \bar{S}\bar{C}$, $\bar{r} = \bar{R}\bar{C}$, откуда получаем $s = SC$ и $r = RC$. Таким образом, если $C = 0$, устанавливающие сигналы s и r также равны нулю. И только при наличии разрешающего потенциала $C = 1$ на тактовом входе сигналы, прикладываемые ко входам S и R , могут изменить состояние триггера.

D -триггер, показанный на рис. 5.4, δ , точно так же устанавливается в состояние, соответствующее сигналу на входе D , только тогда, когда $C = 1$.

Условные обозначения триггеров по схемам рис. 5.4, ϵ и δ приведены на рис. 5.4, $г$ и $е$.

Триггеры, тактируемые фронтом, могут быть построены по-разному. Один из широко применяемых при этом приемов — это построение двухступенчатого триггера на основе двух триггеров, тактируемых импульсом. Реализованная таким путем схема тактируемого фронтом D -триггера показана на рис. 5.5, a .

Как видим, здесь управляющий вход D_2 D -триггера второй ступени соединен с прямым выходом триггера первой ступени Q_1 . Тактовый сигнал подается одновременно на обе ступени, но в триггере второй ступени тактовый вход — инверсный. Благодаря этому при любом сигнале на тактовом входе ($C = 0$ или $C = 1$) один из двух триггеров не реагирует на сигнал, поступающий на его управляющий вход. Вследствие этого как при $C = 0$, так и при $C = 1$ изменение сигнала на входе D не приведет к непосредственному изменению выходного сигнала Q двухступенчатого триггера. И только в тот момент, когда потенциал C переходит из 1 в 0, возможно изменение выходного сигнала Q .

Действительно, при $C = 1$ триггер первой ступени воспринимает информацию со входа D . Когда же C становится равным нулю, триггер второй ступени устанавли-

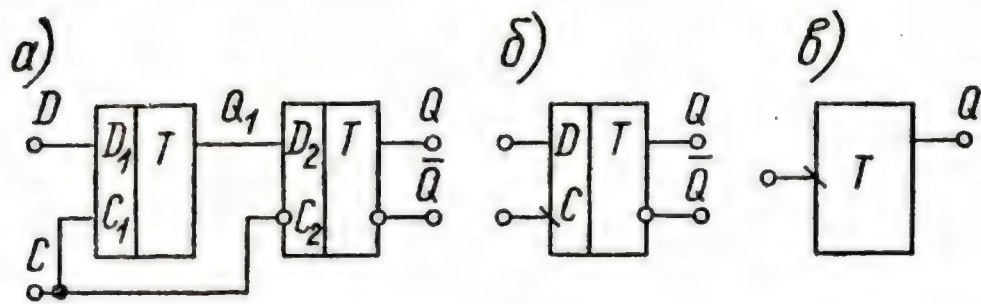


Рис. 5.5. Принцип построения (a) и обозначения ($б$ и $в$) триггеров, тактируемых фронтом

вается в состояние, соответствующее выходному сигналу триггера первой ступени.

Условное обозначение тактируемого фронтом 1/0 D -триггера показано на рис. 5.5, б.

Если вход D такого триггера соединить с его же инверсным выходом ($D = \bar{Q}$), то каждый перепад 1/0 на его тактовом входе будет приводить к переходу триггера в противоположное состояние. Когда, например, триггер устанавливается в состояние $Q_n = 1$, то на его входе D появляется сигнал $D_n = \bar{Q}_n = 0$. Поэтому очередной тактовый импульс переводит триггер в новое состояние $Q_{n+1} = D_n = 0$ и т. д. Таким образом мы на основе D -триггера построили T -триггер.

Условное обозначение подобного T -триггера показано на рис. 5.5, в.

JK -триггер также может быть выполнен по двухступенчатой структуре, если установить соответствующие логические цепи на входе триггера первой ступени (рис. 5.6, а). В данном случае $S_1 = J\bar{Q}$ и $R_1 = KQ$. Если $J = 1$ и $K = 0$, то при $Q = 0$ получим $S_1 = 1$, и по окончании первого тактового импульса триггер установится в единицу ($Q = 1$). При $J = 1$, $K = 0$ и $Q = 1$ оба входных сигнала триггера первой ступени S_1 и R_1 будут равны нулю и соответственно весь двухступенчатый триггер не будет изменять своего состояния при приходе тактовых импульсов. Таким образом, сигнал «единица» на входе J (при $K = 0$) устанавливает триггер в единицу, если тот

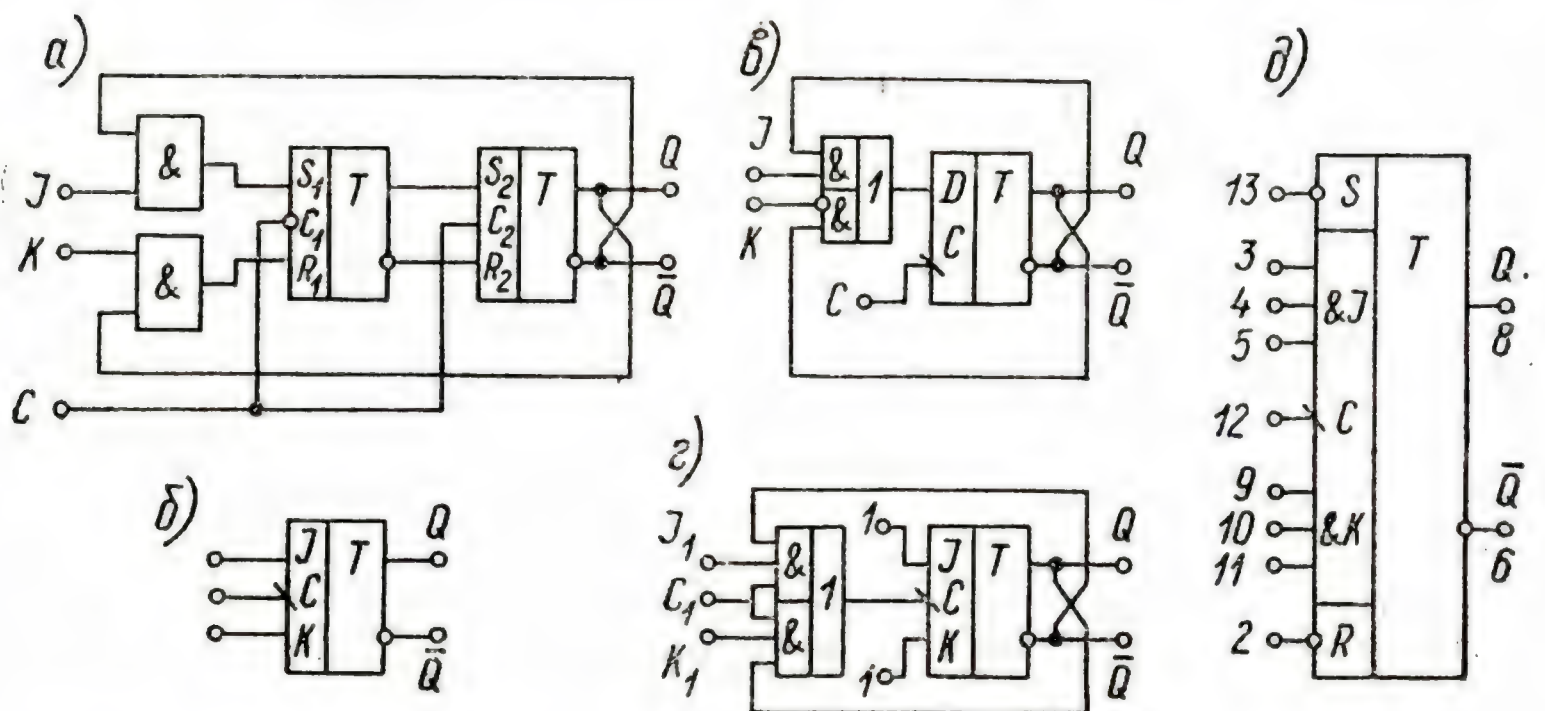


Рис. 5.6. Принципы построения (а, в, г) и обозначения (б, д) JK -триггеров

был в нуле, или не изменяет состояния триггера, если он уже находится в единице. Подобным же образом по отношению к состоянию $Q=0$ действует сигнал «единица» на входе K при $J=0$.

Если же $J=K=1$, то получим $S_1=1$, $R_1=0$ при $Q=0$ или $S_1=0$, $R_1=1$ при $Q=1$. Вследствие этого единица на обоих управляющих входах триггера (J и K) приведет к переходу триггера в противоположное состояние при соответствующем фронте сигнала на тактовом входе.

Условное обозначение JK -триггера показано на рис. 5.6, б. Для построения JK -триггера может быть использован тактируемый фронтом D -триггер (рис. 5.6, в). Здесь получаем соотношение $D=J\bar{Q}+\bar{K}Q$, которое обеспечивает функционирование структуры в целом как JK -триггера.

Принцип построения универсального JK -триггера, который может работать как по перепадам на тактовом входе, так и по перепадам на входах J и K , иллюстрирует рис. 5.6, г. В данном случае устройство содержит тактируемый JK -триггер и ячейку И—ИЛИ. Если приписать обозначения входов универсального триггера индексы 1, то для схемы рис. 5.6, г можем записать $C=C_1(J_1\bar{Q}+K_1Q)$. Отсюда видим, что при тактированной работе соответствующий фронт на входе C тактируемого JK -триггера будет совпадать с таким же фронтом на входе C_1 . Если же установить $C_1=1$, то фронты, опрокидывающие триггер, будут определяться перепадами на входах J_1 и K_1 . При этом нетрудно убедиться, что опрокидывание триггера будет производиться в соответствии с правилами работы JK -триггера. Универсальные JK -триггеры весьма удобны для построения различных логических узлов, как с синхронной, так и с асинхронной передачей информации.

Практические микросхемы триггеров обычно содержат различные вспомогательные входы. В качестве примера на рис. 5.6, д показана схема триггера К155ТВ1. Здесь кроме тактируемых входов J и K имеются также нетактируемые инверсные входы S и R . Для того чтобы упростить построение счетчиков, в этих триггерах предусмотрено по три входа J и K , объединенных посредством ячеек И ($J=J_1J_2J_3$, $K=K_1K_2K_3$).

5.6. ПРИМЕНЕНИЕ ЦИФРОВЫХ ИС В ИМПУЛЬСНЫХ ЦЕПЯХ

Непосредственное назначение цифровых ИС — выполнять те или иные логические функции. Однако реальные цифровые и аналого-цифровые электронные устройства содержат, как правило, вспомогательные импульсные узлы — генераторы и формирователи импульсов. Эти импульсные узлы могут строиться по традиционным схемам на основе дискретных электронных элементов (транзисторов, диодов и т. д.). Могут также использоваться специальные интегральные схемы генераторов и формирователей импульсов, которые входят в некоторые серии цифровых ИС. Вместе с тем очень часто такие узлы реализуются на основе стандартных цифровых ИС.

Генераторы импульсов. При построении генераторов типа мультивибраторов на основе цифровых ИС используются усилительные свойства инверторов. Чтобы обеспечить возникновение и существование устойчивых автоколебаний, следует исходно вывести инверторы по постоянному току на линейный участок передаточной характеристики — участок между уровнями «ноль» и «единица», где инверторы работают как инвертирующие усилители входного сигнала. После этого остается ввести в устройство положительную обратную связь с помощью одного или двух конденсаторов.

На рис. 5.7 показаны схемы построенных таким образом мультивибраторов. Стабилизация режимов инверторов по постоянному току обеспечивается в данном слу-

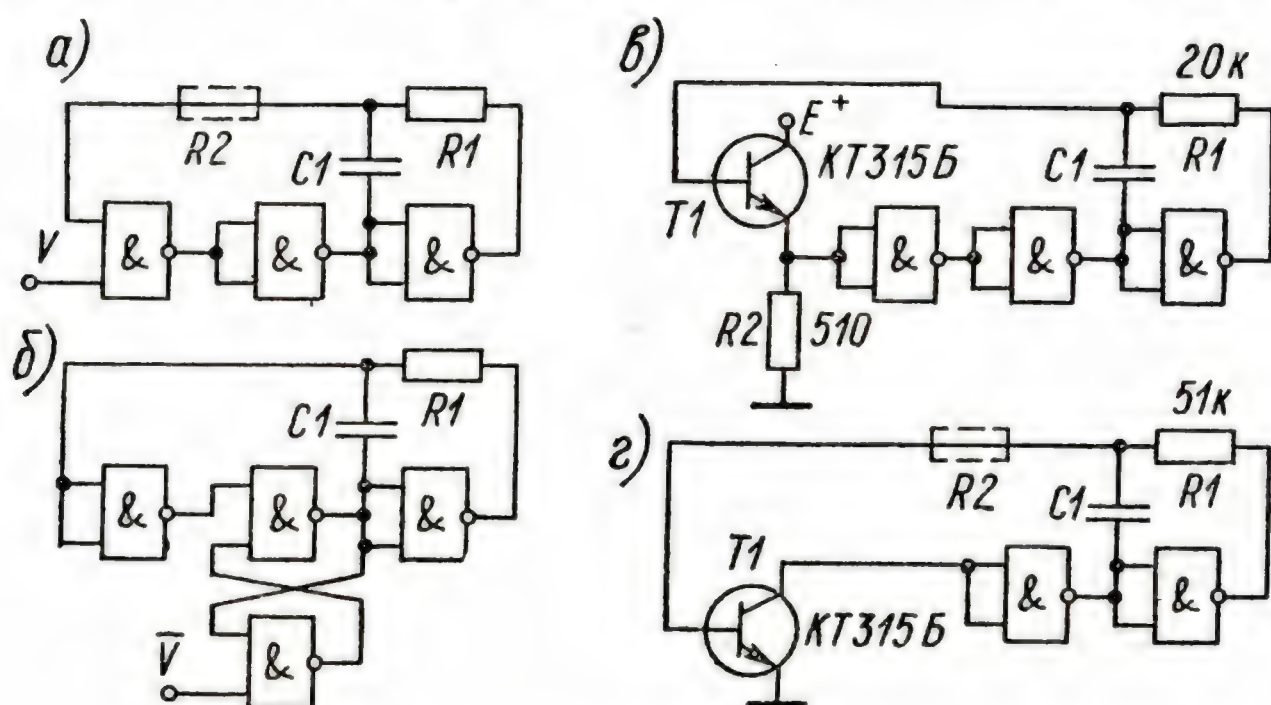


Рис. 5.7. Схемы мультивибраторов на основе логических инверторов

чае за счет общей обратной связи через резистор R_1 , охватывающий три последовательно включенных инвертора. Положительная обратная связь реализуется за счет конденсатора C_1 . Вход V в мультивибраторах рис. 5.7, а и б используется для того, чтобы прекращать генерацию импульсов. Для этого в устройстве рис. 5.7, а следует подать на вход V сигнал «нуль», а в устройстве рис. 5.7, б — «единицу». Отличительной особенностью схемы рис. 5.7, б [2] является то, что при подаче сигнала «единица» на вход $\bar{V}$ этот мультивибратор заканчивает работу не мгновенно, а только после формирования очередного полного импульса.

Период T импульсов, вырабатываемых мультивибратором, определяется в первом приближении постоянной времени $\tau = R_1 C_1$ ($T = a\tau$, где a обычно имеет значение $1 \div 2$). При использовании ТТЛ-инверторов (например, серии К155) сопротивление R_1 может лежать в диапазоне от нуля до 2 кОм (типичные значения 0,5—1,5 кОм); в мультивибраторах на КМОП-микросхемах рекомендуется использовать резисторы R_1 с сопротивлением от 10 кОм до 10 МОм. Если в ТТЛ-мультивибраторе резистор R_1 отсутствует ($R_1 = 0$), то период колебаний определяется задержками в срабатывании инверторов и временем перезаряда конденсатора C_1 через выходные сопротивления соответствующих инверторов. Для того чтобы уменьшить токи, протекающие при перезаряде конденсатора C_1 через защитные диоды, имеющиеся на входах интегральных КМОП-схем, в КМОП-мультивибраторе рекомендуется устанавливать последовательно со входом первого инвертора ограничивающий резистор (R_2 на схеме рис. 5.7, а). Обычно выбирают $R_2 = R_1$.

Относительно большие входные токи ТТЛ-инверторов препятствуют увеличению сопротивления резистора обратной связи R_1 . Поэтому для получения низкочастотных импульсов приходится применять большие емкости C_1 . Для снижения емкости можно дополнить входной инвертор мультивибратора эмиттерным повторителем, как это показано на рис. 5.7, в. Сопротивление резистора R_1 в данном случае может быть увеличено до 10—20 кОм. Еще один вариант схемы, позволяющий увеличить сопротивление R_1 , показан на рис. 5.7, г. Здесь транзистор T_1 работает в режиме усилителя с общим эмиттером и используется вместо первого инвертора мультивибратора. В такой схеме R_1 может достигать 50—80 кОм. Последо-

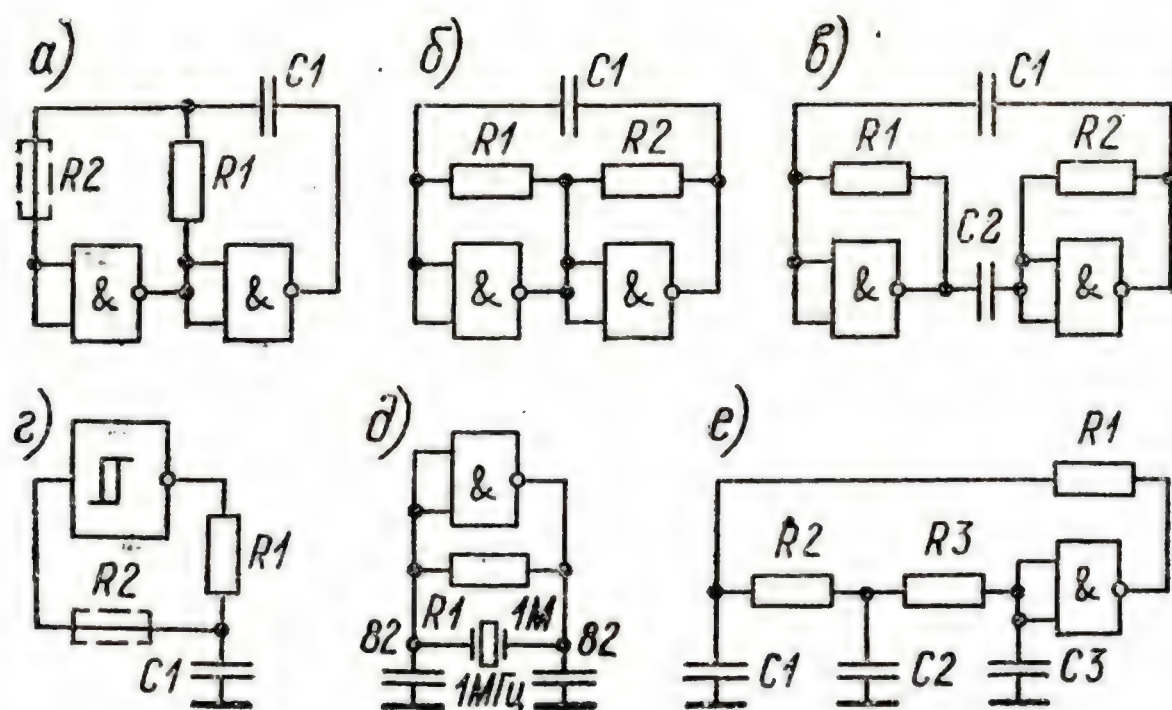


Рис. 5.8. Схемы генераторов импульсов на основе логических инверторов

вательно с конденсатором $C1$ или входом транзистора иногда включают резистор ($R2$ на рис. 5.7, $г$). Этот резистор увеличивает период колебаний и уменьшает различие в длительности импульса и паузы, вызванное непостоянством входного сопротивления транзистора.

В рассмотренных мультивибраторах (рис. 5.7) в качестве инверторов применены ячейки И с объединенными входами. Естественно, что здесь могут использоваться и одновходовые инверторы, а также ячейки ИЛИ с объединенными входами.

Генераторы импульсов могут быть построены также на двух или даже на одном инверторе (рис. 5.8). В мультивибраторе по схеме рис. 5.8, $а$ резистор $R1$ выводит в усилительный режим первый инвертор, а выходное напряжение этого инвертора должно удерживать в режиме усиления второй инвертор. В этом случае положительная обратная связь через конденсатор $C1$ вызовет мягкое (не нуждающееся в первоначальном толчке) самовозбуждение автоколебательного релаксационного процесса. Поскольку второй инвертор не охвачен обратной связью по постоянному току, то устройство оказывается более критичным по отношению к сопротивлению $R1$, чем мультивибраторы на трех инверторах. При использовании ТТЛ-инверторов обычно $R1 = 0,2 \div 2$ кОм. Если же применяются КМОП-инверторы, это сопротивление может изменяться от нескольких десятков килоом до нескольких мегаом. Для того чтобы повысить устойчивость ре-

жима второго инвертора по постоянному току, в него также может быть введена резистивная обратная связь (рис. 5.8, б и в). Как и в мультивибраторах на трех инверторах, здесь один из ТТЛ-инверторов может быть заменен транзистором (подобно схеме рис. 5.7, г), что позволяет увеличить постоянную времени RC -цепи за счет увеличения сопротивления.

Удобно строить мультивибратор на основе триггера Шмитта (рис. 5.8, г). В тех случаях, когда используются КМОП-микросхемы, целесообразно защищать их входные диоды от перегрузки током разряда конденсатора $C1$ с помощью ограничивающих резисторов ($R2$ на рис. 5.8, а и г).

В генераторах импульсов на цифровых ИС могут использоваться схемы, характерные для гармонических генераторов. Именно так построены генераторы на КМОП-инверторах, схемы которых показаны на рис. 5.8, д и е.

Мультивибраторы с кварцевой стабилизацией чистоты выполняются обычно путем включения кварцевого резонатора на место времязадающей емкости мультивибратора. Для этой же цели могут использоваться и специальные схемы, подобные показанной на рис. 5.8, д. В низкочастотных кварцевых генераторах (10—100 кГц) рекомендуется входы инверторов соединять с землей с помощью небольших емкостей, устраняющих паразитную высокочастотную генерацию.

Формирователи напряжения прямоугольной формы типа триггера Шмитта применяются для получения из произвольного входного сигнала выходного сигнала, принимающего только два стандартных уровня — 0 и 1. Возможные схемы таких формирователей показаны на рис. 5.9.

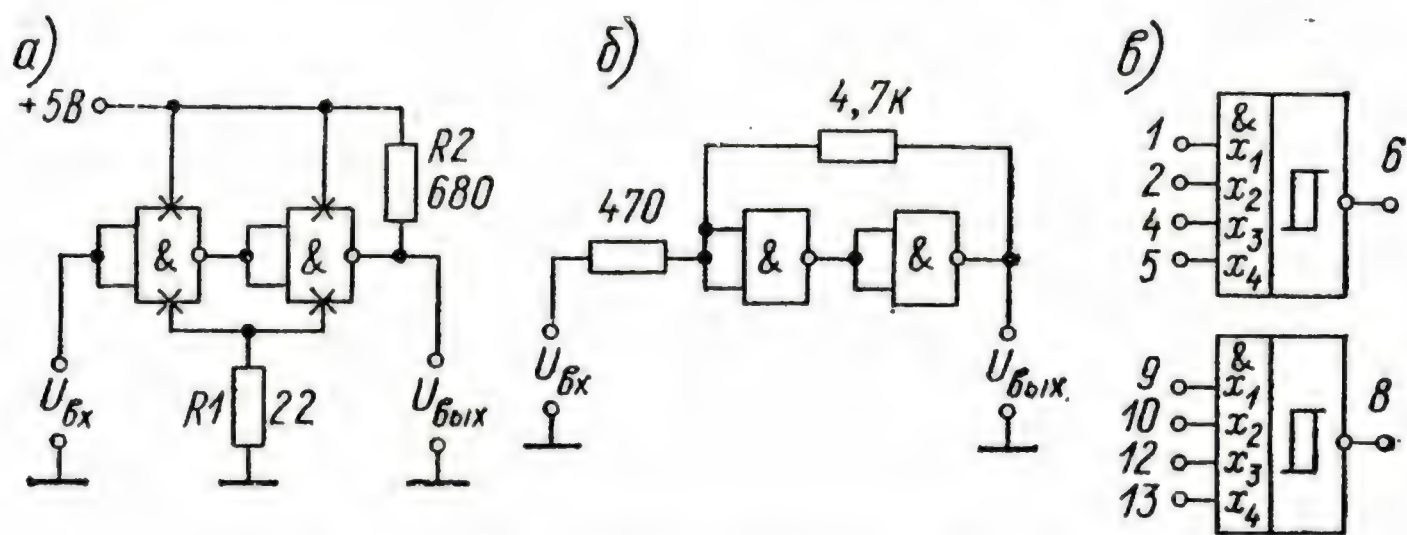


Рис. 5.9. Схемы триггеров Шмитта

На рис. 5.9, а показана схема триггера Шмитта, в котором применены инверторы, входящие в серию логических транзисторно-транзисторных интегральных схем (например, в серию К155). Положительная обратная связь между инверторами обеспечивается за счет резистора $R1$ сопротивлением 22 Ом, включенного в цепь питания, в провод, соединяющий ИС с заземленным зажимом источника питания. Для увеличения влияния цепи обратной связи ток через второй инвертор увеличивается путем включения навесного резистора $R2$ между его выходом и положительным зажимом источника питания. Подобный формирователь на ИС типа К155ЛА3 удовлетворительно работает до частоты порядка единиц мегагерц при подаче на вход синусоидального напряжения амплитудой 0,5—0,7 В.

В формирователе, показанном на рис. 5.9, б, положительная обратная связь вводится путем включения резистора между выходом второго инвертора и входом первого. Входное напряжение в этом формирователе подается через дополнительный резистор (470 Ом), сопротивление которого также влияет на глубину положительной обратной связи. Увеличение сопротивления этого резистора увеличивает коэффициент положительной обратной связи и уменьшает чувствительность формирователя к входному напряжению.

В качестве формирователей сигналов со стандартными уровнями могут также использоваться D -триггеры. Например, если в триггере по схеме рис. 5.4, д на вход C подать постоянный потенциал 1, а на вход D — входной сигнал, то с выходов триггера мы получим напряжения, принимающие уровни 0 и 1.

Удобны в применении специальные интегральные схемы формирователей. Подобные формирователи входят в частности, в серию К155: это ИС К155ТЛ1, К155ТЛ2, К155ТЛ3. Микросхема К155ТЛ1 (рис. 5.9, в), в частности, содержит два триггера Шмитта с четырехвходовыми ячейками И на входе. Ширина петли гистерезиса триггеров равна 0,4—0,8 В. Входное напряжение (допускаемые значения от —1,5 до 5,5 В) подается на один из входов ячейки И (x_1 — x_4), а на остальные входы подается потенциал 1. Если хотя бы на один вход подан потенциал 0, то на выходе триггера Шмитта устанавливается сигнал 1.

Формирователи импульсов заданной длительности (одновибраторы) обеспечивают получение выходных им-

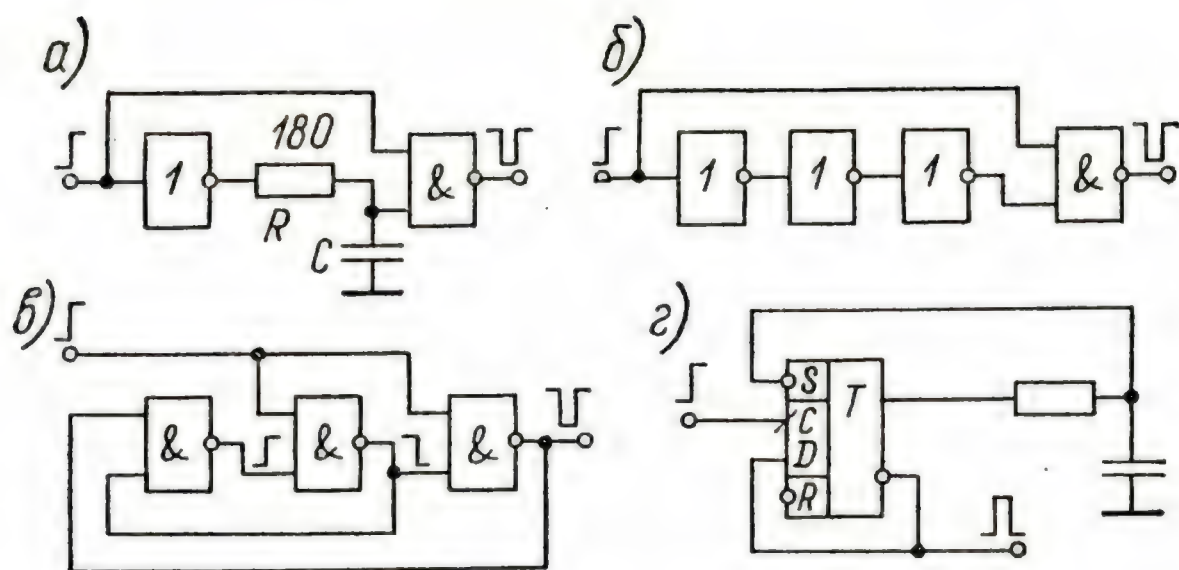


Рис. 5.10. Схемы одновибраторов на цифровых ИС

пульсов при соответствующем перепаде входного сигнала.

Некоторые варианты схем одновибраторов, построенных на цифровых ИС, показаны на рис. 5.10.

В одновибраторе по схеме рис. 5.10, а на входы второго инвертора поданы взаимно инверсные сигналы со входа и выхода первого инвертора, поэтому в статическом режиме сигнал на выходе устройства всегда равен единице. Сигнал «ноль» на выходе второго инвертора появляется только в том случае, когда сигнал на входе первого инвертора переходит из нуля в единицу. При этом пока происходит переключение первого инвертора, на оба входа второго будет подан сигнал «единица». Длительность выходного импульса формирователя можно увеличивать, увеличивая время переключения первого инвертора присоединением к его выходу RC -цепи (рис. 5.10, а).

Длительность выходного импульса одновибратора можно также увеличивать, включая несколько инверторов между входом устройства и выходным инвертором (рис. 5.10, б). Необходимо только помнить, что число этих инверторов должно быть нечетным.

Еще одна схема формирователя показана на рис. 5.10, в. В данном случае перепад нуль — единица на входе приводит к появлению на выходе отрицательного импульса, длительность которого равна утроенной средней задержке распространения сигнала, характерной для примененных инверторов.

Более крутые фронты выходного импульса обеспечивает одновибратор на основе тактируемого фронтом триггера (рис. 5.10, г). Перепад 0/1 на тактовом входе триггера

гера устанавливает его в состояние 0. По истечении времени, необходимого для разряда конденсатора, на выходе RC -цепи, подключенной к триггеру, также появляется сигнал 0. Этот сигнал, воздействуя на установочный вход триггера $\bar{S}$, возвращает его в состояние 1.

Одновибраторы выпускаются также в виде готовых ИС. Примером может служить ИС К155АГ1. Эта микросхема содержит одновибратор, запускаемый перепадом 0/1. На запуск подается логическая функция трех входных сигналов $\overline{x_3 x_4 x_5}$, где цифровые индексы указывают номера выводов микросхемы. С выхода Q_6 снимается выходной импульс 0/1/0 (инверсный сигнал $\bar{Q}_1$). Длительность импульса задается внешней RC -цепью: $\tau \approx \approx 0,7 RC$, где R — сопротивление резистора ($R = 1,4 \div \div 30$ кОм), включаемого между выводами микросхемы 9 и 11, а C — емкость конденсатора ($C = 0 \div 1000$ мкФ), присоединяемого к выводам 10 и 11.

Формирователи импульсов от механических контактов. При проектировании цифровых устройств довольно часто возникает задача формирования четкого перехода (0/1 или 1/0) или короткого импульса при срабатывании реле или другого механического переключателя. Специфика такого переключателя состоит в том, что его срабатывание сопровождается обычно дребезгом контактов (многократным переходом в течение короткого времени от замкнутого состояния к разомкнутому и обратно). Это может привести к формированию пачки импульсов вместо желаемого одиночного импульса или перепада потенциала. На рис. 5.11 показаны примеры схем формирователей, устраняющих это нежелательное явление.

Формирователь рис. 5.11, а состоит из триггера Шмитта, на входе которого включен фильтр нижних частот ($R2, C$). При замыкании переключателя напряжение на входе фильтра падает до нуля. Возникающие в процес-

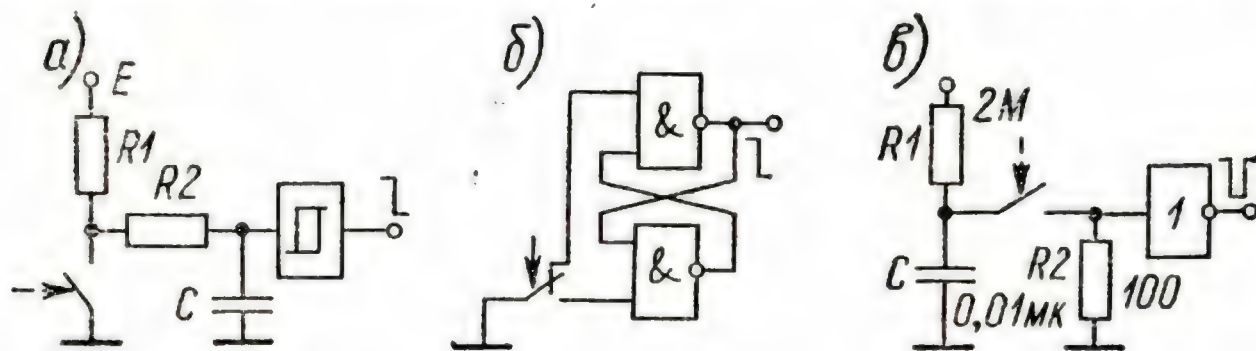


Рис. 5.11. Схемы формирователей импульсов с запуском от механических контактов

се переключения, вызванные дребезгом кратковременные импульсы сглаживаются фильтром. Постоянная времени фильтра подбирается так, чтобы амплитуда пульсаций сигнала на его выходе была меньше ширины петли гистерезиса триггера Шмитта. Входное сопротивление последнего должно быть достаточно большим в сравнении с выходным сопротивлением фильтра. Возможно применение рассматриваемого формирователя (рис. 5.11, а) без резистора $R2$. Благодаря малому сопротивлению замкнутого механического контакта первое же его срабатывание приводит к разряду конденсатора. Последующие же размыкания контакта, вызванные дребезгом, практически не увеличат напряжение на конденсаторе вследствие относительно большой постоянной времени его заряда.

Формирователь, схема которого показана на рис. 5.11, б, представляет собой элементарный триггер на ячейках НЕ—И. Сигнал «нуль», прикладываемый с помощью переключателя к одному из входов этого триггера, опрокидывает его. Причем при каждом срабатывании переключателя триггер реагирует на первое же замыкание соответствующей контактной пары и последующая вибрация уже не изменяет его состояния.

Получить относительно большую постоянную времени перезаряда конденсатора при малой его емкости позволяет схема, приведенная на рис. 5.11, в. При замыкании переключателя конденсатор C быстро разряжается через резистор $R2$. В отличие от рассмотренных выше формирователей здесь на выходе вырабатывается не перепад сигнала, а импульс.

Еще один метод формирования одиночного импульса при срабатывании механических контактов — это применение одновибратора. Первый перепад входного напряжения приводит к срабатыванию одновибратора. Длительность импульса одновибратора устанавливается большей, чем возможное время дребезга контактов. В этом случае одновибратор не реагирует на изменения входного сигнала, вызванные дребезгом.

РЕГИСТРЫ, СЧЕТЧИКИ И УЗЛЫ НА ИХ ОСНОВЕ

6.1. РЕГИСТРЫ СДВИГА И КОЛЬЦЕВЫЕ СЧЕТЧИКИ

Регистры сдвига широко применяются в цифровой вычислительной технике для преобразования последовательного кода в параллельный или параллельного в последовательный, а также при построении арифметических устройств. Составляется регистр сдвига из соединенных последовательно триггеров, в которые записываются разряды обрабатываемого кода. При наличии разрешающих сигналов импульс, приходящий на тактовый вход регистра, вызывает перемещение записанной информации на один разряд влево или вправо.

Схемотехнику регистров сдвига рассмотрим на примере регистра К155ИР1, упрощенная функциональная схема и условное обозначение которого показаны на рис. 6.1. Этот регистр содержит четыре тактируемых фронтом D -триггера, соединенных последовательно с помощью ячеек И—ИЛИ. Если на вход V (вывод 6) регистра подан потенциал «ноль», то выход каждого предыдущего триггера оказывается соединенным через ячейку И—ИЛИ со входом D последующего. При этом импульсы, приходящие на тактовый вход C_2 , будут каждый раз устанавливать последующий триггер в состояние, в котором до этого находился предыдущий. Таким образом осуществляется сдвиг информации вправо. Вход I регистра, связанный со входом D первого триггера, служит для приема информации в виде последовательного кода. С каждым тактовым импульсом на этот вход должен подаваться код нового разряда входной информации. После приема

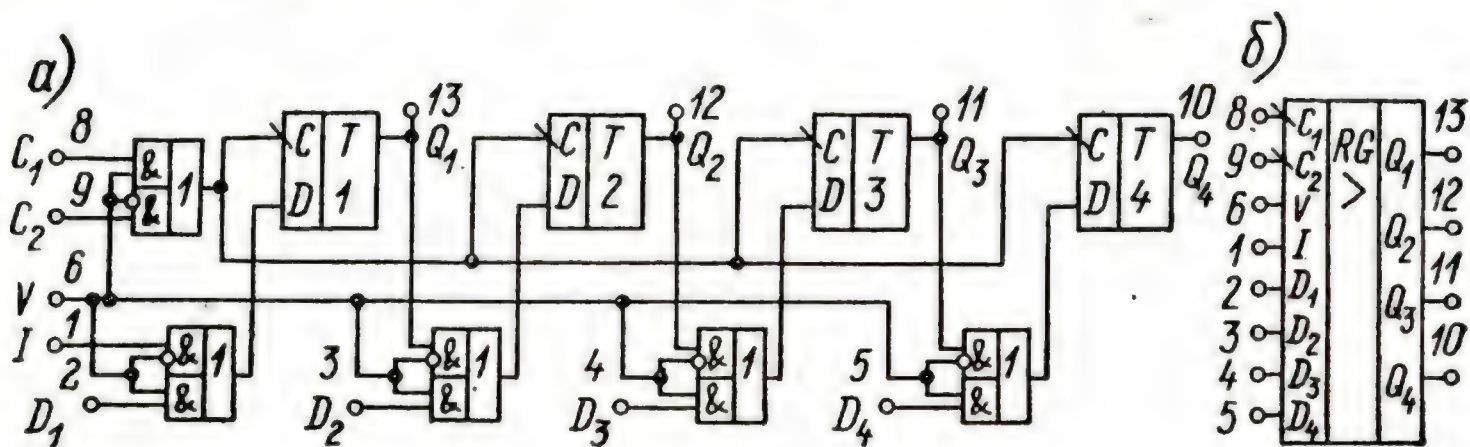


Рис. 6.1. Схема (а) и обозначение (б) регистра сдвига К155ИР1

четырёх разрядов последовательного кода соответствующий параллельный код может быть получен с выходов триггеров $Q_1—Q_4$. Запись параллельного кода в регистр идет по входам $D_1—D_4$ при подаче потенциала «1» на вход V и тактового импульса на вход C_1 . Устанавливая затем $V=0$ и подавая тактовые импульсы на вход C_2 , мы обеспечим сдвиг записанного кода. При этом с выхода Q_4 последнего триггера снимается последовательный выходной код.

Иногда требуется производить в регистре сдвиг информации как вправо, так и влево. В рассматриваемом устройстве (рис. 6.1) такая возможность появляется, если попарно соединить выходы Q_4 и D_3 , Q_3 и D_2 , Q_2 и D_1 . Вход V в этом случае будет играть роль переключателя направления сдвига: если $V=1$, то тактовые импульсы $C1$ сдвигают информацию влево, а вход D_4 служит для приема последовательного кода; если же $V=0$, то, как указывалось выше, импульсы $C2$ будут сдвигать информацию вправо.

Существуют микросхемы регистров, в которых предусмотрены внутренние соединения, необходимые для сдвига информации как вправо, так и влево. Принцип построения подобного восьмиразрядного регистра типа К155ИР13 поясняется схемой на рис. 6.2, а. Здесь ячейки И—ИЛИ, соединяющие друг с другом триггеры, представляют собой коммутаторы (мультиплексоры) трех логических сигналов. Если $\overline{VR}=0$ и $\overline{VL}=1$, то на вход D данного триггера подается сигнал с выхода предыдущего триггера. Если $\overline{VR}=1$ и $\overline{VL}=0$, то на этот вход подается сигнал с выхода последующего триггера. Если, наконец $\overline{VR}=1$ и $\overline{VL}=1$, то вход D триггера соединяется с соответствующим входом записи параллельного кода (из числа $D_1—D_8$). Запись кода при $\overline{VR}=1$, $\overline{VL}=1$ и сдвиг информации вправо

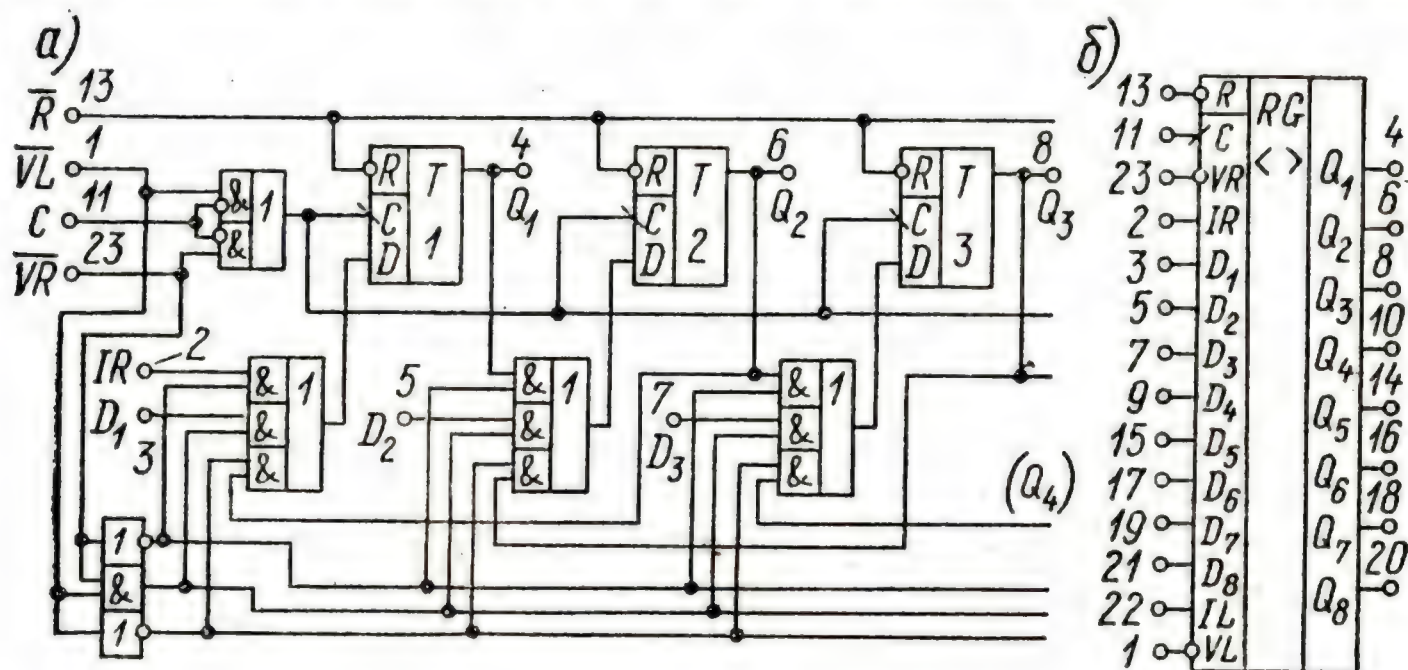


Рис. 6.2. Схема (а) и обозначение (б) регистра сдвига К155ИР13

($\overline{VR}=0$, $\overline{VL}=1$) или влево ($\overline{VR}=1$, $\overline{VL}=0$) осуществляется тактовыми импульсами C . Если $\overline{VR}=0$ и $\overline{VL}=0$, то тактовые импульсы на входы триггеров не проходят и триггеры сохраняют состояния, в которые они были установлены ранее. Сброс в «нуль» всех триггеров регистра осуществляется при подаче потенциала «нуль» на вход $\bar{R}$ (вывод 13) микросхемы вне зависимости от сигналов, приложенных в это время к другим ее входам. Условное обозначение регистра К155ИР13 показано на рис. 6.2, б.

Кольцевые счетчики — это замкнутые «в кольцо» регистры сдвига, состояния триггеров в которых изменяются под воздействием входных сдвигающих импульсов. В простейшем случае по кольцу циркулирует одна кодовая единица, так что коэффициент пересчета счетчика равен числу входящих в него триггеров.

Схема подобного кольцевого счетчика, построенного на рассмотренном выше регистре К155ИР1, показана на рис. 6.3, а. Выход Q_4 последнего триггера соединен со входом регистра I , благодаря чему и образуется кольцевое соединение триггеров. Начальная установка триггеров счетчика производится при $V=1$ подачей импульса на вход C_1 . Поскольку на вход D_1 подан потенциал 1, а на входы $D_2—D_4$ — потенциал 0, то при этом первый триггер установится в 1, а остальные в 0. Счетный режим в данном случае реализуется при $V=0$ и подаче входных импульсов на вход C_2 . В этом случае триггеры последовательно принимают состояния 1000, 0100, 0010, 0001 и далее цикл снова повторяется. Таким образом, после прихода четырех входных импульсов счетчик возвращается в исходное состояние. Это и означает, что коэффициент пересчета счетчика равен четырем. Для увеличения коэффициента пересчета можно увеличивать число разрядов в кольце или соединять счетчики последо-

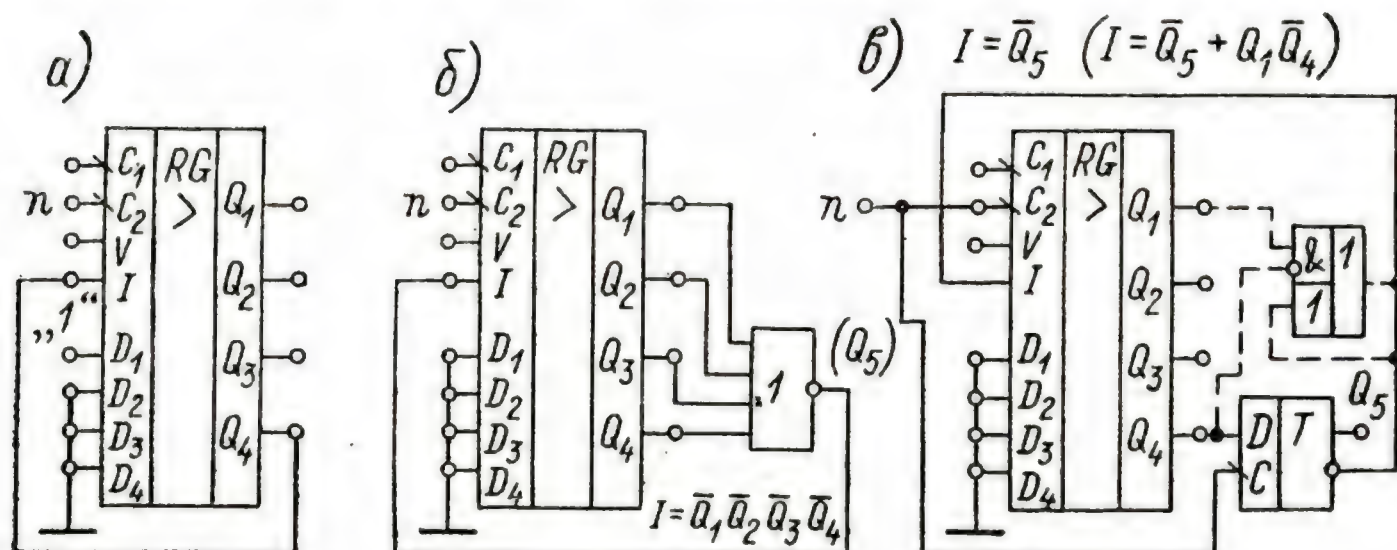


Рис. 6.3. Схемы кольцевых счетчиков

вательно. В частности, счетчик на 10 может быть получен путем последовательного соединения одного счетного триггера и кольцевого счетчика на 5.

Неприятной особенностью подобных кольцевых счетчиков является то, что сбои, вызванные лишними или недостающими кодовыми единицами в кольце, несамоустраняемы. Действительно, если, например, под воздействием импульса помехи триггер, находившийся в состоянии «1», перейдет в «0», то все триггеры в кольце окажутся в нулевом состоянии и счетные импульсы не будут изменять состояния счетчика. Подобные сбои могут быть устранены только повторной начальной установкой триггеров счетчика.

Одним из методов борьбы с подобными сбоями является введение в счетчик логической цепи, разрешающей запись единицы в первый триггер только тогда, когда все остальные триггеры находятся в нуле (рис. 6.3, б). Все то время, пока хотя бы один триггер регистра находится в единице, на выходе цепи ИЛИ—НЕ будет существовать потенциал «нуль». Когда под воздействием счетных импульсов все триггеры установятся в нуль, на выходе этой цепи появится единица. Очередной тактовый импульс установит в единицу первый триггер, и таким образом снова начнется цикл продвижения единицы по разрядам регистра. Подобный кольцевой счетчик имеет коэффициент пересчета на единицу больше числа разрядов используемого регистра. В частности, в счетчике рис. 6.3, б коэффициент пересчета равен пяти. С выхода ячейки ИЛИ—НЕ в данном случае можно снимать сигнал, как бы соответствующий пятому триггеру в кольце (Q_5).

Заметим, что если в схеме рис. 6.3, б использовать вместо ячейки ИЛИ—НЕ ячейку И—НЕ, то счетчик также будет иметь коэффициент пересчета пять, но по кольцу будет циркулировать не единица, а нуль.

Счетчик Джонсона. Так часто называют кольцевой счетчик, который тоже строится на основе замкнутого регистра сдвига, но с одной перекрестной (инверсной) связью. На рис. 6.3, в показана схема построенного таким путем счетчика, имеющего коэффициент пересчета 10. Здесь регистр сдвига K155IP1 дополнен *D*-триггером. Вход *D*-триггера соединен с выходом четвертого разряда регистра, а на информационный вход *I* регистра подан сигнал не с прямого, а с инверсного выхода

этого триггера. За счет этого и реализуется перекрестная связь в кольце.

В отличие от простейших кольцевых счетчиков счетчик Джонсона имеет коэффициент пересчета вдвое больший числа составляющих его триггеров. В частности, счетчик рис. 6.3, в под воздействием счетных импульсов n последовательно проходит следующие состояния:

n	Q_1	Q_2	Q_3	Q_4	Q_5	n	Q_1	Q_2	Q_3	Q_4	Q_5
0	0	0	0	0	0	5	1	1	1	1	1
1	1	0	0	0	0	6	0	1	1	1	1
2	1	1	0	0	0	7	0	0	1	1	1
3	1	1	1	0	0	8	0	0	0	1	1
4	1	1	1	1	0	9	0	0	0	0	1

Как видим, при счете сначала от первого разряда до последнего распространяется волна единиц, а затем волна нулей.

В счетчике Джонсона, как и в других кольцевых счетчиках, возможны сбои в виде лишних волн нулей или единиц. Для предотвращения их в десятичном счетчике простая цепь связи инверсного выхода последнего и входа первого разряда $I = \bar{Q}_5$ может быть заменена логической ячейкой, реализующей функцию $I = Q_1\bar{Q}_4 + \bar{Q}_5$. Связи, соответствующие этой ячейке, показаны штриховыми линиями на рис. 6.3, в. Подобная ячейка обеспечивает переход счетчика под воздействием входных импульсов из любой запрещенной комбинации в одну из разрешенных.

На основе регистра с одной перекрестной связью может быть построен счетчик с любым четным коэффициентом пересчета. Если же нужен нечетный коэффициент пересчета $2N-1$, то используется N -разрядный регистр сдвига, но на вход 1-го разряда подается сигнал не $\bar{Q}_N$, а $Q_N Q_{N-1}$. При этом по сравнению с обычным счетчиком Джонсона пропускается одна кодовая комбинация, полностью составленная из нулей.

Генераторы случайных чисел. Замкнутые в кольцо определенным образом регистры сдвига используются также в качестве генераторов псевдослучайных чисел. В таких генераторах кодовые комбинации следуют друг за другом как бы случайным образом. При этом число комбинаций (коэффициент пересчета счетчика) на единицу меньше числа 2^N , где N — число триггеров регистра. Под воздействием тактовых сдвигающих импульсов регистр проходит все возможные комбинации, за исключением одной, составленной из всех нулей (эта комбинация является тупиковой).

Сигнал обратной связи, подаваемый на вход D первого триггера

регистра, в таких генераторах образуется путем суммирования по модулю два нескольких выходных сигналов триггеров регистра. Операция суммирования по модулю два равнозначна операции «исключающее ИЛИ» и определяется для двух слагаемых равенством $a \oplus b = a\bar{b} + \bar{a}b$. Для регистров, содержащих число разрядов, равное определенным числам N , обратная связь содержит только одну ячейку «исключающее ИЛИ», входы которой соединены с выходом последнего N -го разряда и некоторого M -го разряда: $D_1 = Q_N \oplus Q_M$. В частности, при $N=5, 7, 9, 15, 17, 23, 25$ следует использовать соответственно $M=3, 6, 5, 14, 14, 18, 22$ [45]. Если N кратно восьми, то для формирования сигнала обратной связи придется суммировать по модулю два четыре выходных сигнала разрядов регистра: $D_1 = Q_N \oplus Q_M \oplus Q_K \oplus Q_L$. Для $N=8, 16, 24$ известны следующие группы (M, K, L) соответственно: $(4, 5, 6), (4, 13, 15), (17, 22, 23)$ [45].

6.2. ДВОИЧНЫЕ СЧЕТЧИКИ И СЧЕТЧИКИ С НЕДВОИЧНЫМИ КОЭФФИЦИЕНТАМИ ПЕРЕСЧЕТА

Двоичный асинхронный счетчик состоит из счетных триггеров, соединенных последовательно таким образом, что выход каждого триггера соединен с тактовым входом последующего. Схема и условное обозначение, показанные на рис. 6.4, а и б, соответствуют асинхронному двоичному счетчику К155ИЕ5. В этом счетчике выход первого триггера (вывод 12) и вход второго (вывод 1) не соединены друг с другом, что дает возможность при необходимости использовать отдельно первый триггер и последующий трехразрядный счетчик. Если же эти выводы соединить, то при поступлении счетных импульсов триггеры счетчика будут проходить состояния, описываемые последовательно возрастающими двоичными чис-

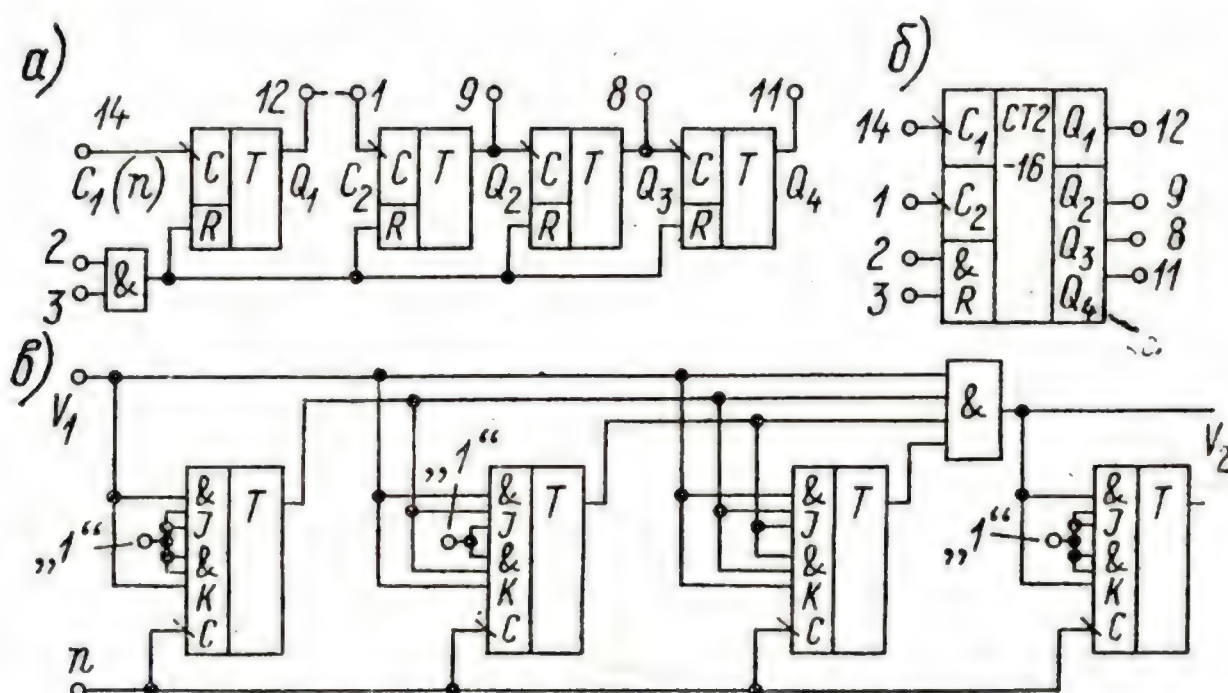


Рис. 6.4. Двоичные счетчики: асинхронный счетчик К155ИЕ5 (а) и его обозначение (б), принцип построения синхронного счетчика (в)

лами. При написании многоразрядных чисел принято старший разряд записывать слева, а младший справа, что не соответствует рис. 6.4 и некоторым последующим рисункам, где триггер младшего разряда расположен слева, а старшего — справа. Учитывая это замечание, состояние триггеров счетчика рис. 6.4, а опишем следующими кодовыми комбинациями:

n	Q_4	Q_3	Q_2	Q_1	n	Q_4	Q_3	Q_2	Q_1
0	0	0	0	0	8	1	0	0	0
1	0	0	0	1	9	1	0	0	1
2	0	0	1	0	10	1	0	1	0
3	0	0	1	1	11	1	0	1	1
4	0	1	0	0	12	1	1	0	0
5	0	1	0	1	13	1	1	0	1
6	0	1	1	0	14	1	1	1	0
7	0	1	1	1	15	1	1	1	1

Асинхронным рассматриваемый счетчик называется потому, что в тех случаях, когда с приходом очередного счетного импульса срабатывает сразу несколько триггеров, опрокидываются они не одновременно, а с некоторой задержкой относительно друг друга. Если, например, все четыре триггера в счетчике по схеме рис. 6.4, а находятся в единице, то очередной входной импульс опрокинет первый триггер, изменение потенциала на его выходе приведет к опрокидыванию второго триггера, выходной сигнал второго триггера в свою очередь опрокинет третий, а уж после этого опрокинется четвертый триггер. Отсюда следует недостаток асинхронных счетчиков — задержка в установлении соответствующего кода после прихода счетного импульса. Кроме того, последовательное срабатывание триггеров может привести к появлению коротких ложных импульсов на выходе дешифратора. Действительно, упомянутый выше переход 1111—0000 (цифра слева соответствует старшему разряду) осуществляется через кратковременные промежуточные состояния 1110—1100—1000, которые и будут выявлены дешифратором.

Двоичный синхронный счетчик отличается от асинхронного тем, что при срабатывании от входного импульса нескольких триггеров они переключаются одновременно. Это достигается благодаря тому, что счетные импульсы подаются одновременно на тактовые входы всех триггеров счетчика. При этом, естественно, счетчик должен

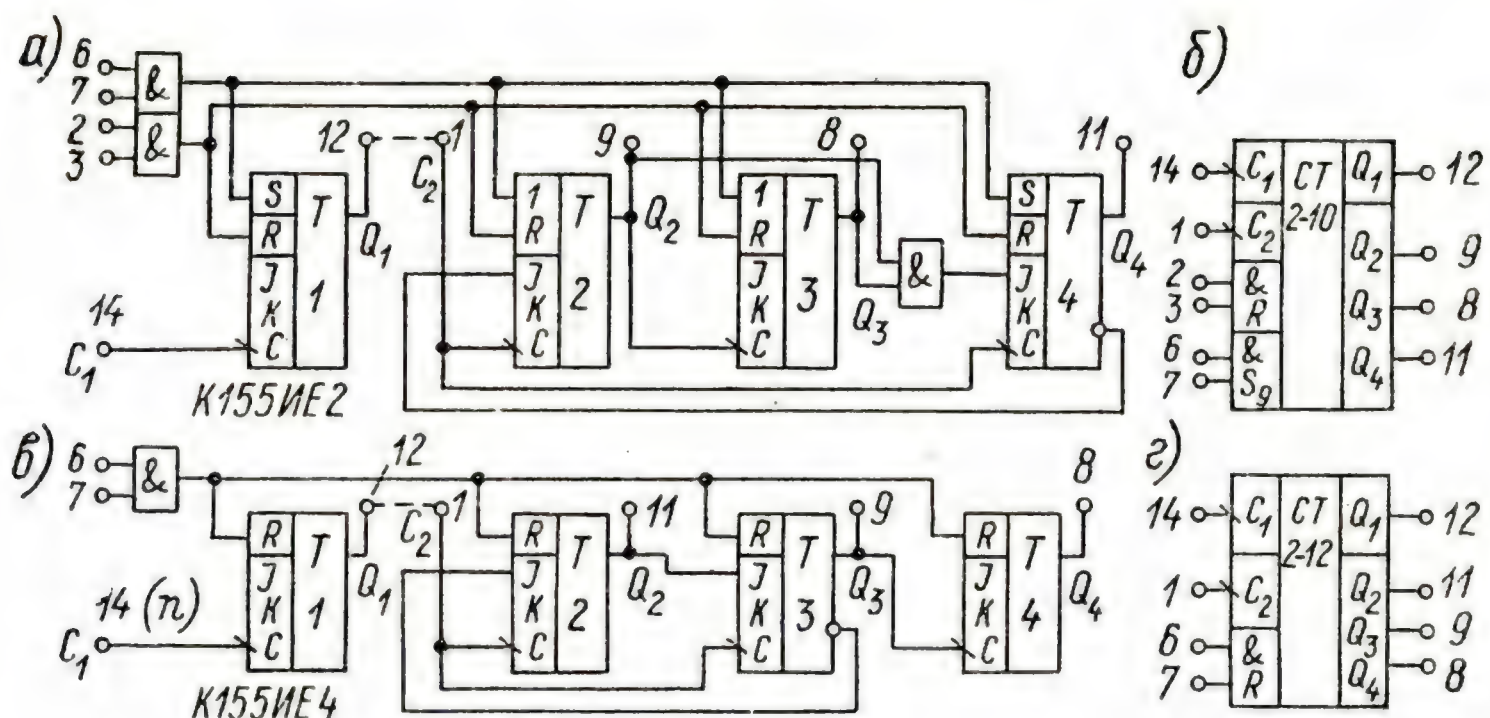


Рис. 6.5. Счетчики К155ИЕ2 с коэффициентом пересчета 10 (а) и К155ИЕ4 с коэффициентом пересчета 12 (в) и их условные обозначения (б и г)

быть построен так, чтобы каждому импульсу соответствовали срабатывания только определенных триггеров.

Пример построения синхронного счетчика на триггерах типа К155ТВ1 показан на рис. 6.4, в. В этом счетчике на входы J и K последующих триггеров подаются логические произведения сигнала разрешения счета V_1 и сигналов с прямых выходов предыдущих триггеров. Ограниченное число входов J и K у каждого триггера вынуждает включать между трехразрядными секциями счетчика ячейки И, как это показано на рис. 6.4, в.

Счетчики с недвоичными коэффициентами пересчета могут быть построены на основе двоичных путем соответствующего изменения связей между триггерами. Рис. 6.5, а показывает схему двоично-десятичного асинхронного счетчика К155ИЕ2. В этом счетчике в отличие от двоичного счетчика (рис. 6.4, а) соединения триггеров выполнены так, что первые девять счетных импульсов вызывают переходы, характерные для обычного двоичного кода, от исходной кодовой комбинации 0000 (0) до комбинации 1001 (9). Следующий счетный импульс приводит к возврату счетчика в исходное состояние 0000, т. е. реализуется недвоичный переход. Как видно из рис. 6.5, а, для осуществления этого перехода тактовый вход четвертого триггера соединен с тактовым входом второго, на вход J четвертого триггера подан сигнал Q_2Q_3 , а на вход J второго — сигнал $\bar{Q}_4$. Управляющие входы

триггеров, на которые подан постоянный сигнал «единица», на рис. 6.5, а (и далее) условно показаны никуда не присоединенными.

Счетчик К155ИЕ2 наряду с двумя входами установки в нулевое состояние имеет также два объединенных по И входа установки в состояние 1001 (9). Условное обозначение этого счетчика показано на рис. 6.5, б.

Еще один пример счетчика с недвоичным коэффициентом пересчета — счетчик К155ИЕ4, схема и условное обозначение которого показаны на рис. 6.5, в и г. Коэффициент пересчета этого счетчика равен 12. Первый и четвертый триггеры в данном случае работают в режиме деления на 2, а второй и третий образуют делитель на 3. В результате в процессе счета счетчик проходит следующие кодовые комбинации:

n	Q_4	Q_3	Q_2	Q_1	n	Q_4	Q_3	Q_2	Q_1
0	0	0	0	0	6	1	0	0	0
1	0	0	0	1	7	1	0	0	1
2	0	0	1	0	8	1	0	1	0
3	0	0	1	1	9	1	0	1	1
4	0	1	0	0	10	1	1	0	0
5	0	1	0	1	11	1	1	0	1

Как нетрудно увидеть, здесь нет характерного для обычного двоичного кода соответствия двоичного числа, обозначающего состояние счетчика, и десятичного числа, обозначающего номер входного импульса n .

Рассмотренные выше двоичные счетчики рис. 6.4 и десятичный счетчик рис. 6.5, а работают в обычном двоичном коде с весами разрядов 8-4-2-1. Это значит, что число импульсов (в пределах коэффициента пересчета), пришедших на вход счетчика после его начальной установки, можно найти по формуле $n = 8Q_4 + 4Q_3 + 2Q_2 + Q_1$. Для счетчика же рис. 6.5, в веса разрядов равны 6-4-2-1.

Недвоичные счетчики, схемы которых показаны на рис. 6.5, относятся к асинхронным. Но подобные счетчики могут быть и синхронными. В качестве примера на рис. 6.6 показана схема синхронного двоично-десятичного счетчика К155ИЕ9, работающего в коде 8-4-2-1.

Следует заметить, что с целью сделать рисунки более наглядными схемы сложных счетчиков здесь приводятся в упрощенном виде: все функциональные связи сохранены, но исключены повторители сигнала и минимизированы логические цепи. Это дает возможность упростить изложение принципа действия счетчиков, а опущенные детали внутреннего их устройства для потребителя обычно не пред-

коэффициент пересчета равен N . Можно уменьшить коэффициент пересчета до значения $M < N$, исключая часть кодовых комбинаций от M до $N-1$ или от 0 до $N-M-1$. Возможны различные реализации этого способа. В первом случае можно, например, сразу сбрасывать счетчик в нуль, как только будет устанавливаться комбинация M . Тогда M -му входному импульсу будет соответствовать нулевая комбинация, а комбинация M будет лишь кратковременным промежуточным состоянием счетчика. Во втором случае можно по достижении комбинации $N-1$ производить тактируемую установку триггеров в состояния, соответствующие числу $N-M$.

Вариант со сбросом счетчика в нуль удобно, например, реализовать на основе микросхем К155ИЕ2, К155ИЕ4, К155ИЕ5, имеющих по два объединенных по И входа нулевой установки. Для примера в табл. 6.1 указаны некоторые из возможных вариантов соединений выводов для десятичного счетчика К155ИЕ2, обеспечивающие коэффициент пересчета от 2 до 10.

Таблица 6.1

Коэффициент пересчета счетчика К155ИЕ2	2	3	4	5	6	7	8	9	10
Вход	14	1	1	1	14	1	14	14	14
Выход	12	8	8	8, 11	8	11, 12	8	8, 11	8, 11
Соединяемые выводы	2—0, 6—0	2—9, 3—8, 6—0	3—11, 6—0	2—0, 6—0	1—12, 2—9, 3—8, 6—0	11—14, 2—12, 3—8, 6—0	1—12, 3—11, 6—0	1—12, 2—12, 3—11, 6—8	1—12, 2—0, 6—0

Вариант изменения коэффициента пересчета с установкой комбинации $N-M$ можно реализовать в счетчике К155ИЕ9. Для этого достаточно выход P (15) через инвертор соединить со входом $\bar{L}$ (9), а на входы установки D_1-D_4 подать потенциалы, соответствующие коду числа $10-M$. Если, например, желаемый коэффициент пересчета $M=6$, то следует установить код числа $10-6=4$, т. е. $D_4=D_2=D_1=0$ и $D_3=1$. Тогда при достижении комбинации, соответствующей числу 9, на выходе переноса P счетчика появится сигнал «единица». Этот сигнал через инвертор будет воздействовать на вход $\bar{L}$.

В результате счетчик перейдет в режим загрузки параллельного кода и следующий тактовый импульс перепишет в счетчик со входов $D_4—D_1$ число 0100 (4). Таким образом из десяти разрешенных комбинаций будут исключены четыре комбинации, от 0000 (0) до 0011 (3).

Реверсивные счетчики — это счетчики, которые могут работать как в режиме суммирования, так и в режиме вычитания. Для построения асинхронного реверсивного счетчика достаточно с помощью ячеек И—ИЛИ обеспечить подачу сигналов с прямого при суммировании или с инверсного при вычитании выхода предыдущего триггера на счетный вход последующего. Однако такой простейший счетчик будет иметь тот недостаток, что записанная в нем информация может изменяться при изменении направления счета. Более совершенным в этом плане является синхронный реверсивный счетчик.

Рис. 6.7 показывает упрощенную схему двоичного реверсивного счетчика К155ИЕ7. Как и на предыдущих рисунках, здесь для упрощения часть связей заменена указанием логических функций, соответствующих сигналам на входах логических ячеек.

Счетчик К155ИЕ7 имеет вход неактивируемой установки в нуль R и входы записи параллельной информации $D_1—D_4$. Эта запись производится при наличии нулевых сигналов на входах R и $\bar{L}$ (загрузка). Логика, обеспечивающая счет импульсов как в плюс, так и в минус, реализована с помощью логических ячеек, установленных на тактовых входах триггеров. Счетчик имеет два счетных входа: суммирующий C^+ и вычитающий C^- . Импульс со входа C^+ проходит на тактовый вход данного триггера только тогда, когда все предыдущие триггеры

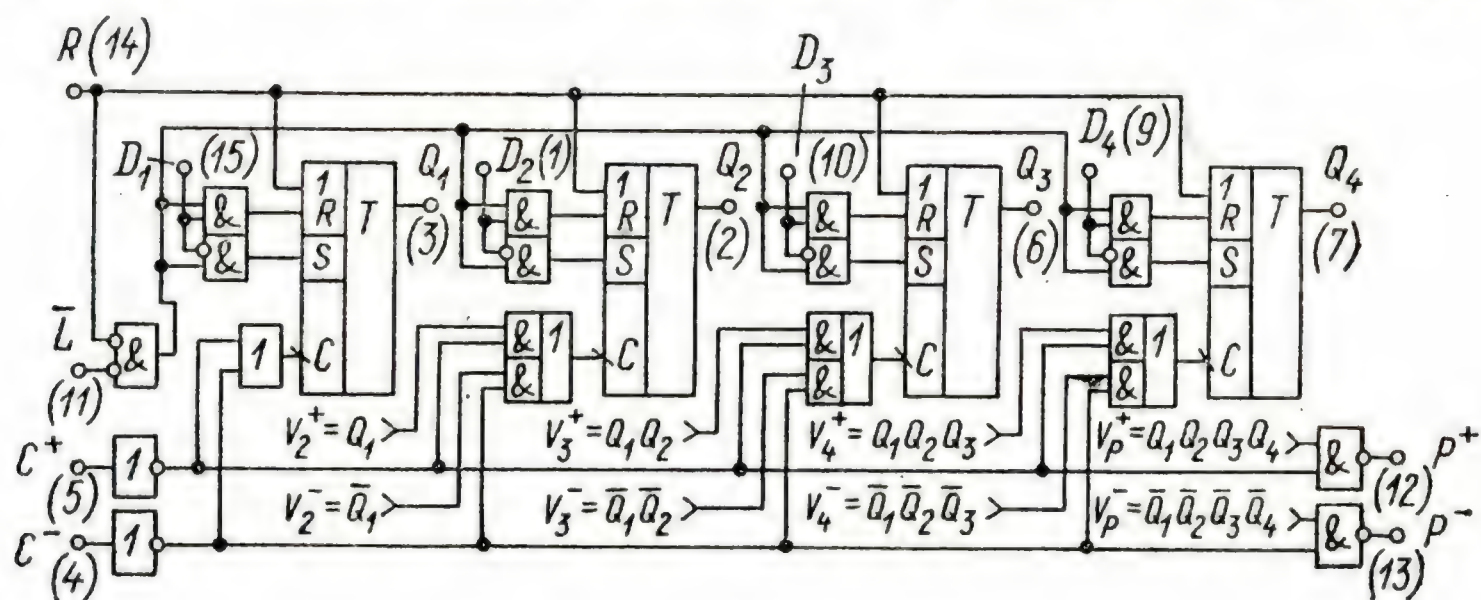


Рис. 6.7. Двоичный реверсивный счетчик К155ИЕ7

находятся в состоянии «единица». Импульс же со входа C^- проходит на тактовый вход данного триггера при условии, что все предыдущие триггеры находятся в нуле. На рис. 6.7 сигналы, разрешающие поступление импульсов C^+ и C^- на тактовый вход триггера, обозначены символами V^+ и V^- с индексами, соответствующими номерам триггеров. Рассмотрим, например, функции $V_2^+ = Q_1$, $V_3^+ = Q_1 Q_2$, $V_4^+ = Q_1 Q_2 Q_3$. Они означают, что когда $Q_1 = Q_2 = Q_3 = 1$, очередной импульс со входа C^+ устанавливает первый, второй и третий триггеры в нуль, а четвертый триггер при этом установится в единицу, если был в нуле, или в нуль, если был в единице.

Многоразрядные двоичные реверсивные счетчики могут быть построены путем последовательного соединения четырехразрядных счетчиков К155ИЕ7. В этом случае выходы переноса P^+ и P^- предыдущего разряда соединяются соответственно со входами C^+ и C^- последующего. При отсутствии переноса сигналы P^+ и P^- равны единице, при переносе сигнал P^+ или P^- становится равным нулю на время, определяемое длительностью нулевой фазы входных счетных импульсов.

При разработке десятичных реверсивных счетчиков обычно исходят из схемы четырехразрядного двоичного счетчика и вводят логические связи, устраняющие лишние шесть двоичных комбинаций. При этом обращают внимание на то, чтобы при суммировании и при вычитании одним и тем же числам в счетчике соответствовали одинаковые кодовые группы.

Схема десятичного реверсивного счетчика К155ИЕ6 совпадает (включая номера выводов) со схемой двоичного счетчика К155ИЕ7 (рис. 6.7), за исключением логических функций V_2^+ , V_2^- , V_3^- , V_4^+ , V_P^+ . Для десятичного счетчика эти функции равны

$$V_2^+ = Q_1 \bar{Q}_4, \quad V_2^- = Q_1 (Q_2 + Q_3 + Q_4), \quad V_3^- = \bar{Q}_1 \bar{Q}_2 (Q_3 + Q_4), \\ V_4^+ = Q_1 (Q_2 Q_3 + Q_4), \quad V_P^+ = Q_1 Q_4.$$

6.3. СИНТЕЗ СЧЕТЧИКОВ

Синтез счетчиков сводится к нахождению логических функций, которым должны соответствовать сигналы, присутствующие на управляющих входах триггеров.

Синтез синхронного счетчика рассмотрим на примере двоично-десятичного счетчика, работающего в коде 8-4-2-1. В табл. 6.2 при-

Таблица 6.2

n	$Q_4Q_3Q_2Q_1$	J_4K_4	J_3K_3	J_2K_2
0	0000	0X	0X	0X
1	0001	0X	0X	1X
2	0010	0X	0X	X0
3	0011	0X	1X	X1
4	0100	0X	X0	0X
5	0101	0X	X0	1X
6	0110	0X	X0	X0
7	0111	1X	X1	X1
8	1000	X0	0X	0X
9	1001	X0	0X	0X
10	0000			

ведены кодовые комбинации, соответствующие различным состояниям этого счетчика. Переход от одного состояния к другому осуществляется под воздействием счетных импульсов n , поступающих одновременно на тактовые входы всех четырех триггеров. К приходу очередного счетного импульса на управляющих входах триггеров должны существовать сигналы, обеспечивающие срабатывание только тех триггеров, которые должны изменить свое состояние при переходе к следующей кодовой комбинации.

Таким образом, для каждой кодовой группы, характеризующей состояние счетчика, мы должны найти сигналы на управляющих входах триггеров, обеспечивающие переход к следующей кодовой группе.

Будем строить двоично-десятичный счетчик на JK -триггерах. Если такой триггер должен перейти из нуля в единицу, то нужно обеспечить $J=1$, $K=X$. Равенство $K=X$ означает, что сигнал на входе K может быть либо 0 либо 1 — этот сигнал не влияет в данном случае на поведение триггера. Если триггер должен опрокинуться из единицы в нуль, то следует к приходу счетного импульса установить $K=1$, $J=X$. Если же требуется сохранить состояние триггера «единица», то необходимо, чтобы было $K=0$, $J=X$. Если триггер должен остаться в состоянии нуль, то нужно обеспечить сигналы $J=0$, $K=X$.

В табл. 6.2 указаны значения сигналов, которые должны быть поданы на управляющие входы триггеров, для того чтобы обеспечить переход от данного состояния счетчика к последующему. Для первого триггера эти сигналы не указаны, так как из анализа кодовых комбинаций видно, что он работает в режиме простого деления на два. Такой режим работы обеспечивается, как известно, при $J=1$, $K=1$.

После составления таблицы истинности, подобной табл. 6.2, следует перенести данные из нее на диаграммы Вейча, провести минимизацию для функции, определяющей каждый из управляющих сигналов триггеров, и затем составить логическую цепь, реализующую полученную функцию. Для экономии места рассмотрим диаграмму Вейча только для сигнала K_4 (табл. 6.3).

Таблица 6.3

$Q_2 Q_1$		$Q_4 Q_3$			
		00	01	11	10
		00	01	11	10
00	00	X	X	X	X
01	01	X	X	X	X
11	11				
10	10	0	1		

В этой таблице шесть клеток не заполнены: эти клетки соответствуют неиспользуемым кодовым комбинациям. Действительно, совокупность четырех триггеров может находиться в одном из шестнадцати состояний, из которых в рассматриваемом счетчике используются только десять. Кроме того, часть клеток в таблице заполнена символом X, что означает, что минимизируемая функция может при данном наборе аргументов $Q_1—Q_4$ принимать любое значение — 0 или 1. Таким образом, в табл. 6.3 только двум клеткам соответствуют определенные значения сигнала K_4 , а во всех остальных случаях значения этого сигнала не определены.

Особенностью минимизации логических функций, значение которых при определенных наборах аргументов не играет роли, является то, что при проведении в диаграмме Вейча контуров, охватывающих единицы, можно включать в эти контуры также и клетки, в которых функция не определена.

Проводя единственный контур в табл. 6.3, получаем $K_4 = Q_1$. Именно такой функции и соответствует сигнал на входе K_4 двоично-десятичного синхронного счетчика К155ИЕ9 (рис. 6.6).

Читатель может самостоятельно провести минимизацию функций для остальных управляющих входов рассматриваемого счетчика и убедиться в том, что полученные результаты будут полностью соответствовать функциям, используемым в счетчике К155ИЕ9.

Аналогичным путем проводится синтез счетчиков, использующих другие типы триггеров, тактируемых фронтом импульса. Различие будет заключаться лишь в сигналах, обеспечивающих нужные переходы или сохранение состояний триггеров.

Синтез асинхронных счетчиков имеет ту особенность, что вначале следует определить сигналы, которые должны быть поданы на тактовые входы триггеров. Частота импульсов на тактовом входе триггера определяет максимальную частоту его срабатывания. Поэтому вход С данного триггера должен быть присоединен к тому выходу одного из предыдущих триггеров (или ко входному зажиму счетчика), на котором нужные фронты, во-первых, совпадают по времени со срабатываниями данного триггера и, во-вторых, период повторения этих фронтов равен минимальному времени между двумя срабатываниями данного триггера.

Далее составляется таблица истинности для управляющих сигналов триггеров и после минимизации определяются искомые функции. При заполнении таблицы истинности нужно учитывать то об-

стоятельство, что если при приходе очередного счетного импульса на тактовом входе рассматриваемого триггера отсутствует тактирующий перепад сигнала, то не имеет значения, какие сигналы будут в этот момент на управляющих входах триггера.

Подобный метод синтеза используют не только при построении счетчиков, но и при разработке других цифровых автоматов, содержащих триггеры, например устройства управления цифровых измерительных приборов.

6.4. УСТРОЙСТВА СИНХРОНИЗАЦИИ И ВЫЧИТАНИЯ ЧАСТОТ

Устройства синхронизации предназначены для привязки командных сигналов к моментам появления тактовых импульсов. При приходе командного сигнала такое устройство должно выделить ближайший по времени очередной импульс тактовой последовательности, который затем и используется как синхронизированный командный импульс.

Типичная схема устройства синхронизации показана на рис. 6.8. Исходно оба триггера устройства находятся в состоянии «ноль». На вход D первого триггера подан постоянный сигнал «единица». Поэтому как только на входе I появится соответствующий фронт командного сигнала, этот триггер перейдет в состояние «единица». Прямой выход первого триггера соединен со входом D второго. Вследствие этого ближайший тактовый импульс C_T опрокинет второй триггер в единицу. При этом сигнал с выхода второго триггера сразу сбросит в нуль первый триггер. Следующий тактовый импульс переведет второй триггер также в нуль, и таким образом устройство возвратится в исходное состояние.

Длительность импульса на выходе второго триггера будет равна периоду тактовых импульсов C_T . На выходе же ячейки И, присоединенной ко второму триггеру, появится один тактовый импульс.

Подобное устройство может, в частности, найти применение в цифровом частотомере для формирования измерительного интервала. На вход C_T в этом случае

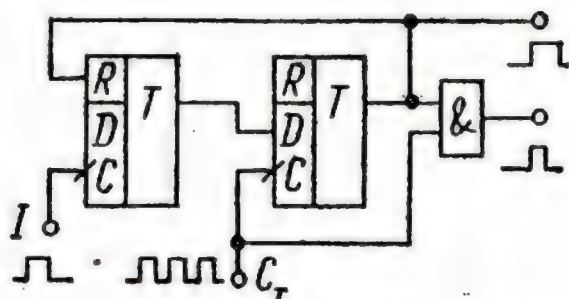


Рис. 6.8. Схема устройства синхронизации

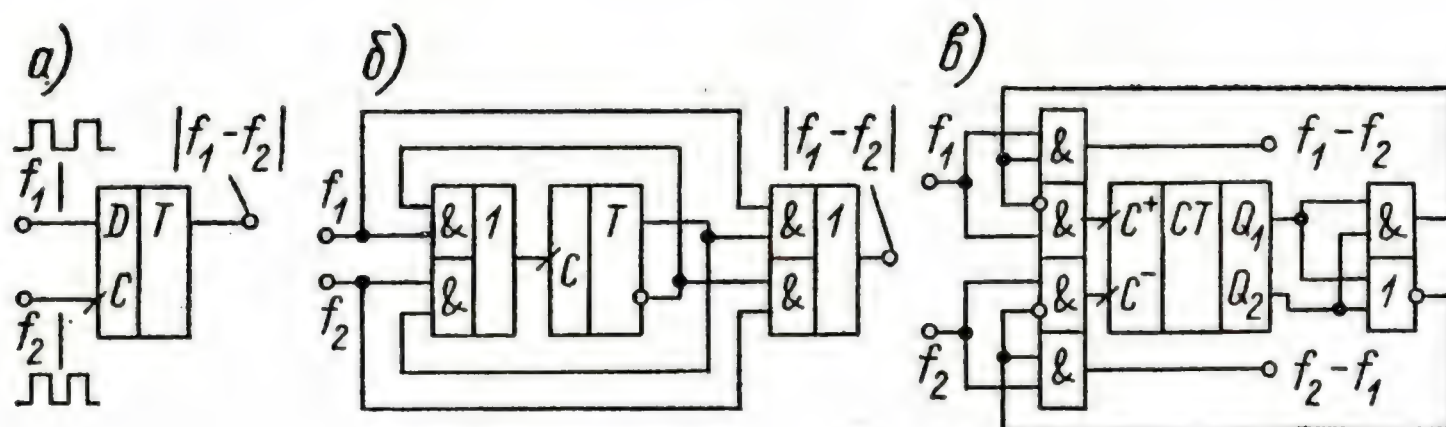


Рис. 6.9. Схемы вычитания частот импульсов

подается образцовая частота f_0 , а ко входу I прикладывается импульс запуска очередного цикла измерения. Длительность импульса, получаемого с прямого выхода второго триггера, и будет определять измерительный интервал, заполняемый импульсами измеряемой частоты.

Устройство, подобное показанному, может быть легко выполнено и на JK -триггерах. В этом случае прямой выход первого триггера следует соединить со входом J второго, а на входы J и K первого и вход K второго триггера нужно подать постоянный сигнал «единица».

Устройства вычитания частот применяются в приборах, предназначенных для работы с частотными датчиками.

Простейшая цепь вычитания частот, отличающихся друг от друга не более чем на 30—40 %, может быть построена на основе тактируемого фронтом D -триггера. Сформированные в виде меандров импульсы вычитаемых частот подаются соответственно на входы C и D триггера (рис. 6.9, а). Вследствие постепенного изменения фазового сдвига между этими импульсными последовательностями тактирующие перепады на входе C будут совпадать то с положительными полупериодами импульсов на входе D , то с отрицательными. В результате на выходе триггера получим импульсы с частотой, равной модулю сравниваемых частот.

Цепь вычитания частот, не имеющая ограничений по соотношению входных частот, может быть построена по схеме, показанной на рис. 6.9, б. В данном случае устройство содержит счетный триггер и две ячейки И — ИЛИ. Если триггер находится в состоянии «нуль», то импульсы частоты f_1 проходят на вход триггера, но не проходят на выход устройства. Если же триггер находится в еди-

нице, то, наоборот, импульсы f_1 проходят на выход и не пропускаются на вход C триггера. Для импульсов частоты f_2 картина обратная: при $Q=1$ они проходят на вход, а при $Q=0$ — на выход.

Если на каждый импульс частоты f_1 будет приходить импульс частоты f_2 , то триггер будет всякий раз принимать новое состояние, но ни один из импульсов на выход не пройдет. Если же, например, между двумя импульсами частоты f_2 придут два подряд импульса частоты f_1 , то первый из них установит триггер в единицу, а второй пройдет на выход. Таким образом, если за некоторое время по входам f_1 и f_2 на устройство поступит N_1 и N_2 импульсов, то на выход за это же время пройдет $|N_1 - N_2|$ импульсов, т. е. число импульсов, соответствующее разностной частоте.

Выходная логическая цепь И—ИЛИ в устройстве рис. 6.9, б может быть упрощена за счет исключения ячейки ИЛИ. С выходов оставшихся двух ячеек И можно по-прежнему получать разностную частоту, но теперь импульсы будут присутствовать на выходе верхней по схеме ячейки, если $f_1 > f_2$, и на выходе нижней, если $f_2 > f_1$. Таким образом, появляется возможность выявить не только размер, но и знак разности частот, если это требуется.

Триггер, входящий в устройство рис. 6.9, б, представляет собою, по существу, одноразрядный реверсивный счетчик. Устройство вычитания частот может быть выполнено и на основе многоразрядного реверсивного счетчика. В качестве примера на рис. 6.9, в показана подобная схема, основанная на использовании двухразрядного реверсивного счетчика. Когда счетчик под воздействием импульсов f_1 приходит в состояние 11, то последующие импульсы этой частоты на вход C^+ счетчика не пропускаются, а проходят на выход. Точно так же, если импульсы частоты f_2 приведут счетчик в состояние 00, то далее счет на вычитание прекращается и последующие импульсы частоты f_2 поступят на нижний по схеме выход. Если частоты f_1 и f_2 равны между собой, то число, записанное в счетчик, будет пульсировать около одного уровня: импульс частоты f_1 увеличивает это число на единицу, а приходящий вслед за этим импульс частоты f_2 снова восстанавливает прежнее число и т. д. Если же одна из частот больше другой, то постепенно счетчик придет в одно из крайних положений (00 или 11) и на один

из выходов будут проходить импульсы, соответствующие превышению одной частоты над другой.

Двухразрядный реверсивный счетчик выполняет в данном случае роль низкочастотного фильтра для частотных сигналов. Если разность частот пульсирует вокруг нулевого уровня, то ее быстрые флюктуации усредняются счетчиком и не проходят на выход. Действительно, если знак разности изменится, то потребуется некоторое время, прежде чем счетчик придет в новое крайнее положение, и только тогда импульсы могут пройти на выход. Увеличение емкости реверсивного счетчика эквивалентно в данном случае увеличению постоянной времени низкочастотного фильтра.

Для предотвращения сбоев в работе устройств вычитания частот, выполненных по схемам рис. 6.9, б и в, необходимо предварительно обеспечить несовпадение импульсов f_1 и f_2 во времени. Это можно сделать путем привязки импульсов частот f_1 и f_2 к двум последовательностям не совпадающих во времени тактовых импульсов. Подобное тактирование может быть произведено с помощью двух устройств, выполненных по схемам рис. 6.8, при подаче на их тактовые входы несовпадающих тактовых импульсов.

Устройства по схемам рис. 6.9, б и в могут применяться не только в качестве вычитателей частот, но и в качестве фазовых компараторов в системах фазового регулирования, например в системах фазовой автоподстройки частоты сигнала. Простейший фазовый компаратор, выполненный, например, на комбинационных логических цепях, имеет многозначную характеристику, что может привести к ложным настройкам в системе регулирования. Данные же устройства обеспечивают однозначную характеристику, состоящую из линейного участка и участков насыщения. В качестве выходного сигнала подобного фазового компаратора следует использовать сигнал с выхода старшего триггера реверсивного счетчика.

6.5. ПРЕОБРАЗОВАТЕЛИ КОД — ЧАСТОТА

Преобразователи код — частота (ПКЧ) и код — число импульсов находят применение в технике частотно-цифрового моделирования и в частотно-цифровых приборах.

ПКЧ двоичного кода. Счетчик К155ИЕ8 представляет собой пример устройства, предназначенного для пре-

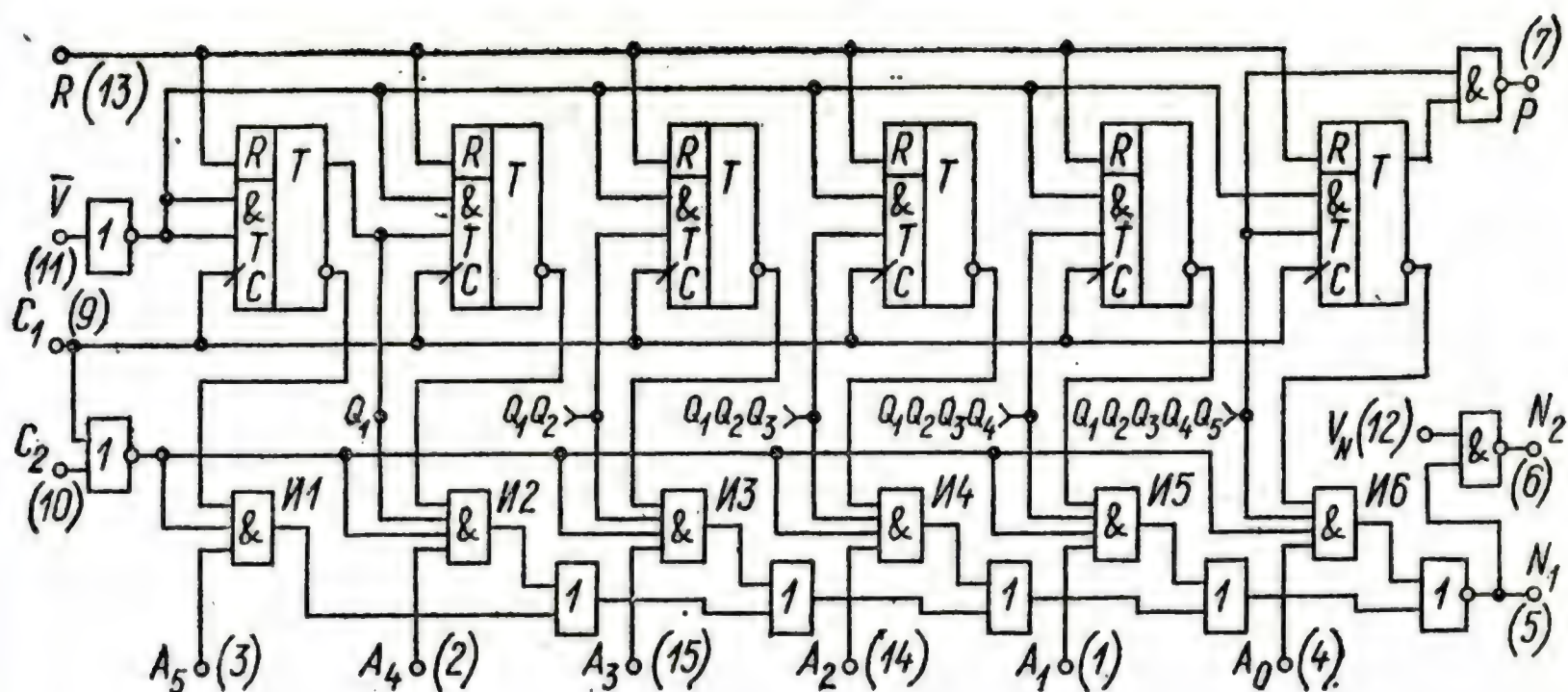


Рис. 6.10. Преобразователь код — частота (код — число импульсов)
К155ИЕ8

образования входного кода в среднюю частоту или в число выходных импульсов. Упрощенная схема этого ПКЧ приведена на рис. 6.10. Устройство содержит шестиразрядный двоичный синхронный счетчик и ряд логических цепей. К инверсному выходу каждого триггера счетчика присоединена ячейка И (*И1—И6*), сигнал на выходе которой может быть равен единице только тогда, когда данный триггер находится в нуле, а все предыдущие — в единице.

Как видно из рис. 6.10, на все входы ячеек *И1—И6* подаются также внешние управляющие сигналы $A_5—A_0$, разрешающие или запрещающие единичные сигналы на выходах этих ячеек. Если $A_5=A_4=\dots=A_0=1$, то при счете синхронным счетчиком импульсов, имеющих частоту f_0 , на выходах ячеек *И1—И6* появятся не совпадающие по времени положительные импульсы с частотами $f_0/2, f_0/4, \dots, f_0/64$. Если, например, рассмотреть ячейку *И3*, то, как следует из рис. 6.10, единичный сигнал на ее выходе будет появляться с частотой $f_0/8$ в те моменты, когда первый и второй триггеры находятся в единице, а третий — в нуле. А если это так, то в эти моменты не могут появиться импульсы на ячейках *И1* и *И2*, так как одно из условий их появления — нулевое состояние первого или второго триггера. С ячеек *И4—И6* импульсы при этом также не поступают, так как для их существования необходимо, чтобы было $Q_3=1$.

Импульсы с выходов ячеек *И1—И6* суммируются ячейками ИЛИ и поступают на выходы N_1 и N_2 .

Для преобразования шестиразрядного двоичного кода в частоту следует на входы $\bar{V}$, C_2 и R микросхемы К155ИЕ8 (рис. 6.10) подать сигнал «нуль», на вход V_N — сигнал «единица», а к тактовому входу C_1 присоединить источник импульсов образцовой частоты f_0 . Тогда на выходах N_1 и N_2 мы получим взаимно инверсные импульсные последовательности, средняя частота которых будет

$$f = A_5 \frac{f_0}{2} + A_4 \frac{f_0}{4} + \dots + A_0 + \frac{f_0}{64} = \\ = \frac{f_0}{64} (A_5 \cdot 2^5 + A_4 \cdot 2^4 + \dots + A_0 \cdot 2^0) = \frac{f_0}{64} A.$$

Таким образом, мы получаем частоту, пропорциональную числу A , представленному двоичной кодовой комбинацией $A_5 \dots A_0$. Выходные импульсы ПКЧ следуют неравномерно, временные промежутки между соседними импульсами могут различаться в два раза.

Если требуется преобразовать код в число импульсов, то на вход C_1 нужно подать пачку из 64 импульсов. На выходах N_1 и N_2 при этом появятся импульсы, число которых будет в точности равно управляющему числу A . Микросхему К155ИЕ8 можно поэтому использовать как счетчик с управляемым коэффициентом пересчета, равным $A/64$ (вход счетчика C_1 , выход N_1).

Возможно каскадное включение ПКЧ, позволяющее увеличивать число разрядов управляющего кода. При каскадном включении двух ПКЧ К155ИЕ8 следует объединить их тактовые входы C_1 (выводы 9) и входы начальной установки R (выводы 13). Кроме того, выход переноса P (7) первого ПКЧ нужно соединить со входами C_2 (10) и $\bar{V}$ (11) второго ПКЧ, а выход N_1 (5) первого соединить со входом V_N (12) второго. Вход $\bar{V}$ первого ПКЧ при этом будет выполнять функцию входа, разрешающего счет импульсов для образованного таким путем двенадцатиразрядного счетчика, а вход C_2 первого ПКЧ может использоваться для включения и выключения выходного сигнала всего ПКЧ.

Преобразование в частоту двоично-десятичного кода 8-4-2-1, соответствующего одному десятичному разряду, может быть выполнено с помощью рассмотренного двоичного ПКЧ (рис. 6.10). Двоично-десятичный код может быть подан на входы ПКЧ $A_5 \dots A_2$ (на входы A_0 и A_1 подается сигнал «нуль»). При этом на выходе мы получим импульсы со средней частотой $Af_0/16$.

Если требуется преобразовать в частоту многоразрядный двоич-

но-десятичный код, то необходимо, чтобы и синхронный счетчик, входящий в ПКЧ, был двоично-десятичный, с тем чтобы частота входных импульсов, поступающих на следующий десятичный разряд, была в 10 раз ниже, чем на предыдущем разряде. Поэтому ПКЧ для двоично-десятичного кода 8-4-2-1 целесообразно строить в виде двоично-десятичного синхронного счетчика и единой логической цепи, входными сигналами которой являются сигналы, соответствующие четырем разрядам управляющего кода ($A_4—A_0$) и четырем разрядам кода синхронного счетчика. При этом возможно использовать, например, распределение импульсов такое, как показано в табл. 6.4.

Таблица 6.4

A	Состояние синхронного счетчика									
	0	1	2	3	4	5	6	7	8	9
0	0	0	0	0	0	0	0	0	0	0
1	0	0	0	0	1	0	0	0	0	0
2	0	0	1	0	0	0	1	0	0	0
3	0	1	0	0	1	0	0	1	0	0
4	0	1	0	1	0	1	0	1	0	0
5	1	0	1	0	1	0	1	0	1	0
6	1	0	1	1	0	1	1	0	1	0
7	1	1	0	1	1	1	0	1	1	0
8	1	1	1	1	0	1	1	1	1	0
9	1	1	1	1	1	1	1	1	1	0

Нули и единицы в этой таблице означают выходной сигнал ПКЧ при соответствующем состоянии синхронного счетчика и соответствующем десятичном эквиваленте A управляющего двоично-десятичного кода 8-4-2-1. Указанное распределение импульсов позволяет строить многокаскадные двоично-десятичные ПКЧ и получать, как и в двоичном ПКЧ, выходные импульсы, временные промежутки между которыми различаются не более чем в 2 раза. Логическую цепь, реализующую функцию, заданную табл. 6.4, удобно выполнять в виде постоянного запоминающего устройства емкостью 256 бит (фактически используется 100 бит), имеющего восемь адресных входов и один выход.

Глава седьмая

МИКРОПРОЦЕССОРНЫЕ БИС

7.1. ОБЩИЕ СВЕДЕНИЯ О МИКРОПРОЦЕССОРАХ

С развитием технологии и схемотехники цифровых интегральных схем появилась возможность создавать сложные устройства обработки цифровой информации

в виде компактных микросхем. Однако увеличение сложности реализуемого алгоритма обработки, как правило, сужает область его применения. Устранить противоречие между сложностью БИС и ее универсальностью удалось за счет программирования выполняемых микросхемой функций.

В программируемых БИС потребитель может путем подачи определенных командных сигналов задать один из возможных режимов работы. Основным типом программируемых БИС являются БИС микропроцессоров. Микропроцессор (МП) — это программно-управляемое устройство обработки информации, выполненное в виде одной или нескольких БИС.

В самом общем виде структура программируемой системы обработки информации может быть представлена так, как это показано на рис. 7.1, а. Ядром этой системы является центральное процессорное устройство (ЦПУ), которое предназначено для выполнения необходимого набора арифметических и логических операций над информацией, поступающей на его вход. Программа обработки информации, указывающая, какие именно операции и в какой последовательности нужно выполнять, хранится в специальном устройстве памяти. С выхода ЦПУ к потребителю поступает обработанная информация.

Ввод данных на ЦПУ может производиться как автоматически от некоторых устройств, вырабатывающих соответствующие электрические сигналы (например, от датчиков физических величин), так и вручную с помощью сигналов, задаваемых человеком-оператором. В последнем случае в качестве устройства ввода обычно используется клавиатура, т. е. набор кнопочных переключателей. Вывод информации также может осуществляться как в расчете на восприятие последующими устройствами

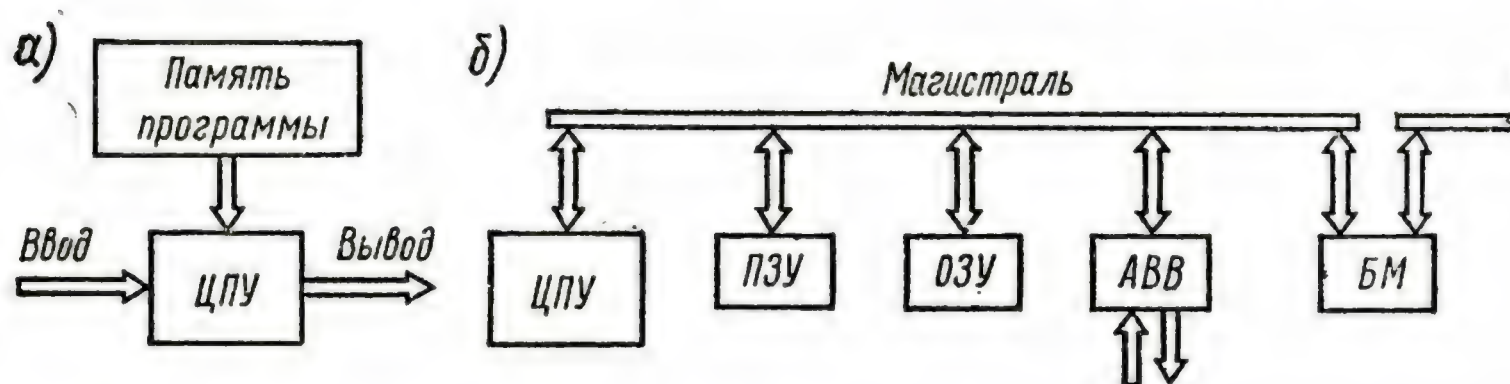


Рис. 7.1. Схемы, поясняющие принцип построения микропроцессорных систем

автоматического управления, регистрации, обработки и т. п., так и в расчете на восприятие этой информации оператором. Представление информации оператору чаще всего осуществляется с помощью светового дисплея: электронно-лучевой трубки или набора цифровых индикаторов.

При построении микропроцессорных систем получила распространение магистральная схема связи между блоками. При такой схеме реализуется одна кодовая магистраль, к которой подсоединяются все функциональные блоки системы (рис. 7.1, б). В каждый момент времени по магистрали может передаваться только одно сообщение, посылаемое одним источником и предназначенное для одного или нескольких приемников. Отдельные кодовые разряды сообщения указывают адрес информации, т. е. определяют, каким именно функциональным блокам она предназначена.

Запоминающее устройство, которое на рис. 7.1, а было показано в виде одного блока, на рис. 7.1, б представлено двумя блоками: постоянным запоминающим устройством (ПЗУ) и оперативным запоминающим устройством (ОЗУ). ПЗУ служит для хранения неизменяемой части программы и может работать только в режиме выдачи информации. ОЗУ используется для хранения промежуточных данных и может не только принимать на хранение, но и выдавать записанную ранее информацию. В микропроцессорной технике приняты термины «запись» и «чтение» информации. Процессы чтения и записи всегда сопровождают друг друга. Например, информация читается из ОЗУ и записывается в буферный регистр ЦПУ. Для того чтобы не было неоднозначности в описании подобных процессов, принято, что все они определяются по отношению к ЦПУ, как к главному действующему объекту. Так что, если говорят «чтение информации», то это значит, что ЦПУ читает информацию, записанную, например, в ОЗУ. Соответственно слова «запись кода» означают, что информация из ЦПУ помещается на хранение в ОЗУ.

Для того чтобы согласовать устройства ввода — вывода информации с магистралью, служат адаптеры ввода — вывода (АВВ) — рис. 7.1, б. В тех случаях, когда разработчики системы предусматривают для потребителя подсоединение к магистрали каких-то дополнительных функциональных блоков (так называемый открытый ва-

риант системы), магистраль обычно снабжается буфером магистрали (БМ), увеличивающим ее нагрузочную способность, или адаптером магистрали, в тех случаях, когда нужно не только усиливать по мощности, но и преобразовывать сигналы.

Рис. 7.1, б показывает набор основных функциональных блоков, входящих в микропроцессорную систему (МП-систему). Каждый из этих блоков может состоять из одной или нескольких БИС. Существуют также однокристалльные микро-ЭВМ, сконструированные таким образом, что одна микросхема содержит в том или ином виде все блоки, необходимые для построения МП-системы. Совокупности БИС, имеющих единые принципы организации и позволяющих строить на их основе функционально законченные МП-системы, называют обычно микропроцессорными наборами.

Микропроцессорные наборы, совместимые по принятым системам команд, уровням сигналов, принципам передачи сигналов по магистралям, носят название микропроцессорных семейств. Широко известны за рубежом, например, МП-семейства типов 8080 и 6800. Первое семейство включает в себя МП-наборы типов 8080, 8085, Z80, 8088, 8086, Z8001, второе — МП-наборы типов 6800, 6802, MD46802, 6809, 68000 [41]. Отечественные аналоги микропроцессоров 8080, 8085, 8088 — это МП типов КР580ВМ80, КМ1821ВМ85, КР1810ВМ88. Особенности применения этих микропроцессоров мы и рассмотрим кратко в настоящей главе.

Наибольшей популярностью среди отечественных специалистов, если судить по публикациям, пользуется МП серии К580 — аналог 8080. В значительной степени это, вероятно, объясняется его доступностью и наличием хороших описаний в технической литературе. За рубежом широко применяются более развитые представители семейства 8080, и в частности МП Z80 (в ГДР выпускается его аналог U880). Отечественная промышленность также выпускает достаточно совершенные МП семейства 8080. Сюда относятся 8-разрядный микропроцессор типа КР1821ВМ85 (аналог 8085) и 16-разрядные МП КР1810ВМ86 (аналог 8086) и КР1810ВМ88 (аналог 8088). Малое энергопотребление обеспечивает микропроцессорная КМОП-серия К588. Однако из-за особенностей архитектуры она сложна в применении. Отдельные задачи измерительной техники могут эффективно решать од-

нокристалльные 8-разрядные микро-ЭВМ серии K1816 (аналог MDS-48) и однокристалльная микро-ЭВМ КМ1813ВЕ1 со встроенными 4-канальным АЦП и 8-канальным ЦАП (аналог 2920 «Интел»).

Полное описание даже одного типа МП может потребовать отдельной книги. В рамках же настоящей главы оказалось возможным затронуть лишь основные вопросы, связанные с построением МП-систем. Более подробное рассмотрение этой проблемы читатель может найти в книгах и статьях, часть которых перечислена в списке литературы. В частности, обстоятельный разбор принципов построения и работы микропроцессоров, рассчитанный на неподготовленного читателя, содержится в [10]. Семейство МП типа 6800 описано в [41], а представитель другого семейства — МП типа 8085 подробно рассмотрен в [45]. Общим вопросам построения МП, их программированию, особенностям включения БИС МП-наборов посвящены публикации [3, 6, 11, 14, 18—21, 23, 29, 32, 33, 42, 47, 49].

7.2. АРХИТЕКТУРА И РЕЖИМЫ РАБОТЫ МП-СИСТЕМЫ НА ОСНОВЕ МП КР580ВМ80

МП КР580ВМ80А является аналогом известного МП 8080А, разработанного фирмой «Интел» (США). Он изготавливается по *n*-канальной МОП-технологии, позволяющей получить высокую степень интеграции компонентов на одном кристалле.

Упрощенная структурная схема этого МП и построенной на его основе МП-системы показана на рис. 7.2. В данном случае МП выполняет роль центрального процессорного устройства (ЦПУ). Ограниченность энергии, которая может быть рассеяна в кристалле, не позволяет обеспечить достаточную нагрузочную способность выходов МП. Поэтому в большинстве случаев требуется включение внешних буферов. Внешняя магистраль в рассматриваемой системе представлена тремя отдельными шинами: шиной данных (ШД), шиной управления (ШУ) и шиной адреса (ША). Соответственно предусмотрены три буфера: буфер шины данных (БШД), буфер шины управления (БШУ) и буфер шины адреса (БША).

Конструктивно шины выполняются в виде набора проводов или печатных проводников, соединяющих выводы

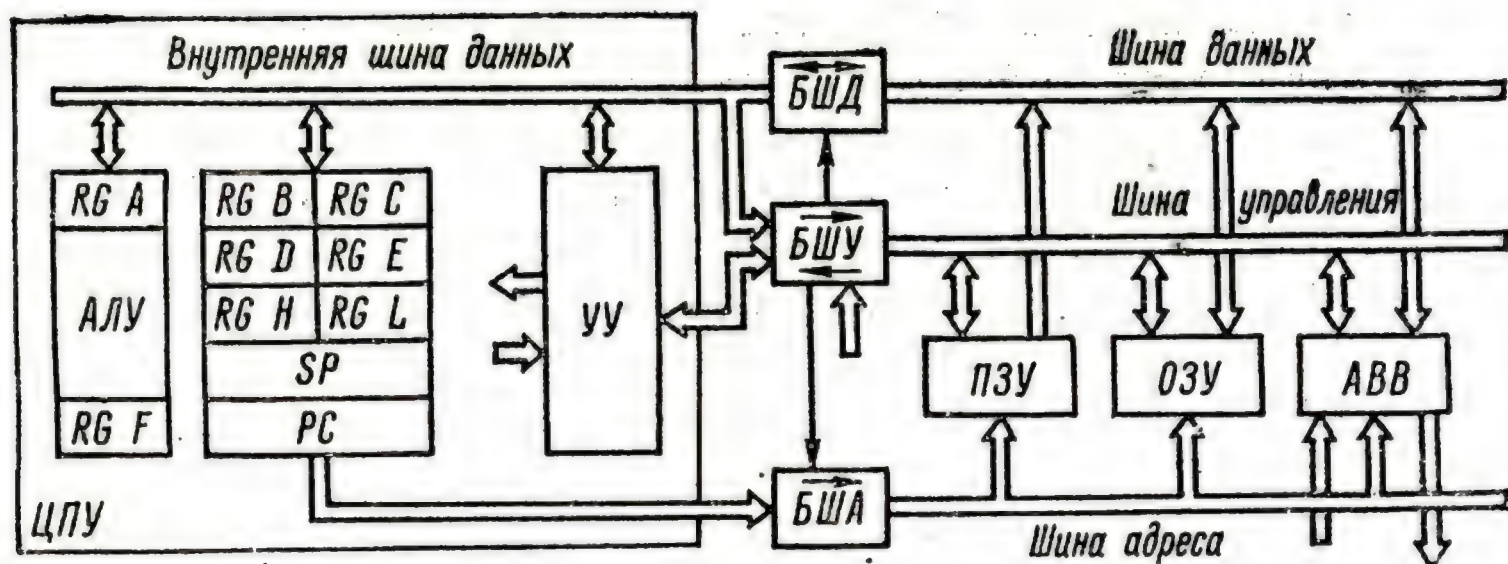


Рис. 7.2. Структурная схема микропроцессорной системы на основе МП КР580ВМ80

БИС или контакты разъемов, к которым подключаются модули МП-системы. МП 8080 оперирует с восьмиразрядными словами данных. Поэтому ШД здесь состоит из восьми отдельных проводников, по которым передаются двоичные сигналы. Уровни этих сигналов соответствуют стандартным уровням ТТЛ-схем.

Отметим, что в настоящее время выпускаются 4-, 8-, 16- и 32-разрядные МП. В измерительных устройствах в основном используются МП с разрядностью 4; 8; 16.

Шина данных в МП-системе — двунаправленная. Информация по ней может передаваться как в ЦПУ, так и из ЦПУ. Направление передачи по ШД устанавливает ЦПУ.

Шина управления в рассматриваемой системе состоит из набора отдельных проводников, каждый из которых предназначен для передачи определенного сигнала в определенном направлении. МП 8080 выполнен в корпусе, имеющем 40 выводов. Это оказывается недостаточным для того, чтобы предоставить каждому сигналу управления отдельный вывод. Поэтому часть сигналов управления передается по выводам шины данных в режиме разделения времени. Этим объясняется соединение на схеме рис. 7.2 буфера шины управления как с внутренним устройством управления (УУ), так и с шиной данных.

Разрядностью шины адреса (ША) определяется предельно возможный объем памяти, которой может быть укомплектована МП-система. Чем больше объем памяти, тем более сложные программы может реализовать система и тем мощнее ее вычислительные и управляю-

щие возможности. МП типа 8080 имеет 16-разрядную адресную шину. Это означает, что ЦПУ может адресоваться к $2^{16} = 65\,536$ ячейкам памяти. Учитывая, что по каждому адресу может храниться 8-разрядное слово (1 байт), получаем, что предельный объем памяти составляет в данном случае 64 кбайт (1 кбайт = 1024 байт). Шина адреса — однонаправленная, код адреса из ЦПУ поступает на ПЗУ, ОЗУ и АВВ.

Внутренняя функциональная схема МП 8080 на рис. 7.2 показана предельно схематично. Обозначены в основном лишь те узлы, ссылки на которые имеются в системе команд. В состав МП входит арифметическо-логическое устройство (АЛУ), способное выполнять простейшие арифметические и логические операции с одним или двумя кодовыми словами. Один из операндов (или единственный операнд), над которыми производится действие в АЛУ, как правило, хранится в регистре-аккумуляторе (RG A). В этот же регистр передается результат выполнения операции. В АЛУ имеются также регистры временного хранения операндов, которые на рис. 7.2 не показаны.

Непосредственно к АЛУ примыкает регистр флажков (RG F), в котором хранится информация (5 разрядов) о признаках, характеризующих результат, полученный в АЛУ после выполнения очередной операции. Эти признаки представлены следующими битами: битом переноса (*c*), битом дополнительного переноса (*ac*), битом знака (*S*), битом нулевого признака (*Z*), битом четности (*P*). Бит переноса устанавливается равным 1 при переносе из старшего разряда (переполнение разрядной сетки). Дополнительный перенос — это перенос из младшего полубайта в старший. Информация об этом переносе нужна при переводе двоичных чисел в двоично-десятичные. Бит знака равен 1 тогда, когда в 7-м (старшем) разряде результата операции присутствует единица (отрицательные числа в ЦПУ представлены в дополнительном коде). Если $Z = 1$, то это означает, что получен нулевой результат. И наконец, бит четности, равный единице, указывает на то, что в полученном результате содержится четное число кодовых единиц.

Не все операции, выполняемые в АЛУ, воздействуют на содержание регистра флажков. Этот факт следует учитывать при программировании условных переходов по состоянию отдельных разрядов регистра *F*. Содержа-

ние регистра *F* дополняется до стандартного 8-разрядного размера тремя постоянными нулями.

Входящие в МП восьмиразрядные регистры общего назначения *B*, *C*, *D*, *E*, *H*, *L* выполняют роль сверхоперативного запоминающего устройства. Эти регистры могут использоваться отдельно и в виде 16-разрядных регистровых пар *BC*, *DE*, *HL*, называемых в командах по имени первых регистров *B*, *D*, *H*, содержащих старшие байты чисел.

Шестнадцатиразрядный регистр *SP* (stack pointer) — это указатель стека, т. е. регистр, информация в котором указывает адрес очередной свободной ячейки стековой памяти. Стековая, или магазинная, память работает по принципу «последний вошел, первый вышел». Программист выделяет область ОЗУ, отводимую под стек, и помещает в регистр *SP* адрес последней ячейки этой области (в рассматриваемом МП стек заполняется с конца). Затем при необходимости по ходу выполнения программы на хранение в стек могут быть отправлены 16-разрядные кодовые слова из регистровых пар *AF*, *BC*, *DE*, *HL*. Каждое такое слово занимает две восьмиразрядные ячейки памяти с адресами (SP) и $(SP) - 1$, где (SP) — содержимое регистра *SP*. Соответственно при помещении в стек очередного слова содержимое регистра *SP* автоматически уменьшается на 2. Затем при чтении каждого записанного в стек слова содержимое регистра *SP* увеличивается на 2. Операции со стеком удобны тем, что реализуются короткими однобайтными командами и программисту не нужно в командах указывать адреса ячеек памяти, куда записывается или откуда читается информация. Однако нужно учитывать, в каком порядке слова были направлены в стек, так как при чтении они будут выдаваться в обратном порядке.

Показанный на схеме рис. 7.2 16-разрядный регистр *PC* (program counter) — это программный счетчик. Слово, записанное в регистре *PC*, выводится на 16-разрядную адресную шину и определяет таким образом адрес ячейки памяти, к которой в данный момент производится обращение. После выполнения каждой команды, за исключением команд переходов, число, записанное в *PC*, увеличивается на число единиц, равное числу байтов в коде этой команды. При выполнении команд переходов содержимое *PC* может изменяться скачком.

Устройство управления УУ, входящее в состав МП

(рис. 7.2), обеспечивает правильное функционирование всех внутренних узлов ЦПУ, выдает командные сигналы на внешнюю шину управления и воспринимает сигналы с этой шины.

Функциональные узлы ЦПУ соединены между собой внутренней шиной данных, с помощью которой они могут обмениваться информацией. Шины данных и адреса, выходящие из ЦПУ, могут быть переведены в высокоимпедансное состояние (внутренние буфера этих шин на рис. 7.2 не показаны).

Режимы работы МП-системы. МП-система — это в конечном счете цифровой автомат, который выполняет операции с цифровой информацией в соответствии с хранящейся в памяти программой. Поэтому работа по программе и является основным режимом работы такой системы.

После начального запуска (сброса) в программном счетчике (регистр РС) устанавливается число 0000 Н. Буква Н в конце числа указывает, что число представлено в шестнадцатиричном коде, т. е. отношение весов данного и соседнего младшего разрядов числа равно 16 (в шестнадцатиричном коде используются цифры 0—9, а также буквы А—F латинского алфавита, соответствующие десятичным числам 10—15). Установка в состояние 0000 Н регистра РС приведет к тому, что на адресную шину будет выдан адрес 0000 Н и ЦПУ произведет чтение байта информации, хранящегося в ячейке памяти, расположенной по этому адресу.

Содержимое этого байта будет расшифровано в ЦПУ как код соответствующей операции. Получив код операции (КО), ЦПУ определяет число байт, которое должно содержать полный код команды. В рассматриваемом микропроцессоре команды бывают одно-, двух- и трехбайтные, причем по содержанию кода операции МП однозначно устанавливает длину кода команды. Если команда описывается двумя или тремя байтами, то ЦПУ считывает недостающие один или два байта из последующих ячеек памяти. Пусть, например, КО, считанный из ячейки 0000 Н, указывает на то, что команда трехбайтная. Тогда в следующих циклах будут считаны слова из ячеек с номерами 0001 Н и 0002 Н. Считав таким образом полный код команды, ЦПУ ее выполняет. Далее ЦПУ считывает слово из следующей ячейки (по адресу 0003 Н) и расшифровывает его как код операции. После

этого повторяются те же действия, что и при выполнении первой команды. Таким же путем будет продолжаться работа по программе до тех пор, пока не встретится команда перехода. Такая команда нарушает монотонное нарастание числа, хранящегося в программном счетчике РС. Это число изменяется скачком в соответствии с содержанием команды перехода, а далее снова код, выдаваемый на адресную шину, будет увеличиваться на единицу после каждого чтения из памяти.

Таким образом, однобайтные слова, хранящиеся в памяти системы (ПЗУ и ОЗУ), могут представлять собой как коды операций, так и восьмиразрядные двоичные числа, являющиеся для процессора простыми числовыми константами. Содержание самого слова не позволяет определить его принадлежность. И только просматривая команды от начала программы, можно установить, является ли данное слово кодом операции или числом, представляющим, например, второй или третий байт команды.

В процессе выполнения программы МП-система может перейти в режим ожидания. Дело в том, что при работе с запоминающим устройством или устройством ввода — вывода (УВВ) микропроцессор должен получить по шине управления сигнал RDY, подтверждающий готовность этих устройств к обмену информацией с ЦПУ. Если же $RDY=0$, то МП-система будет находиться в режиме ожидания. При последующем появлении этого сигнала работа системы возобновляется.

Остановить работу МП-системы можно также программным путем с помощью специальной команды останова HLT (код операции 76 H). Дальнейшая работа после останова может быть осуществлена путем сброса или подачи сигнала прерывания.

Режим прерывания — это такой режим работы МП-системы, в котором по сигналу от некоторого внешнего устройства производится выполнение специальной подпрограммы. Если система в момент прихода этого сигнала работала по программе, то вначале завершаются действия, предусмотренные текущей командой, а затем выполнение основной программы прерывается. ЦПУ запрашивает адрес ячейки, в которой хранится КО первой команды подпрограммы обработки прерывания. Этот адрес называют вектором прерывания. Получив вектор прерывания, МП-система далее выполняет команды, счи-

тываемые из области памяти, начало которой соответствует вектору прерывания. Последней командой подпрограммы обработки прерывания обычно предписывается системе возврат к выполнению основной программы. Для того чтобы это оказалось возможным, требуется, как правило, в начале подпрограммы обработки прерывания запомнить в стеке состояния всех регистров ЦПУ, а в конце подпрограммы снова восстановить эти состояния.

В МП системе могут действовать несколько входов прерывания со своими векторами, возможно установление различных режимов и приоритетов прерываний.

Еще один режим работы МП-системы — это режим прямого доступа к памяти (ПДП). В обычных условиях при работе по программе обмен информацией между, например, одним из внешних устройств, подсоединенных через адаптер ввода — вывода (АВВ), и устройством памяти (ОЗУ или ПЗУ) осуществляется через ЦПУ. Информация от источника вначале считывается в ЦПУ, а затем из ЦПУ переписывается в приемник информации. Если речь идет о пересылке больших массивов информации, то, естественно, возникает желание упростить и ускорить процедуру обмена за счет исключения из нее промежуточного звена в виде ЦПУ. Именно такая пересылка информации из источника в приемник и осуществляется в режиме ПДП. При этом ЦПУ отключается от шин данных и адреса: буфера этих шин переходят в высокоимпендансное состояние. Происходит так называемый захват шин контроллером ПДП — специальным модулем, составленным из одной или нескольких специальных БИС (на рис. 7.2 не показан). Этот модуль управляет работой шин и организует обмен информацией в режиме ПДП.

Режим ПДП не часто реализуется в микропроцессорных измерительных устройствах. Но поскольку МП применяются в устройствах различного назначения, в том числе и в микро-ЭВМ, то входы управления, позволяющие осуществить режим ПДП, имеют практически все МП.

7.3. СХЕМА ВКЛЮЧЕНИЯ МП КР580ВМ80

Рис. 7.3, а показывает схему включения МП типа КР580ВМ80. В состав устройства в данном случае, кроме самого МП, входят также тактовый генератор (G)

ме того, вырабатываются импульсы Φ_2' , совпадающие по времени с импульсами Φ_2 , но имеющие амплитуду, соответствующую ТТЛ-схемам. Эти импульсы при необходимости могут использоваться для синхронизации работы внешних устройств.

Частота тактовых импульсов стабилизируется кварцевым резонатором ZQ , резонансную частоту которого следует выбирать в 9 раз превышающей требуемую тактовую частоту f_T процессора. Обычное значение $f_T = 2$ МГц, для чего требуется кварцевый резонатор на 18 МГц.

Наряду с выдачей тактовых импульсов тактовый генератор осуществляет формирование и синхронизацию некоторых управляющих сигналов: сброса ($RESIN - RES$), готовности ($RDYIN - RDY$), строга ($SYNC - STSTB$). Сброс ЦПУ при включении питания реализуется с помощью RC -цепи (например, $R_1 = 10$ кОм, $C_1 = 1$ мкФ), присоединенной ко входу $RESIN$. В дальнейшем сброс может осуществляться с помощью кнопки $S1$.

Входной сигнал готовности $RDYIN$ поступает на генератор от устройств памяти или ввода — вывода. Если эти устройства имеют достаточное быстродействие для того, чтобы своевременно реагировать на команды ЦПУ, то можно на вход $RDYIN$ подать постоянный сигнал готовности, соединив этот вход резистором ($R2$ на рис. 7.3, а) с источником питания $+5$ В.

Системный контроллер SC выполняет роль буфера шины данных и формирует сигналы управления для устройств памяти и ввода — вывода. Как упоминалось в предыдущем параграфе, часть сигналов управления передается из ЦПУ по шине данных в режиме разделения времени. Эти сигналы управления фиксируются системным контроллером в начале каждого цикла команды по сигналу строга $STSTB$. Кроме того, три сигнала управления: $HLDA$ (подтверждение перехода в режим ПДП), $DBIN$ (переключение шины данных на ввод) и $\overline{WR}$ (запись информации) — подаются на SC из ЦПУ непосредственно по отдельным проводам. На основе принятых сигналов системный контроллер вырабатывает управляющие сигналы $\overline{INTA}$ (подтверждение прерывания), $\overline{MEMR}$ (чтение из ячейки памяти), $\overline{IOR}$ (чтение из устройства ввода — вывода), $\overline{MEMW}$ (запись в ячейку памяти), $\overline{IOW}$ (запись в устройство ввода — вывода).

Как показано на рис. 7.3, а, в шину управления вхо-

дят также линии, подающие сигналы от указанных устройств на процессор. Это сигнал запроса прерывания INT, сигнал запроса на захват шин от контроллера прямого доступа к памяти HOLD, сигнал готовности устройства к выполнению операции RDYIN.

Кроме упомянутых, ЦПУ вырабатывает еще два сигнала управления, которые могут быть использованы при построении МП-системы. Сюда относятся сигнал WAIT, свидетельствующий, что ЦПУ находится в режиме ожидания сигнала готовности RDY, и сигнал разрешения прерывания INTE, информирующий о том, что ЦПУ готово реагировать на сигнал прерывания INT.

Буферные каскады шины адреса F (рис. 7.3, а) могут быть реализованы не только с помощью микросхем КР580ВА86/87, но и с помощью микросхем серии ТТЛ, например типа К155ЛП10/11, К155ЛН6.

Временные диаграммы, поясняющие работу микропроцессорной системы, приведены на рис. 7.3, б.

Рассмотрим кратко вопросы, относящиеся к организации ввода — вывода информации в рассматриваемой МП-системе. МП КР580ВМ80 может адресоваться к 65 536 ячейкам памяти, к 256 устройствам ввода и к 256 устройствам вывода. Как видно из рис. 7.2 и 7.3, шина адреса — общая для устройств памяти и ввода — вывода. Поэтому, если по этой шине передается, например, код 0101 Н, то это значит, что ЦПУ подготавливает к работе или ячейку памяти или устройство ввода, или устройство вывода с таким адресом. Что же именно должно вступить в работу, это определяют сигналы управления $\overline{\text{MEMR}}$, $\overline{\text{MEMW}}$, $\overline{\text{IOR}}$, $\overline{\text{IOW}}$. Если, например, из этих сигналов только $\overline{\text{MEMW}}$ равен нулю, то это значит, что будет производиться запись в ячейку памяти, т. е. МП обращается к блоку ОЗУ. Если же нулевой уровень выставлен на линии $\overline{\text{IOR}}$ (на остальных трех линиях — единица), это говорит о том, что МП будет производить чтение из устройства ввода.

Поскольку при адресации к устройствам ввода — вывода достаточно только одного байта адресного кода, то, обращаясь к таким устройствам, ЦПУ дублирует в старшем байте адреса содержание младшего байта.

Возникает вопрос, почему для устройств ввода — вывода выделены отдельные сигналы управления. Ведь к этим устройствам можно обращаться точно так же, как

и к ячейкам памяти. Операции в обоих случаях производятся одинаковые (чтение и запись), и используются одни и те же шины адреса и данных. Ответ на этот вопрос следующий. Да, действительно устройства ввода и вывода могут быть помещены на место определенных ячеек памяти. Но при этом эти устройства должны быть снабжены дешифратором двухбайтного адреса, т. е. дешифратором 16-разрядного двоичного числа. Если же эти устройства включены как устройства ввода — вывода, то достаточно дешифратора на 8 входов. Более того, в тех случаях, когда число устройств ввода и устройств вывода не более восьми, что чаще всего и бывает, можно обойтись вообще без дешифратора, используя в качестве адресов этих устройств однобайтные числа, содержащие только по одной единице (например, 00000001, 00000010, 00000100 и т. п.). Кроме того, сокращение адреса при обращении к устройствам ввода — вывода делает соответствующие команды обращения более короткими, а наличие отдельных команд для обращения к памяти и к устройствам ввода — вывода позволяет получать более наглядные программы.

7.4. СИСТЕМА КОМАНД МИКРОПРОЦЕССОРА КР580ВМ80

Ознакомимся кратко с возможностями микропроцессора КР580ВМ80 (8080) в отношении выполнения различных арифметических, логических и прочих операций. Приводимый в данном параграфе материал не претендует на полноту изложения. Подробное описание системы команд и принципов программирования микропроцессоров можно найти в различных книгах, и в частности в [11, 33, 42].

Методы адресации. Код команды, как уже указывалось, состоит из кода операции (КО) и сведений об операндах. Операнды в команде могут быть обозначены по-разному, в зависимости от чего и говорят о разных методах адресации. Во-первых предусмотрено довольно много однобайтных команд, в которых сам код операции несет информацию о внутренних регистрах МП, куда записаны операнды. Это так называемая регистровая адресация. При регистровой адресации часть байта КО представляет собой код регистра. Регистрам *A*, *B*, *C*, *D*,

E, H, L (рис. 7.2) при этом соответствуют шестнадцатиричные одноразрядные коды 7, 0, 1, 2, 3, 4, 5.

В двухбайтных командах второй байт может представлять собой непосредственно код операнда. Так реализуется второй метод адресации — непосредственная адресация.

Третий метод адресации — прямая адресация. В этом случае второй и третий байты трехбайтной команды представляют собой адрес ячейки памяти, в которой находится операнд. Команды с прямой адресацией используются также при работе с устройствами ввода — вывода. Но адрес соответствующего порта ввода или вывода задается одним байтом, так что код такой команды содержит только два байта.

Четвертый метод адресации — косвенная адресация. В этом случае код команды содержит информацию о 16-разрядном регистре, содержащем адрес ячейки памяти, в которой и находится операнд. При косвенной адресации часто в качестве регистровой пары, содержащей адрес, используются регистры H, L . При этом в обозначении команды указывается несуществующий регистр M (memory), код которого 6. Таким образом, однобайтная команда, код операции которой содержит указание на регистр M , означает, что операнд нужно взять из ячейки памяти или поместить в ячейку памяти, адрес которой записан в регистровой паре HL .

Наконец, последний, пятый метод адресации, используемой в МП 8080 — это стековая адресация. Как уже указывалось, в этом случае однобайтная команда работы со стеком не несет информации об адресе, просто используется очередная ячейка стековой памяти.

Краткое описание команд МП 8080, за исключением команд перехода, дано в табл. 7.1. В этой таблице приняты следующие обозначения. Буквой r обозначается один из регистров микропроцессора (B, C, D, E, H, L, M или A). Этим регистрам соответствуют коды R (0, 1, 2, 3, 4, 5, 6, 7). В двухбайтной команде код операнда обозначен как N_0 . В трехбайтной команде коды второго и третьего байтов N_0N_1 указывают шестнадцатиричный адрес ячейки памяти $N_1N_0 = N_1 \cdot 16^1 + N_0 \cdot 16^0$. Все приводимые в таблице коды операций также представлены шестнадцатиричными числами. Запись в столбце «Код операции» формулы вида $06 + 8R$ означает что нужно код R , соответствующий регистру r , умножить на 8 и к полу-

Таблица 7.1

№ пп.	Обозначение команды	Код операции	Содержание команды
1	MVI r N_0	06+8R	$r \leftarrow N_0$, $r=B, C, D, E, H, L, M, A$
2	LXI r N_0N_1	01+8R	$rr' \leftarrow N_1N_0$
3	LXI SP N_0N_1	31	$SP \leftarrow N_1N_0$
4	LDA N_0N_1	3A	$A \leftarrow [N_1N_0]$
5	STA N_0N_1	32	$[N_1N_0] \leftarrow A$
6	LDAX r	0A+8R	$A \leftarrow [rr']$, $r=B, D$
7	STAX r	02+8R	$[rr'] \leftarrow A$, $r=B, D$
8	MOV r_1, r_2	40+8R ₁ +R ₂	$r_1 \leftarrow r_2$, $r_1 \leftarrow r_2$, $r=B, C, D, E, H, L, M, A$
9	LHLD N_0N_1	2A	$L \leftarrow [N_1N_0]$, $H \leftarrow [N_1N_0+1]$
10	SHLD N_0N_1	22	$[N_1N_0] \leftarrow L$, $[N_1N_0+1] \leftarrow H$
11	XTHL	E3	$HL \rightleftharpoons SP$
12	XCHG	EB	$D \rightleftharpoons H$, $E \rightleftharpoons L$
13	PCHL	E9	$PC \leftarrow HL$
14	SPHL	F9	$SP \leftarrow HL$
15	PUSH r	C5+8R	$S \leftarrow rr'$, $r=B, D, H$
16	PUSH PSW	F5	$S \leftarrow AF$
17	POP r	C1+8R	$rr' \leftarrow S$, $r=B, D, H$
18	POP PSW	F1	$AF \leftarrow S$
19	ANA r	A0+R	$A \leftarrow A \wedge r$, $r=B, C, D, E, H, L, M, A$
20	ORA r	80+R	$A \leftarrow A \vee r$, $r=B, C, D, E, H, L, M, A$
21	XRA r	A8+R	$A \leftarrow A \veebar r$, $r=B, C, D, E, H, L, M, A$
22	ANI N_0	E6	$A \leftarrow A \wedge N_0$
23	ORI N_0	F6	$A \leftarrow A \vee N_0$
24	XRI N_0	EE	$A \leftarrow A \veebar N_0$
25	CMP r	B8+R	$A \leftrightarrow r$, $r=B, C, D, E, H, L, M, A$
26	CPI N_0	FE	$A \leftrightarrow N_0$
27	INR r	04+8R	$r \leftarrow r+1$, $r=B, C, D, E, H, L, M, A$
28	DCR r	05+8R	$r \leftarrow r-1$, $r=B, C, D, E, H, L, M, A$
29	INX r	03+8R	$rr' \leftarrow rr'+1$, $r=B, D, H$
30	INX SP	33	$SP \leftarrow SP+1$
31	DCX r	0B+8B	$rr' \leftarrow rr'-1$, $r=B, D, H$
32	DCX SP	3B	$SP \leftarrow SP-1$
33	ADD r	80+R	$A \leftarrow A+r$, $r=B, C, D, E, H, L, M, A$
34	SUB r	90+R	$A \leftarrow A-r$, $r=B, C, D, E, H, L, M, A$
35	ADC r	88+R	$A \leftarrow A+r+c$, $r=B, C, D, E, H, L, M, A$

№ п.п.	Обозначение команды	Код операции	Содержание команды
<u>36</u>	SBB r	$98+R$	$A \leftarrow A - r - c, r = B, C, D, E, H, L, M, A$
<u>37</u>	ADI N_0	$C6$	$A \leftarrow A + N_0$
<u>38</u>	SUI N_0	$D6$	$A \leftarrow A - N_0$
<u>39</u>	ACI N_0	CE	$A \leftarrow A + N_0 + c$
<u>40</u>	SBI N_0	DE	$A \leftarrow A - N_0 - c$
<u>41</u>	DAD r	$09+8R$	$HL \leftarrow HL + rr', r = B, D, H$
<u>42</u>	DAD SP	39	$HL \leftarrow HL + SP$
<u>43</u>	NOP	00	Пустая операция
<u>44</u>	HLT	76	Останов
<u>45</u>	CMA	$2F$	$A \leftarrow \overline{A}$
<u>46</u>	CMC	$3F$	$c \leftarrow \overline{c}$
<u>47</u>	STC	37	$c \leftarrow 1$
<u>48</u>	DAA	27	Десятичная коррекция
<u>49</u>	IN N_0	DB	$A \leftarrow (N_0)$
<u>50</u>	OUT N_0	$D3$	$(N_0) \leftarrow A$
<u>51</u>	DI	$F3$	Запрет прерывания
<u>52</u>	EI	$F8$	Разрешение прерывания
<u>53</u>	RST n	$C7+8n$	$S \leftarrow PC, PC \leftarrow 8n, n = 0, 1, 2, 3, 4, 5, 6, 7$
<u>54</u>	RLC	07	$A_{m+1} \leftarrow A_m, A_0 \leftarrow A_7, c \leftarrow A_7$
<u>55</u>	RRC	$0F$	$A_m \leftarrow A_{m+1}, A_7 \leftarrow A_0, c \leftarrow A_0$
<u>56</u>	RAL	17	$A_{m+1} \leftarrow A_m, A_0 \leftarrow c, c \leftarrow A_7$
<u>57</u>	RAR	$1F$	$A_m \leftarrow A_{m+1}, A_7 \leftarrow c, c \leftarrow A_0$

ченному произведению прибавить 6. Найденное таким путем шестнадцатичное число и будет являться кодом операции. Стрелки, используемые в столбце «Содержание команды», показывают направления пересылки данных. В частности, запись $r \leftarrow N_0$ означает, что число N_0 помещается в регистр r . Двухбайтное число, заключенное в квадратные скобки $[N_1N_0]$, означает, что данные следует взять из ячейки памяти или поместить в ячейку памяти, адрес которой равен N_1N_0 . Однобайтное число

в круглых скобках — это адрес (номер) порта ввода или вывода. Остальные обозначения будут расшифрованы ниже при описании отдельных групп команд.

Команды загрузки и пересылки помещены в первых 18 строках табл. 7.1. Здесь имеются команды со всеми упомянутыми выше видами адресации: регистровой, непосредственной, прямой, косвенной, стековой. Имеются также команды взаимной пересылки, например *XCHG*. В соответствии с этой командой взаимно меняется местами содержимое регистровых пар *DE* и *HL*.

По команде *RCHL* содержимое регистровой пары *HL* загружается в программный счетчик *PC*. Таким образом, по существу, это команда перехода. Действительно, помещение некоторого числа в программный счетчик означает, что в следующем цикле будет выполняться команда, код которой хранится в памяти по адресу, соответствующему этому числу.

Команда *SPHL* (так же как и команда *LXI SP*), позволяет разместить стек в конкретной области пространства памяти. По этой команде в указатель стека *SP* загружается двухбайтное число из регистровой пары *HL*.

Команды *PUSH* и *POP* — это команды пересылки двухбайтных чисел из регистровых пар в стек и обратно. При этом команда *PUSH PSW* означает загрузку в стек (*S*) содержимого пары регистров: аккумулятора *A* и регистра признаков (регистра флажков) *F*. Пересылка в эти регистры двух байт информации из стека выполняется с помощью команды *POP PSW*.

Самую многочисленную группу команд пересылки составляют команды вида *MOV r_1, r_2* . Поскольку число регистров r_1 и r_2 равно восьми (*B, C, D, E, H, L, M, A*), то в принципе может быть всего 64 таких команды. Однако на самом деле их 63, так как команда *MOV M, M* отсутствует. Но команды, подобные *MOV B, B*, присутствуют. Они не вызывают никаких действий.

Команды логических операций помещены в строках 19—26 табл. 7.1. При расшифровке этих команд приняты следующие обозначения: $\wedge$ — операция И, $\vee$ — операция ИЛИ, ∇ — операция «исключающее ИЛИ». Перечисленные логические операции выполняются поразрядно. Запись $A \leftarrow A \wedge r$, например, означает, что в каждый разряд регистра-аккумулятора помещается одноразряд-

ное двоичное число, представляющее собой функцию И чисел в аналогичных разрядах прежнего содержимого аккумулятора и содержимого регистра r .

Команда CMR — это команда сравнения чисел, хранящихся в аккумуляторе и регистре r . При этом содержимое аккумулятора не изменяется, но разряды регистра флажков F устанавливаются в соответствии с разностью $r - A$. Подобным же образом осуществляется сравнение числа в аккумуляторе и числа N_0 , приведенного во втором байте команды $CPI\ N_0$.

Команды арифметических операций размещены в строках 27—42 табл. 7.1. Буква s в описании этих команд означает содержимое разряда переноса регистра флажков F .

Системные и специальные команды — это команды, помещенные в строках 43—53 табл. 7.1. Команда NOP означает просто пропуск одного цикла и никак не влияет на содержимое регистров (кроме PC) микропроцессорной системы. Команда HLT , как уже говорилось, останавливает работу МП до прихода запроса прерывания или сигнала сброса. Команда SMA инвертирует число, записанное в аккумуляторе. Команды SMS и STC оперируют с содержимым бита переноса регистра флажков. По команде DAA корректируется результат, если операнды двоично-десятичные. Команды $IN\ N_0$ и $OUT\ N_0$ позволяют произвести обмен информацией с портами ввода — вывода, имеющими адрес N_0 .

Для того чтобы запретить или разрешить микропроцессору реагировать на команды прерывания, используются команды DI и EI . По команде $RST\ n$ в МП вводится вектор прерывания. Напомним, что если нет запрета на обработку прерываний (команда DI), то по сигналу запроса прерывания INT (рис. 7.3, a), МП выставляет нулевой сигнал на выходе $\overline{INTA}$. При этом устройство, запросившее прерывание, должно выдать на шину данных код команды. МП считывает эту команду и далее ее выполняет. Обычно здесь используется команда $RST\ n$. По этой команде в стеке запоминается содержимое программного счетчика PC , и затем в этот счетчик помещается двухбайтное шестнадцатичное число $8n$. Таким образом осуществляется переход к работе с той областью памяти, в которой записана команда обработки данного прерывания. Заметим, что команда $RST\ 0$ возвращает МП к первой ячейке па-

мяти с адресом 0000, так что эта команда действует аналогично сигналу сброса RESET.

Команды сдвигов приведены в последних четырех строках табл. 7.1. По этим командам осуществляется кольцевой сдвиг числа в аккумуляторе на один двоичный разряд влево или вправо, с включением или без включения в кольцо разряда переноса из регистра флажков F . При этом символом A_m обозначен код m -го разряда числа в аккумуляторе (старший разряд — A_7).

Команды переходов представлены в табл. 7.2. Эти

Таблица 7.2

№ пп.	Обозначение команд	Коды операций	Условие перехода
1	JMP, CALL, RET	C3, CD, C9	Без условий
2	JC, CC, RC	DA, DC, D8	$c = 1$
3	JNC, CNC, RNC	D2, D4, D0	$c = 0$
4	JZ, CZ, RZ	CA, CC, C8	$Z = 1$
5	JNZ, CNZ, RNZ	C2, C4, C0	$Z = 0$
6	JP, CP, RP	F2, F4, F0	$S = 0$
7	JM, CM, RM	FA, FC, F8	$S = 1$
8	JPE, CPE, RPE	EA, EC, E8	$P = 1$
9	JPO, CPO, RPO	EA, E4, E0	$P = 0$

команды делятся на три группы: простые переходы (первая буква обозначения команды J), переходы к подпрограммам (первая буква C) и возвраты из подпрограмм (первая буква R). Переход к подпрограмме отличается от простого перехода тем, что при этом автоматически запоминается в стеке номер команды (показание программного счетчика в момент осуществления перехода). Затем, когда по команде возврата будет осуществляться обратный переход, этот номер будет извлечен из стека и помещен снова в программный счетчик.

Условные переходы, как следует из табл. 7.2, происходят в зависимости от кода в отдельных разрядах регистра флажков. Например, простой переход JM реализуется в том случае, если в разряде знака этого регистра записана единица ($Z=1$). При этом же условии реализуется переход к подпрограмме по команде CM и возврат из подпрограммы по команде RM.

В табл. 7.2 для экономии места команды простого перехода и перехода к подпрограмме приведены без ука-

заний на коды второго и третьего байтов. Эти команды трехбайтные (в отличие от однобайтных команд возврата); во втором и третьем байтах содержится информация об адресе, по которому следует осуществлять переход. Этот адрес при переходе и записывается в программный счетчик.

В табл. 7.1 и 7.2 коды операций приведены в виде шестнадцатиричных чисел. Это сделано для более компактной записи этих кодов. В МП-системе эти коды, равно как и вся прочая информация, представлены двоичными числами. Для примера найдем двоичный код, соответствующий команде загрузки в регистр L числа $2E$ Н. Эта команда приведена в строке 1 табл. 7.1. Учитывая, что код регистра L равен пяти, находим шестнадцатиричный код операции: $06 + 8 \cdot 5 = 2E$. Таким образом, шестнадцатиричный код рассматриваемой двухбайтной команды имеет вид $2E2E$. Соответствующий двоичный машинный код будет представлен числом 0010 1110 0010 1110.

Команды, номера которых в табл. 7.1 подчеркнуты, оказывают влияние хотя бы на один разряд регистра флажков F . Остальные команды (табл. 7.1 и 7.2) не изменяют состояния этого регистра.

Программирование МП-системы заключается в составлении программы и последующем помещении кодов команд в ячейки памяти системы. Программа, естественно, может непосредственно состояться в виде последовательности двоичных машинных кодов команд. Однако такая программа совершенно ненаглядна и ее написание представляет собой трудную и чреватую ошибками работу. Более удобно пользоваться при написании программы мнемоническими обозначениями команд, приведенными в табл. 7.1 и 7.2. Существует специальная программа — ассемблер, с помощью которой можно на ЭВМ перевести написанную таким образом программу в машинные коды. Соответственно программа, написанная с использованием мнемонических обозначений команд, — это программа на языке ассемблера. При написании такой программы нужно придерживаться определенных правил, которые описаны, в частности, в книгах [11, 33].

Весьма удобно составлять программу, подлежащую реализации в МП-системе, на языке программирования высокого уровня (фортран, паскаль, бейсик и т. п.). Затем такая программа с помощью ЭВМ тоже переводится в последовательность машинных кодов с помощью специальной программы — транслятора. Однако получаемая при этом конечная программа оказывается, как правило, заметно длиннее программы, составленной с помощью языка ассемблера. Это означает, что для хранения этой программы потребуется больший объем памяти. Так что выбор метода программирования МП-системы может в конечном счете зависеть от наличия и стоимости запоминающих устройств и от резерва времени для выполнения в системе более длинной программы.

7.5. СХЕМЫ ВКЛЮЧЕНИЯ МИКРОПРОЦЕССОРОВ

КМ1821ВМ85 И КР1810ВМ88

Микропроцессор КМ1821ВМ85 (аналог МП 8085) представляет собой существенно улучшенный вариант МП типа ВМ80 (аналог МП 8080), выполненный по КМОП-технологии (мощность потребления — менее 0,1 Вт). Для его питания требуется только один источник, у него повышено быстродействие как за счет увеличения тактовой частоты, так и за счет более рациональной организации циклов выполнения команд. У этого микропроцессора младший байт адреса мультиплексирован с шиной данных: используются одни и те же выводы микросхемы в режиме разделения времени. Это позволило высвободить часть выводов микросхемы для передачи сигналов управления. Все сигналы управления в этом МП в отличие от МП ВМ80 передаются без мультиплексирования. МП ВМ85 имеет развитую систему прерываний. В МП имеется встроенный тактовый генератор и предусмотрена возможность последовательного ввода и вывода информации. В минимальной конфигурации для построения МП-системы на основе этого МП требуется только три корпуса БИС: это ЦПУ и еще две специальные БИС этого комплекта.

Система команд МП ВМ85 включает в себя все команды ВМ80 и сверх того две дополнительные команды управления системой прерываний. У этих двух МП идентичны состав и назначение внутренних регистров, размер адресного пространства, разрядность обрабатываемых слов.

Схема включения и диаграммы работы МП ВМ85 показаны на рис. 7.4. В данном случае в состав устройства входят ЦПУ и три микросхемы буферов шины адреса и шины данных. К выводам X1 и X2 подсоединяется кварцевый резонатор, задающий частоту внутреннего генератора. Тактовая частота МП (3 МГц) образуется путем деления на два частоты импульсов, вырабатываемых этим генератором. Для задания тактовой частоты вместо кварцевого резонатора могут быть использованы LC- или RC-цепь, а также внешние синхронизирующие импульсы.

Цепь R1, C1 так же, как и в устройстве по схеме рис. 7.3, а, осуществляет сброс МП-системы в начальное состояние при включении напряжения питания. Сигналы,

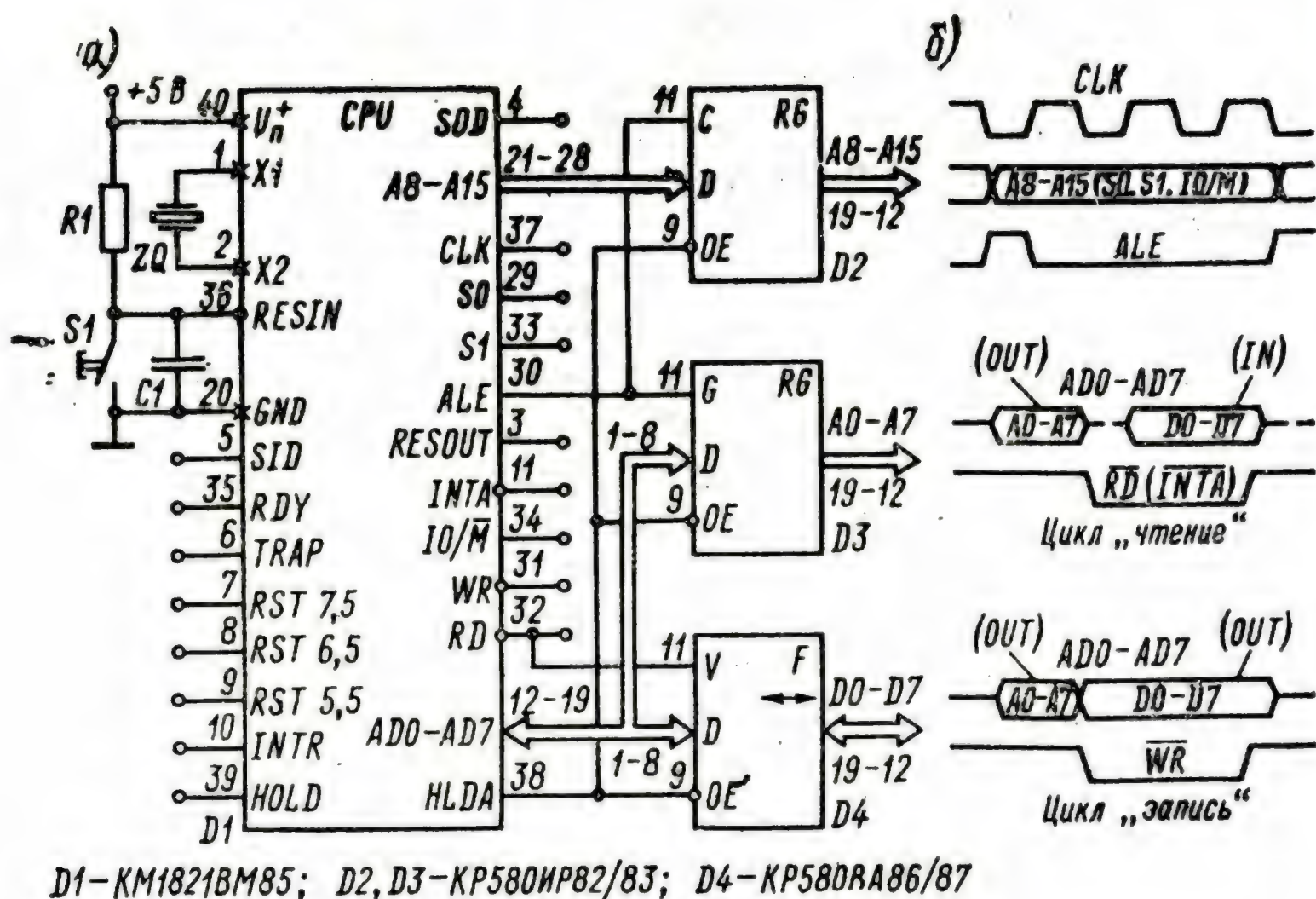


Рис. 7.4. Схема включения МП КМ1821ВМ85

присутствующие на выходах $S0$ и $S1$, характеризуют состояние МП. Например, сочетание этих сигналов 00 говорит о том, что МП находится в режиме останова. К выходам МП CLK и RESOUT могут быть присоединены входы синхронизации и сброса различных устройств МП-системы. Вход SID и выход SOD — соответственно вход и выход последовательных данных.

Как видно из схемы рис. 7.4, а, старшие ($A8 — A15$) и младшие ($A0 — A7$) разряды адреса фиксируются регистрами $D2$ и $D3$ типа КР580ИР82 или ИР83 по stroбирующему сигналу ALE. Буфера шины данных выполнены на микросхеме $D4$ типа КР580ВА86/87. В этих буферах направление передачи изменяется в зависимости от значения сигнала на выходе $\overline{RD}$ МП. Отметим, что микросхемы КР580ИР82 и КР580ВА86 обеспечивают усиление по мощности сигналов без инвертирования, а КР580ИР83 и КР580ВА87 усиливают и инвертируют сигналы.

Управление устройствами памяти и ввода — вывода в данной МП-системе производится с помощью трех сигналов: $IO/\overline{M}$ (ввод — вывод или память), $\overline{WR}$ (запись)

и $\overline{RD}$ (чтение). Напомним, что в системе с МП типа VM80 использовались для аналогичных целей четыре сигнала: $\overline{IOW}$, $\overline{IOR}$, $\overline{MEMW}$, $\overline{MEMR}$. Одна из этих систем сигналов может быть без труда преобразована в другую.

Рассмотрим кратко систему прерываний МП VM85. В данном МП имеется пять входов прерываний, один из которых (INTR) аналогичен по функциональному назначению входу INT МП VM80. Как указывалось выше, после получения сигнала прерывания по этому входу МП вводит с шины данных вектор прерывания — команду, выставляемую устройством, запросившим прерывание. Обычно это команда RST n , по которой осуществляется переход программы к команде, код которой хранится в ячейке с адресом $8n$ (адрес, с которого осуществлен переход, запоминается в стеке). В МП VM85 имеются три входа прерывания RST n , сигналы на которых сразу иницируют переход к команде, хранящейся в ячейке памяти с адресом $8n$. Таким образом, при использовании этих входов прерывания нет необходимости в том, чтобы внешнее устройство выставляло на шине данных нужную команду. Адреса переходов для прерываний по входам RST 5.5, RST 6.5, RST 7.5 следующие: 002C H, 0034 H, 003C H. Данные прерывания могут маскироваться (запрещается) программным способом командой SIM (установка маски). Чтение маски прерываний производится по команде RIM.

Прерывание по входу TRAP — это немаскируемое прерывание, по которому осуществляется переход по адресу 24 H (таким образом, эта команда могла бы быть названа RST 4.5). Прерывание по этому входу обычно производится при аварийной ситуации (например, отключение питания), поэтому не предусмотрены команды, которые могли бы запретить его обработку.

Если после прихода сигнала одного из прерываний до начала его обработки поступят также другие сигналы прерываний, то МП осуществит переход, соответствующий старшему по приоритету сигналу. Приоритеты при этом расставлены следующим образом (в порядке убывания): TRAP, RST 7.5, RST 6.5, RST 5.5, INTR. Если же обработка прерывания уже началась, то она может прерваться очередным незапрещенным сигналом прерывания вне зависимости от его приоритета. По вхо-

дам RST 5.5, RST 6.5 и INTR МП реагирует на единичный уровень сигнала, по входу RST 7.5 — на положительный фронт сигнала (в МП имеется внутренний триггер, срабатывающий по фронту), по входу TRAP — и на единичный уровень, и на положительный фронт.

Микропроцессор КР1810ВМ88 (аналог МП 8088) в отличие от рассмотренных выше является 16-разрядным МП, т.е. совершает различные арифметические, логические и прочие операции над 16-разрядными двоичными числами. Но вместе с тем он имеет внешнюю 8-разрядную шину данных. Это дает возможность совместить развитую систему команд 16-разрядного МП с простотой реализации 8-разрядной МП-системы. Естественно, при этом несколько теряется быстродействие в сравнении с процессом ВМ86, имеющим 16-разрядную шину данных. При 8-разрядной шине приходится одно 16-разрядное слово вводить или выводить побайтно за два цикла. Однако для типичных применений в измерительных устройствах быстродействие такого процессора вполне достаточно. Кроме того, МП ВМ88 может оперировать и с однобайтными словами. Его быстродействие при выполнении таких команд существенно выше, чем у рассмотренных ранее МП. Для сравнения укажем, что на выполнение простых операций микропроцессоры типов ВМ80, ВМ85, ВМ88 затрачивают время соответственно 2; 1,3 и 0,4 мкс [41].

Большим достоинством МП ВМ88 является наличие встроенного аппаратного умножителя, что позволяет быстро выполнять по соответствующим командам операции умножения и деления чисел. Объем непосредственно адресуемой памяти у этого МП составляет 1024 килобайта. Младший байт адреса, как и у МП ВМ85, передается по шине данных в режиме разделения времени и стробируется сигналом ALE.

Система команд МП ВМ88 совпадает с системой команд МП ВМ86. В значительной степени совпадает и внутреннее устройство этих МП. Описание их структуры и краткий обзор системы команд содержится в [20].

Схема включения МП ВМ88 показана на рис. 7.5. Этот МП не

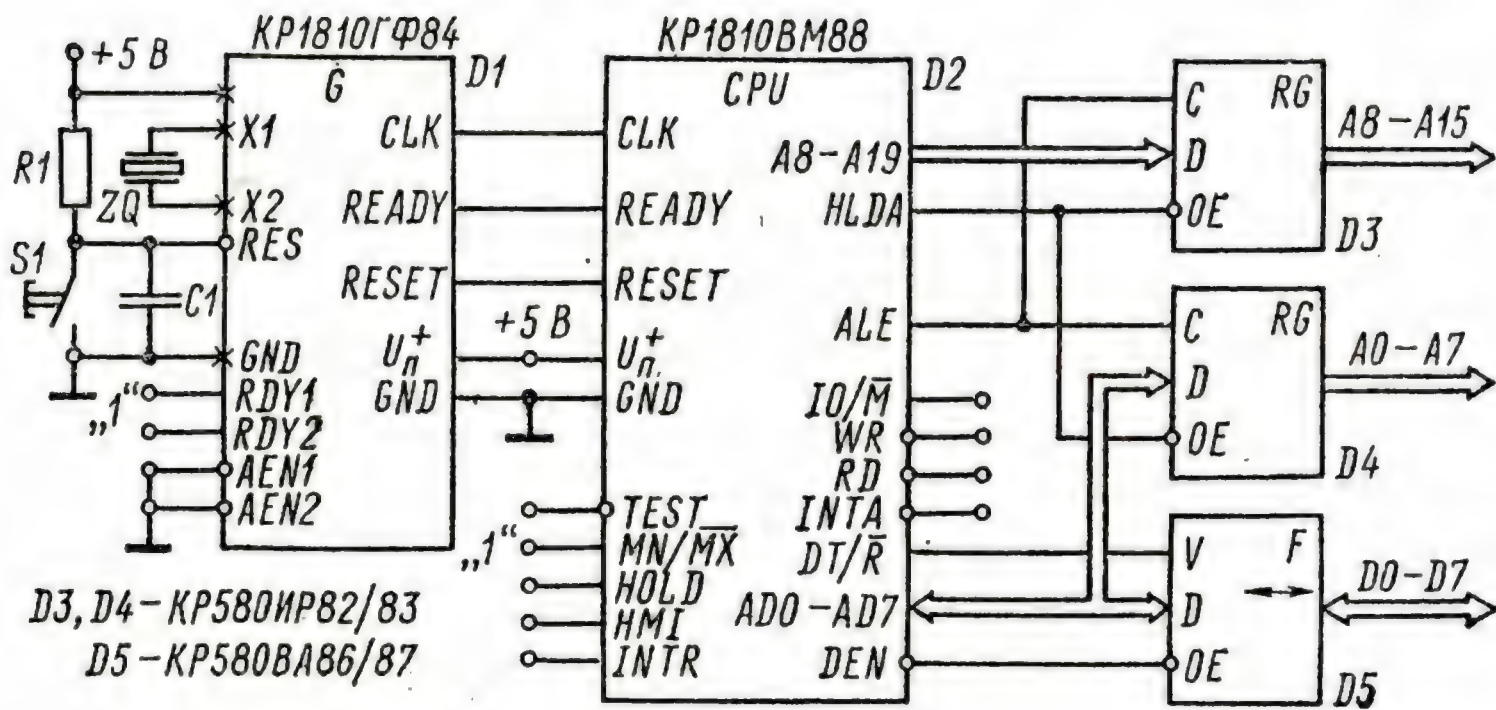


Рис. 7.5. Схема включения МП КР1810ВМ88

содержит внутреннего тактового генератора, он выполнен в данном случае на микросхеме *D1* типа КР1810ГФ84. ЦПУ (*D2*) имеет входы маскируемого *INTR* и немаскируемого *NMI* прерываний. Вход $MN/\overline{MX}$ позволяет перестраивать внутреннюю структуру МП с целью его использования в минимальном или максимальном режиме. В последнем случае возможности МП расширяются, но необходимо включение в систему специального системного контроллера. В измерительных устройствах, как правило, используется минимальный режим.

Как видно из схемы рис. 7.5, организация буферов шин данных и адреса в данном случае такая же, как и при применении МП *BM85*. Совпадают и сигналы управления устройствами памяти и ввода — вывода. В устройстве по схеме рис. 7.5 установлены буферы только для двухбайтного адреса памяти *A0—A15*. Если требуется, то можно добавить еще буфер для старших разрядов адреса *A16—A19*. Направление передачи буфера данных (вход *V* микросхемы *D5*) устанавливается сигналом с выхода МП $DT/\overline{R}$ (передача данных — чтение). Перевод этих буферов в высокоимпедансное или рабочее состояние происходит по сигналу $\overline{DEN}$ (разрешение данных).

7.6. УСТРОЙСТВА ПАМЯТИ МП-СИСТЕМ

Память часто разделяют на так называемую внутреннюю, которая выполняется на основе полупроводниковых БИС, и внешнюю — устройства для долговременного хранения информации (магнитные ленты, диски и т. п.). Ниже мы будем рассматривать только полупроводниковые запоминающие устройства (ЗУ).

По способу обращения к элементам различают адресные и ассоциативные ЗУ. В адресных БИС памяти обращение к элементам памяти производится по их физическим координатам, задаваемым двоичным кодом — адресом. Они бывают с произвольным обращением (выборкой), т. е. допускают любой порядок следования адресов, и с последовательным обращением, где выборка элементов памяти возможна только в определенном порядке — возрастания или убывания адресов. Как мы уже могли убедиться, архитектура микропроцессоров ориентирована в первую очередь на использование адресных ЗУ с произвольной выборкой.

По принципу построения полупроводниковые устройства памяти можно также разделить на энергонезависимые ЗУ «только для чтения» — постоянные запоминающие устройства ПЗУ или ROM (read only memory) и энергозависимые оперативные ЗУ с произвольной выборкой для чтения и записи или RAM (random access memory).

ПЗУ применяются для хранения управляющих программ, различных таблиц (в том числе знакогенераторов) и т. д. Существует несколько их разновидностей, которые различаются принципом занесения информации, а также технологией изготовления.

Масочно-программируемые ПЗУ. Эти БИС выпускаются по различным технологиям (ТТЛ, МОП, КМОП). Информация заносится в них в процессе изготовления, обычно на финишном его участке и не может быть впоследствии изменена. В серийном производстве эти БИС относительно дешевы. Однако каждая «прошивка», т. е. заносимый в ПЗУ массив информации, требует соответствующей дорогостоящей технологической подготовки производства — индивидуальной маски (фотошаблона). Поэтому данный тип ПЗУ рентабельно применять в уже отлаженных изделиях, выпускаемых большими партиями. Примером является ПЗУ знакогенератора К555РЕ4. Выпускаются также ПЗУ типа КР568РЕЗ емкостью 16 кбайт, в которые занесены редактор текстов, ассемблер и монитор МП-системы на основе процессора КР580ВМ80.

Программируемые ПЗУ (ППЗУ) с плавкими перемычками поступают к потребителю в первоначальном незапрограммированном состоянии, соответствующем 0 или 1 (в зависимости от типа БИС) во всех элементах памяти. В режиме программирования можно записать в ППЗУ информацию путем пережигания перемычек электрическим током по специальной программе [49]. В дальнейшем изменение информации, занесенной в ППЗУ, возможно путем повторного программирования только в одном направлении — путем пережигания перемычек, оставшихся после предыдущего программирования.

Выпускается широкая гамма подобных микросхем серии КР556 на основе схем ТТЛШ. Их емкость достигает в настоящее время 2 кбайт (РТ16, РТ18).

ППЗУ с ультрафиолетовым стиранием информации в настоящее время наиболее широко используются в МП-системах. В этих БИС каждый бит хранимой информации отображается состоянием соответствующего МОП-транзистора с плавающим затвором. Затворы транзисторов при программировании заряжаются лавинной инжекцией, т. е. обратимым пробоем окружающего затвор изолирующего слоя под действием электрическо-

го импульса напряжением 18—26 В. Заряд в таких конденсаторах за счет высокого качества изолирующего слоя может сохраняться очень долго. Так, например, для отечественных ППЗУ серии К573 гарантируется сохранение информации не менее 15—25 тыс. ч во включенном состоянии и до 100 тыс. ч (К573РФ1), т. е. более 10 лет, — в выключенном.

Программирование ПЗУ обычно производят вне МПСистемы, в которой предполагается их использовать, с помощью специальных устройств — программаторов. Последние часто выполняют в виде периферийных устройств ЭВМ, в которых производится подготовка, а также и хранение на внешних носителях записываемой в ПЗУ информации [14]. Незапрограммированная микросхема ПЗУ с ультрафиолетовым стиранием имеет на выходах по всем адресам уровень логической единицы. Для записи в требуемые разряды логического нуля при установленном адресе на соответствующие выводы данных подается уровень 0, а на остальные — 1. Можно производить коррекцию ранее записанной информации, изменяя состояние 1 в любых разрядах на нулевое (но не наоборот).

Для полного программирования БИС типа К573РФ2 емкостью 2 кбайт требуется в стандартном режиме время порядка 100 с.

Для стирания информации в течение 30—60 мин облучают кристалл БИС сквозь прозрачное окно в корпусе ультрафиолетовым излучением люминесцентной лампы, которое увеличивает ток утечки в изолирующем слое, приводя к рассасыванию хранимого на плавающих затворах заряда.

Число циклов перезаписи обычно лежит в пределах 10—100 (для различных типов), так как при каждом программировании частично изменяется структура изолирующего слоя, что постепенно ухудшает его диэлектрические свойства.

ППЗУ с электрическим стиранием позволяет производить как запись, так и стирание (или перезапись) информации с помощью электрических сигналов. Для построения таких ППЗУ используются различные технологии и структуры элементов памяти. В частности, применяются структуры с лавинной инжекцией заряда, аналогичные тем, на которых строятся ППЗУ с ультрафиолетовым стиранием, но с дополнительными управля-

ющими затворами, размещаемыми над плавающими. Подача напряжения на управляющий затвор приводит к рассасыванию заряда за счет туннелирования носителей сквозь изолирующий слой. По этой технологии изготавливаются микросхемы К573РР2, КМ1609.

Достоинством ППЗУ с электрическим стиранием является не только удобство и высокая скорость перезаписи информации, но и значительное допустимое число циклов перезаписи. Обычно гарантируется не менее 10^4 циклов.

Оперативные запоминающие устройства (ОЗУ) для записи — чтения информации в зависимости от структуры элементов памяти подразделяются на статические и динамические.

Элементы памяти в статических ОЗУ строятся на основе статических триггерных цепей. Хранение информации в триггере требует определенной мощности от источника питания, т. е. такое ЗУ является энергозависимым. Типовая реализация триггерного элемента памяти в *н*ПМОП- и КМОП-БИС ОЗУ (эти виды технологии в наибольшей степени прогрессируют в настоящее время) составляет шеститранзисторную схему. Поэтому статические ОЗУ проигрывают в 4—8 раз по информационной емкости на кристалле динамическим ОЗУ, в которых запоминающий элемент выполняется одностранзисторным.

Информация в таком элементе хранится в виде заряда на запоминающем конденсаторе, обкладками которого являются области стока МОП-транзистора и подложки. Запись и считывание информации производятся путем открывания транзистора по затвору и подключения тем самым запоминающей емкости к схеме усилителя-регенератора. Последний, по существу, является статическим триггерным элементом, который в зависимости от предварительной его подготовки или принимает (считывает) информацию из емкостной запоминающей ячейки, устанавливаясь при этом в состояние 0 или 1, или, наоборот, в режиме записи соответствующим образом заряжает ячейку, будучи предварительно установленным в 0 или 1.

В режиме чтения триггер усилителя — регенератора вначале специальным управляющим сигналом устанавливается в неустойчивое равновесное состояние, из которого при подключении к нему запоминающей емкости

он переключается в 0 или 1. При этом вначале он потребляет часть заряда, а затем при установке в устойчивое состояние возвращает его ячейке, осуществляя таким образом регенерацию ее состояния.

В режиме хранения информации необходимо периодически производить регенерацию для компенсации естественных утечек заряда. Максимальный период цикла регенерации для каждой из ячеек обычно составляет 1—2 мс. В принципе для полной регенерации можно было бы с таким периодом считывать содержимое каждой из ячеек ОЗУ. Однако это заняло бы слишком много времени. Поэтому архитектура БИС динамических ЗУ строится таким образом, что операция регенерации является групповой, т. е. при каждом обращении к ОЗУ регенерируется содержимое не одной ячейки, а целой строки. Поэтому, например, для регенерации БИС типа К565РУ5 емкостью 64 кбит необходимо обращение к каждой из 128 строк не реже, чем раз в 2 мс. Если учесть, что регенерация одной строки занимает около 0,5 мкс, то общие потери времени на регенерацию составят примерно 3,2 %.

Регенерация может проводиться процессором программно, например с помощью специальных прерываний. Но чаще она реализуется аппаратно с помощью специального контроллера регенерации. Возможно также выполнение этой операции с помощью контроллера ПДП.

Построение модулей памяти МП-систем. Исходными «кирпичиками» при построении модулей памяти МП-систем служат отдельные БИС статической или динамической оперативной памяти, а также БИС ПЗУ. Отметим, что БИС памяти, выпускаемые различными фирмами, гораздо в большей степени стандартизованы по внешнему интерфейсу и даже в большинстве случаев по нумерации выводов по сравнению с другими типами микропроцессорных БИС.

Выпускаются 1-, 4-, 8- и 16-разрядные БИС памяти. Заметим, что одноразрядная организация позволяет при заданном числе выводов корпуса микросхемы «упаковать» в нее максимальное число битов.

При построении модулей памяти возникают задачи наращивания информационной емкости путем объединения БИС в соответствующую матрицу, а также буферизации шин адреса, данных и управления. Наращива-

ние емкости может производиться двумя путями. Во-первых, можно расширять разрядность путем параллельного включения БИС. Последние в этом случае объединяются по всем выводам, кроме информационных, которые в совокупности образуют расширенную информационную шину.

Второй путь наращивания информационной емкости — объединение БИС памяти по информационным входам — выходам. Кроме них объединяются все остальные входы за исключением входов $\overline{CS}$ (выбор чипа). Сигналы на этих входах определяют, какой из микросхем необходимо включаться в работу. Максимальное число объединяемых таким образом БИС определяется допустимой емкостной нагрузкой на выходе микросхемы.

ПЗУ, как правило, выпускаются многоразрядными. Разрядность ПЗУ, так же как и разрядность МП, составляет 4, 8, 16. Это связано в первую очередь с удобством занесения и изменения информации в ПЗУ. Действительно, записывать информацию в ПЗУ целыми словами гораздо удобнее, чем, допустим, по одному разряду в каждое из нескольких ПЗУ, образующих заданную длину слова.

В последние годы за рубежом и в СССР стали выпускать БИС статических ОЗУ, аналогичных по цоколевке и назначению выводов программируемым ПЗУ. Например, ОЗУ типа К537РУ9 имеет, как и микросхемы ПЗУ типа К573РФ2, РФ5, организацию $2K \times 8$ и аналогичную цоколевку, за исключением одного вывода (21). У ПЗУ на этот вывод подается напряжение программирования, а в микросхеме ОЗУ — это вход управления записью $\overline{WR}$.

Таким образом, можно представить себе резервирование на печатной плате посадочных мест под микросхемы памяти с практически идентичной разводкой выводов, куда в зависимости от решаемой задачи можно устанавливать микросхемы ОЗУ и ПЗУ в необходимом соотношении.

Пример схемы включения устройств памяти в МП-системе показан на рис. 7.6.

В данном случае используются микросхемы ПЗУ с ультрафиолетовым стиранием типа К573РФ2 или КФ573РФ5 и микросхемы статического ОЗУ типа К537РУ9. Каждая из этих микросхем способна хранить 2 кбайта информации, представленной в виде 2048 вось-

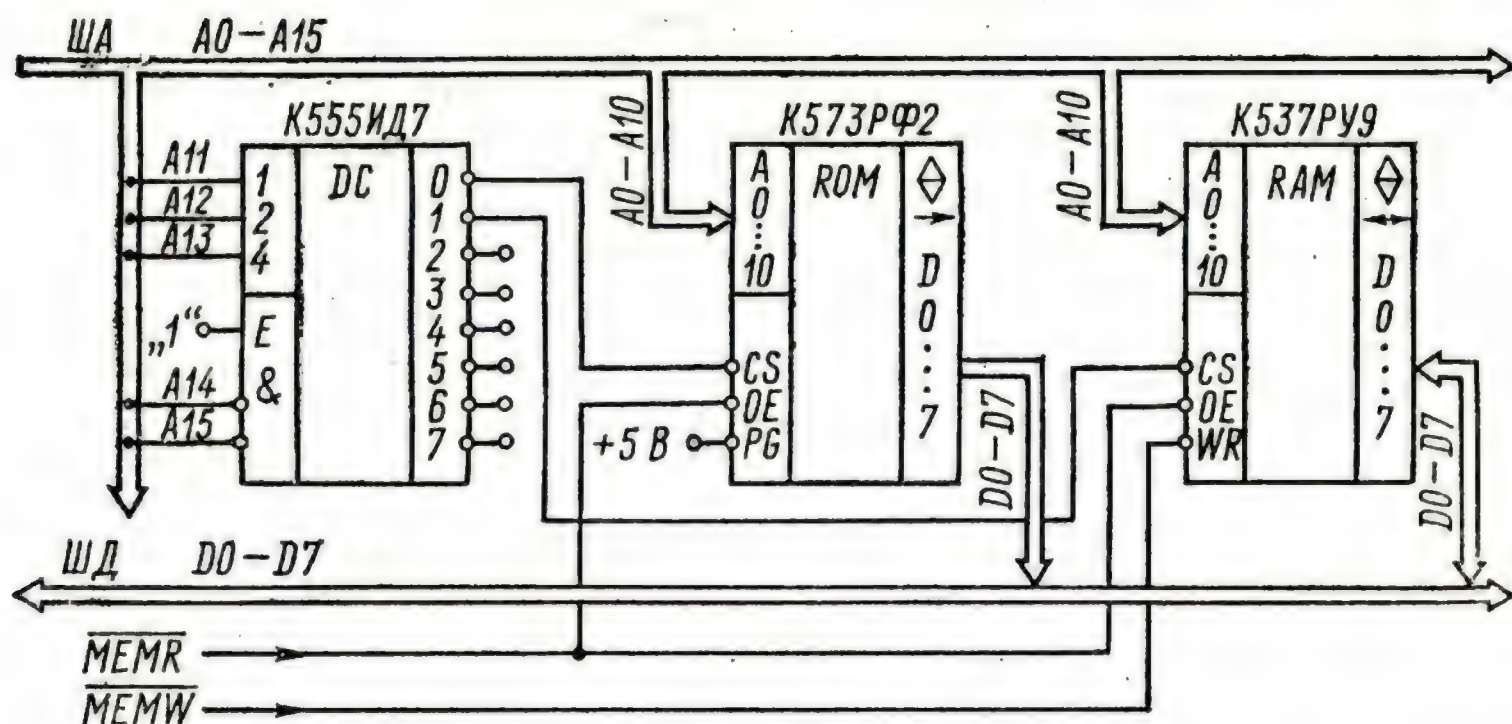


Рис. 7.6. Схема включения устройств памяти

миразрядных слов. Выбор нужного слова производится с помощью одиннадцати адресных сигналов $A0-A10$. Кроме того, эти микросхемы имеют входы $\overline{CS}$ (выбор чипа), на которые подаются сигналы, зависящие от состояния старших разрядов адресной шины МП-системы $A11-A15$. Как видно из рис. 7.6, управление этими входами осуществляется с помощью дешифратора типа $K555ИД7$. Микросхемы ПЗУ (ROM) и ОЗУ (RAM) включаются в работу тогда, когда старшие разряды адресной шины $A15-A11$ будут находиться в состояниях 00000 и 00001. Таким образом, ячейки ПЗУ и ОЗУ занимают в адресном пространстве соответственно области 0000 H—07FF H и 0800 H—0FFF H.

Перевод выходов микросхем памяти в высокоимпедансное состояние производится при подаче логической единицы на входы $\overline{OE}$ (разрешение выхода) с линии $\overline{MEMR}$ шины управления МП. Направление передачи информации в ОЗУ изменяется в зависимости от сигнала на линии $\overline{MEMW}$ шины управления.

В ПЗУ имеется вход включения режима программирования PG . Как уже указывалось, обычно программирование ПЗУ производится вне МП-системы. В обычном режиме (режиме чтения) на этот вход подается напряжение питания ($+5V$).

При необходимости объем памяти в устройстве по схеме рис. 7.6 может быть увеличен. Это достигается путем включения дополнительных ПЗУ или ОЗУ. При этом

микросхемы К573РФ2 или К537РУ9 включаются точно так же, как это показано на рис. 7.6, но их входы $\overline{CS}$ присоединяются к другим выходам дешифратора DC . Наибольшее число микросхем памяти, включаемых параллельно на шину данных без дополнительных буферов, как мы уже говорили, ограничено допустимой емкостной нагрузкой выходов микросхем памяти.

Рассмотренная схема включения устройств памяти рассчитана на управляющую шину МП типа ВМ80. Если же применяется МП типа ВМ85, то вместо сигналов $\overline{MEMR}$ и $\overline{MEMW}$ используются сигналы $\overline{RD}$ и $\overline{WR}$, а на один из входов разрешения дешифратора DC подается сигнал $IO/\overline{M}$.

7.7. УСТРОЙСТВА ВВОДА—ВЫВОДА МП-СИСТЕМ

Ввод и вывод информации в МП-системах осуществляется, как правило, с помощью специальных БИС. Схема включения типичных БИС ввода — вывода показана на рис. 7.7.

Одной из наиболее употребляемых микросхем ввода — вывода является *БИС параллельного периферийного адаптера*. На рис. 7.7 — это микросхема типа КР580ВВ55. Такой адаптер позволяет переключать шину данных МП-системы на работу с одним из трех портов ввода — вывода, PA , PB или PC . Управление адаптером производится программно. После начальной установки по входу RES в микросхему через шину данных записывается управляющая информация, определяющая режим работы каждого из портов. Таких режимов три: простой ввод — вывод (режим 0), стробируемая односторонняя передача информации (режим 1) и стробируемая двусторонняя передача информации (режим 2) [3].

Адресация к конкретному порту адаптера производится с помощью адресных сигналов $A0$ и $A1$ (рис. 7.7). При этом сочетаниям $A1$, $A0$ вида 00, 01, 10 соответствуют порты PA , PB и PC . При наличии двух единиц на входах $A1$, $A0$ микросхемы происходит запись с шины данных во внутренний управляющий регистр предназначенной для адаптера управляющей информации.

Как и в случае включения устройств памяти (рис. 7.6), в данном случае дешифрация старших разрядов

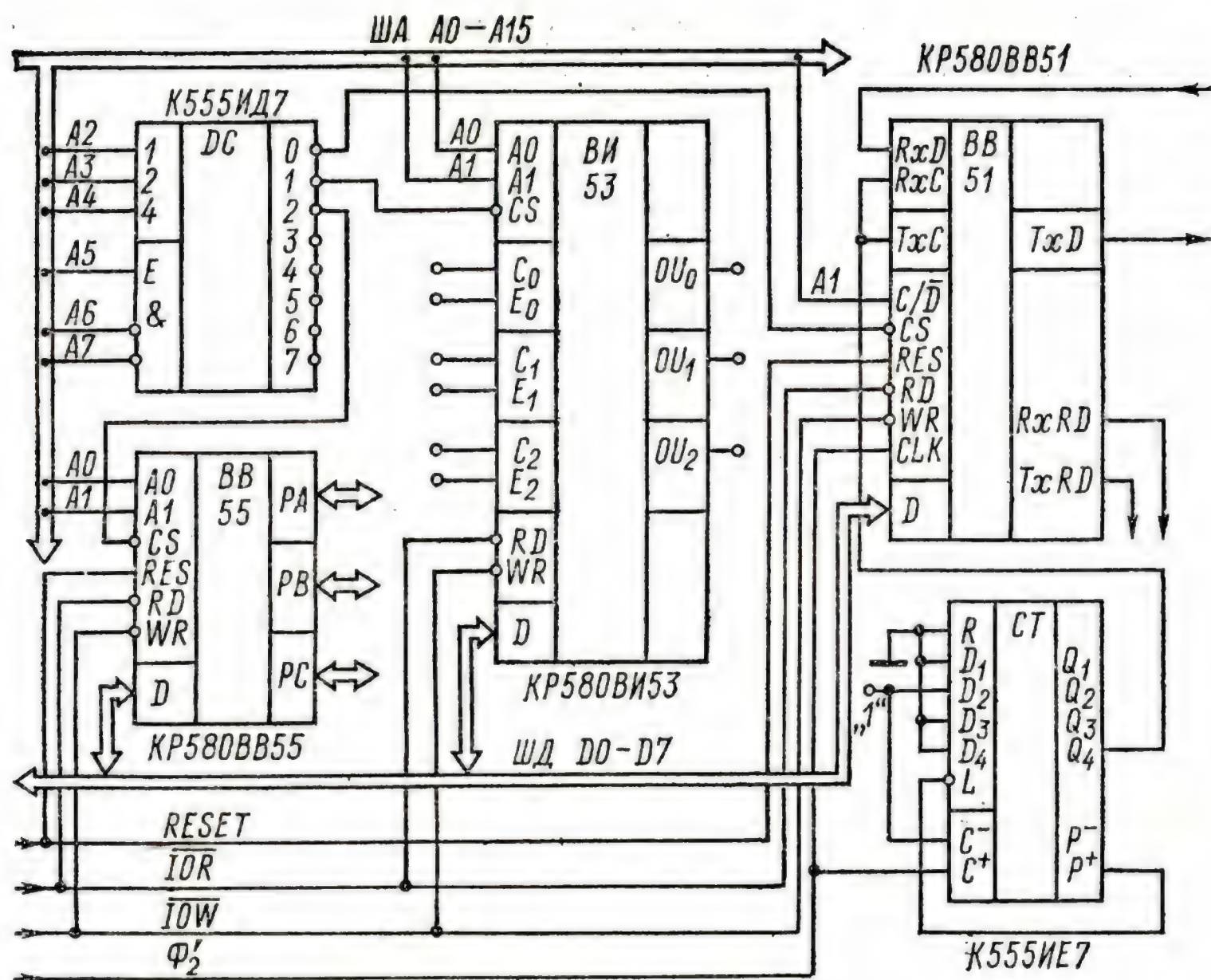


Рис. 7.7. Схема включения устройств ввода — вывода

адреса устройств ввода — вывода осуществляется с помощью дешифратора K555ИД7. Из рис. 7.7 нетрудно установить, что портам PA , PB , PC и управляющему регистру параллельного периферийного адаптера BB55 присвоены адреса 28 Н, 29 Н, 2А Н, 2В Н.

К портам PA и PB могут быть присоединены различные источники и приемники информации, например, аналого-цифровые и цифро-аналоговые преобразователи. Порт C обычно используется для приема и формирования сигналов, сопровождающих обмен информацией, в частности для выработки сигналов прерывания.

За недостатком места мы здесь не рассматриваем детально вопросы программирования и применения параллельного периферийного адаптера, равно как и других устройств ввода — вывода. Соответствующую информацию читатель может найти, например, в [3].

Программируемый таймер KP580ВИ53 может быть использован для ввода в МП сигналов, соответствующих

частоте или длительности импульсов, для подсчета числа событий, для задания временных интервалов и т. п. Этот таймер содержит три 16-разрядных счетчика (0; 1; 2), работающих на вычитание. Счетчики могут быть запрограммированы как для двоичного, так и для двоично-десятичного счета. Программным способом можно также осуществлять и начальную установку счетчиков, записывая в них любое исходное число.

Адресация трех счетчиков рассматриваемого таймера, так же как и портов рассмотренного выше параллельного адаптера, производится с помощью двух адресных входов $A0$, $A1$ и входа $\overline{CS}$. Внутренний управляющий регистр, в который при программировании режима таймера записываются управляющие слова, при адресации выступает как четвертый канал таймера. В устройстве по схеме рис. 7.7 счетчикам 0; 1; 2 и управляющему регистру таймера соответствуют адреса 24 Н, 25 Н, 26 Н, 27 Н.

Каждый из счетчиков таймера имеет тактовый вход (C_0 , C_1 , C_2), вход управления — разрешения счета (E_0 , E_1 , E_2) и выход (OU_0 , OU_1 , OU_2). Счетчики могут работать в одном из шести режимов, формируя на выходе однократные или периодические, положительные или отрицательные перепады или импульсы. Кодовое состояние любого из счетчиков может быть считано микропроцессором. Причем возможны два режима считывания: с остановкой или без остановки счета (с переписью числа из счетчика в специальный внутренний регистр таймера).

Последнее из устройств ввода — вывода, представленных на рис. 7.7, — это *последовательный периферийный адаптер* (адаптер последовательного интерфейса) КР580ВВ51. Этот адаптер позволяет передавать и принимать информацию в синхронном и асинхронном режимах в виде последовательного кода. При этом в асинхронном режиме каждая кодовая посылка снабжается специальными стартовыми и стоповыми битами, позволяющими установить ее начало и конец. Первым идет равный нулю стартовый бит, далее следует код информации — до 8 бит, следующий бит — это бит контроля на четность или нечетность и, наконец, заключают слово равные единице стоповые биты. Длительность стопового сигнала может составлять 1; 1,5 или 2 бита.

Для работы последовательного адаптера необходимы тактовые импульсы (вход CLK), частота которых не имеет значения, но она должна не менее чем в 4,5 раза в асинхронном и в 30 раз в синхронном режиме превышать частоту передаваемых или принимаемых битов. В устройстве по схеме рис. 7.7 для этой цели используются тактовые импульсы Φ_2 , получаемые с тактового генератора системы. Скорость выдачи битов на выход передатчика TxD или скорость приема битов со входа приемника RxD назначается программно в зависимости от частоты синхронизирующих импульсов, подаваемых на входы TxS и RxS. При этом может быть установлена частота передачи или приема, равная частоте синхронизирующих импульсов или меньшая этой частоты в 16 или 64 раза.

Если ориентироваться на скорость передачи и приема, равную 9600 бит/с, и принять, что частота синхронизирующих импульсов будет делиться внутри последовательного адаптера на 16, то на входы TxS и RxS следует подавать импульсы, имеющие частоту 153,6 кГц.

В рассматриваемом устройстве (рис. 7.7) синхронизирующие импульсы вырабатываются делителем на 13, построенным на счетчике K555IE7 (малопотребляющий аналог счетчика K155IE7 — рис. 6.7). На вход этого делителя подается тактовая частота МП, равная 2 МГц. Соответственно частота выходных импульсов равна 153,8 кГц. Как видим, мы не получаем точно нужной частоты (153,6 кГц). Но это не имеет решающего значения. Дело в том, что адаптер автоматически настраивается так, чтобы фиксировать стартовый бит каждой кодовой посылки в момент времени, соответствующий его середине. Остальные биты фиксируются в моменты, определяемые частотой синхронизирующих импульсов. Так что достаточно обеспечить равенство частот приема и передачи с погрешностью несколько процентов. При этом условии все биты принимаемой информации будут зафиксированы правильно.

Так как последовательный код можно достаточно просто передавать по линии связи на значительные расстояния, то адаптеры такого типа могут обеспечить обмен информацией между МП-системой и некоторым удаленным периферийным объектом. В качестве линии связи при этом может выступать обычная телефонная

линия. Естественно, что для организации последовательного канала требуются как минимум два адаптера, один из которых будет передавать, а второй получать информацию. Оба адаптера должны быть настроены согласованным образом.

В режиме асинхронной передачи кодовые посылки могут чередоваться с паузами произвольной длительности. При этом на линии поддерживается сигнал «единица» и приемник находится в режиме ожидания. С приходом стартового бита начинается прием очередной посылки. При синхронной передаче кодовые посылки непрерывно следуют друг за другом.

Для программирования последовательного адаптера в его управляющие регистры загружаются управляющие слова. Эти регистры подключаются к шине данных при наличии сигнала 1 на входе $C/\bar{D}$ (команда — данные). Первые слова (одно или два), подаваемые после начального сброса по входу RES, назначают общий режим работы адаптера. Последующие слова (команды), подаваемые при $C/\bar{D}=1$, уточняют или изменяют этот режим.

По входам $\bar{RD}$ и $\bar{WR}$ производится установка направления передачи информации: из внутренних регистров данных адаптера на шину данных МП или обратное.

Для включения в работу последовательного адаптера используется вход $\bar{CS}$. Присоединение адресной линии A0 или A1 ко входу $C/\bar{D}$ адаптера позволяет разделить каналы управляющих регистров и регистров данных. В устройстве по схеме рис. 7.7 управляющим регистрам соответствует любой из адресов 22 Н или 23 Н, а регистрам данных — 20 Н или 21 Н.

Выходы $RxRD$ — готовность приемника и $TxRD$ — готовность передатчика могут использоваться для того, чтобы информировать МП (например, по входам прерывания) о готовности адаптера выдать на шину данных или принять с шины данных очередной байт информации.

Итак, мы кратко рассмотрели схемы включения типовых устройств ввода — вывода в микропроцессорную систему. Следует отметить, что номенклатура БИС ввода — вывода в настоящее время достаточно широка. Упомянем, в частности, совмещенные БИС памяти и ввода — вывода, входящие в серию K1821 (например, 2 кбайта ПЗУ, два параллельных порта и один последовательный канал ввода — вывода).

Глава восьмая

ПРОСТЕЙШИЕ АНАЛОГО-ЦИФРОВЫЕ ИС

8.1. КОМПАРАТОРЫ

Аналоговые ИС оперируют с непрерывными сигналами, а цифровые ИС — с дискретными. Существуют также аналого-цифровые ИС, предназначенные для работы как с непрерывными, так и с дискретными сигналами.

Типичным представителем аналого-цифровых ИС является компаратор — простейший преобразователь непрерывного сигнала в дискретный. Напряжение на выходе компаратора может находиться на одном из двух фиксированных уровней: на верхнем, если напряжение на его неинвертирующем входе больше напряжения на инвертирующем входе, и на нижнем — при противоположном соотношении этих напряжений.

Обычный операционный усилитель может быть с успехом применен для работы в качестве компаратора. Примеры такого применения ОУ в релаксационных генераторах мы рассмотрели в § 3.5. Однако компараторы, специально разработанные для преобразования непрерывных сигналов в дискретные, имеют ряд преимуществ в сравнении с обычными ОУ. Прежде всего компараторы переключаются гораздо быстрее, чем ОУ. Это достигается благодаря тому, что при проектировании компаратора специально предусматриваются меры, обеспечивающие быстрый выход усилительных каскадов из режима насыщения. Кроме того, в отличие от ОУ выходной сигнал компаратора обычно изменяется в пределах, позволяющих производить непосредственное управление логическими интегральными схемами. Компараторы могут иметь также дополнительные стробирующие входы, изменяя потенциал которых, можно включать компаратор в работу или выключать его.

Компаратор не предназначается для работы в режи-

ме с отрицательной обратной связью (ООС). Поэтому в нем не обеспечивается линейность участка амплитудной характеристики, лежащего между двумя уровнями ограничения, и не предусматриваются корректирующие цепи, устраняющие самовозбуждение при введении ООС.

Схемы компараторов схожи со схемами операционных усилителей, но обычно проще их. Параметры, характеризующие компараторы, почти такие же, как и для ОУ. Это входной ток ($i_{вх}$), напряжение смещения, коэффициент усиления, допустимый диапазон синфазного входного сигнала, время задержки включения ($t_{вкл}$), нагрузочная способность, ток потребления (I_n).

Отечественная промышленность выпускает различные типы компараторов. Микросхема К554СА1, например, содержит два стробируемых компаратора ($i_{вх} = 75$ мкА, $t_{вкл} = 135$ нс), выходы которых объединены по схеме ИЛИ. Микросхема К554СА2 — одиночный нестробируемый компаратор с параметрами, примерно такими же, как у К554СА1. Питаются эти компараторы от напряжений $+12$ и -6 В.

Более удобные напряжения питания ± 15 В имеет одиночный стробируемый компаратор К554СА3 ($i_{вх} = 0,1$ мкА, $t_{вкл} = 200$ нс). Более того, этот компаратор может работать и при однополярных питающих напряжениях (например, $+5$ или -30 В) [6]. Выходной ток этого компаратора достигает 200 мА, что достаточно для переключения реле.

Высокое быстродействие имеют компараторы КМ597СА1 ($i_{вх} = 13$ мкА, $t_{вкл} = 6,5$ нс) и КМ597СА2 ($i_{вх} = 10$ мкА, $t_{вкл} = 12$ нс), но и потребляемый ими от источников питания ток (30—40 мА) существенно больше, чем у упомянутых выше компараторов серии К554 (6—12 мА). Компаратор КМ597СА1 вырабатывает сигнал, характерный для быстродействующих ЭСЛ-схем. Компаратор КМ597СА2 предназначен для управления схемами ТТЛ или ТТЛШ и имеет парафазный выходной каскад и схему запоминания предыдущего состояния. Удобна в применении микросхема КМ597СА3, содержащая два стробируемых независимых компаратора ($i_{вх} = 0,25$ мкА, $t_{вкл} = 300$ нс), питающаяся от источников ± 15 В и характеризующаяся малым током потребления (примерно 2,5 мА) [6].

Применяются компараторы как по прямому назначению — для сравнения двух напряжений, так и в различ-

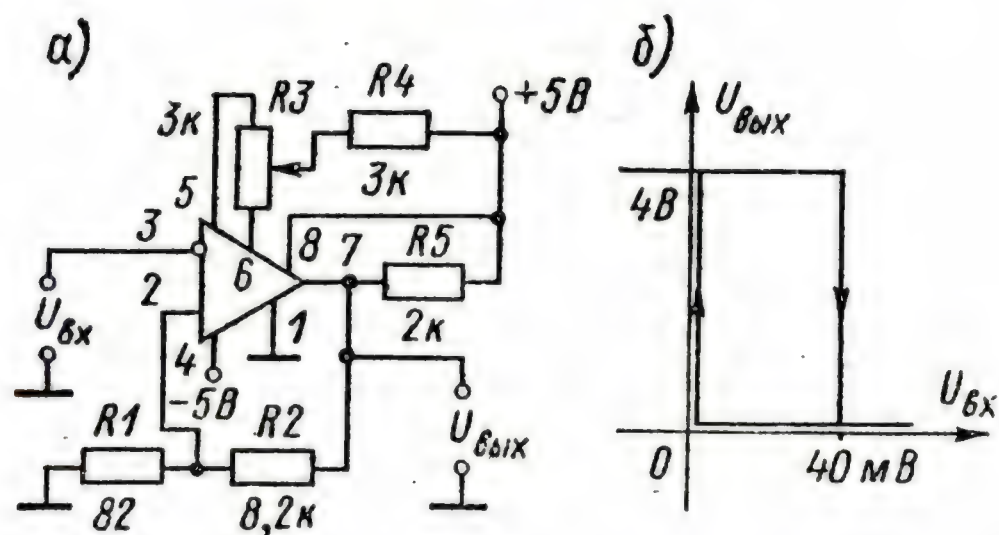


Рис. 8.1. Схема триггера Шмитта на основе компаратора К554СА3 (а) и его амплитудная характеристика (б)

ных схемах с положительной обратной связью: формирователях, релаксационных генераторах и т. д. Они, в частности, могут заменить ОУ в любом из релаксационных генераторов, рассмотренных в § 3.5. В последующих главах будут приведены примеры применения компараторов в аналого-цифровых преобразователях.

Рис. 8.1, а показывает схему триггера Шмитта, построенного на компараторе К554СА3. Положительная обратная связь здесь задается резисторами $R1$ и $R2$. Резисторы $R3$ и $R4$ используются для коррекции напряжения смещения компаратора (исходно это напряжение может достигать ± 3 мВ). Если такая коррекция не требуется, то выводы 5 и 6 микросхемы нигде не присоединяются. Резистор $R5$ служит коллекторной нагрузкой выходного транзистора компаратора. Когда этот транзистор закрыт, выходное напряжение компаратора $U_{\text{вых}}$ примерно равно 4 В (определяется делителем $R5$, $R2$), а когда открыт, $U_{\text{вых}} \approx 0$. Делитель обратной связи $R2$, $R1$ подает на неинвертирующий вход компаратора приблизительно одну сотую часть выходного напряжения. Поэтому ширина петли гистерезиса данного триггера равна примерно 40 мВ (рис. 8.1, б). Если на вход рассматриваемого устройства подавать напряжение произвольной формы, то при пересечении этим напряжением уровней 0 (сверху) и 40 мВ (снизу) на выходе будут формироваться уровни 1 и 0, характерные для цифровых ТТЛ-схем.

8.2. АНАЛОГОВЫЕ КЛЮЧИ

Аналоговые ключи представляют собой одну из простейших разновидностей аналого-цифровых схем. Управляются такие ключи дискретными сигналами, а переключают непрерывные сигналы. Выполняются интегральные аналоговые ключи, как правило, на основе МОП-транзисторов. МОП-транзисторы в данном случае удобны тем, что, во-первых, в открытом состоянии могут пропускать ток в обоих направлениях и при этом

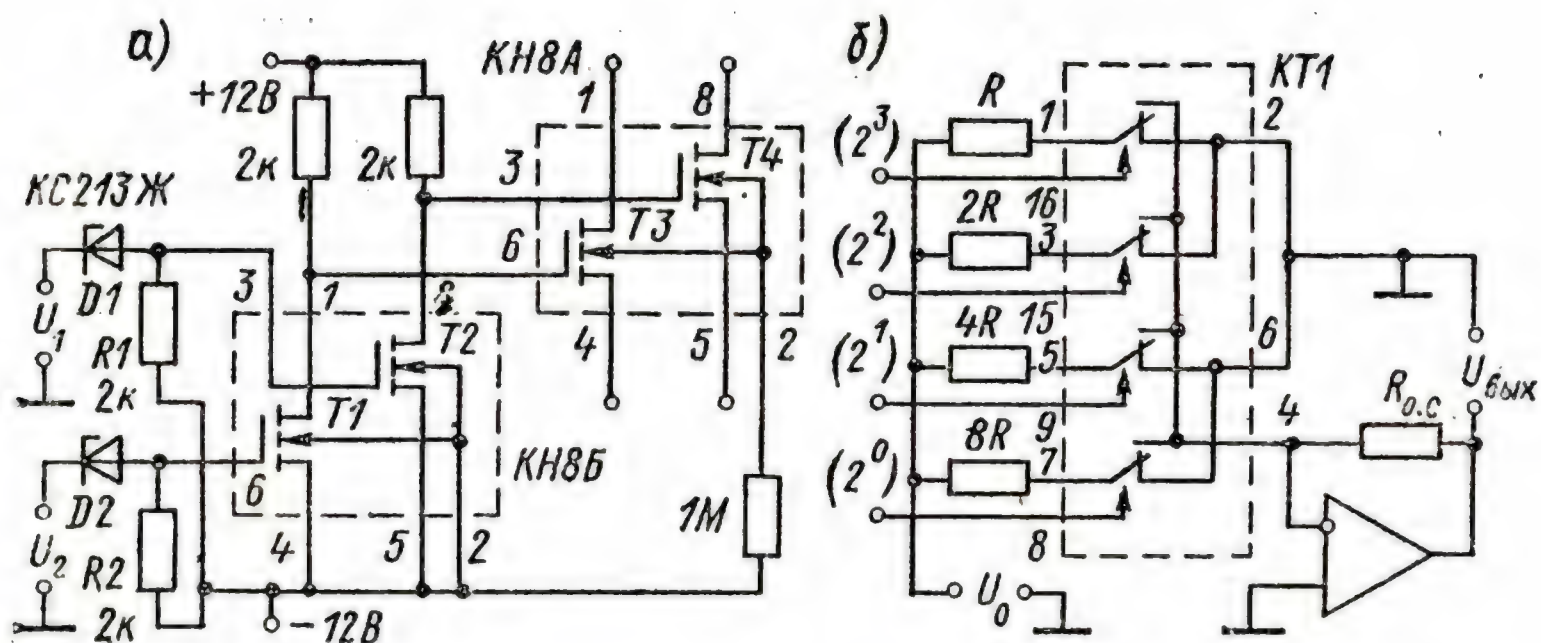


Рис. 8.2. Схема построения аналоговых ключей на основе ИС КР590КН8А и КР590КН8Б (а) и пример использования ключей К590КТ1 в цифро-аналоговом преобразователе (б)

Выходы КН8: затворы 3, 6, 11, 14; истоки 4, 5, 12, 13; стоки 1, 8, 9, 10

в канале отсутствуют паразитные источники напряжения, а во-вторых, цепь управления МОП-транзистора электрически изолирована от сигнальной цепи. Сопротивление канала открытого ключевого МОП-транзистора составляет 10—1000 Ом. Качество закрытого ключа характеризуют током утечки, который для МОП-переключателей обычно лежит в диапазоне 0,1—100 нА.

На рис. 8.2, а показана схема построения аналоговых ключей на микросхемах КР590КН8А и КР590КН8Б. Эти микросхемы содержат по четыре МОП-транзистора с *n*-каналом (на рис. 8.2 для упрощения рисунка показано только по два транзистора). При приложении к затвору подобного транзистора положительного напряжения относительно истока $U_{з-и}$ канал обогащается носителями заряда, что и приводит к уменьшению его сопротивления. Пороговое напряжение $U_{з-и}$ для транзисторов КН8А и КН8Б составляет примерно +2 В. Потенциал истока ключевого транзистора определяется переключаемым напряжением, и для того чтобы расширить возможный диапазон этих напряжений, на затвор приходится подавать близкие к предельным допустимым положительное (открывающее) и отрицательное (закрывающее) напряжения. Закрытое состояние *p-n*-переходов между стоко-истоковыми областями и подложкой обеспечивается благодаря тому, что подложка присоединяется к источнику отрицательного напряжения.

Различаются микросхемы КР590КН8А и КР590КН8Б только параметрами транзисторов. Транзисторы КН8А

спроектированы как ключевые, а транзисторы КН8Б предназначены для построения управляющих каскадов ключей. На рис. 8.2, а управляющие каскады выполнены на транзисторах $T1$ и $T2$, включенных по схеме с общим истоком. Стабилитроны $D1$, $D2$ и резисторы $R1$, $R2$, присоединенные к затворам этих транзисторов, предназначены для согласования напряжений. Предположим, что управляющие напряжения U_1 и U_2 могут находиться на одном из двух уровней, 0 или +5 В. Если напряжение пробоя стабилитронов $D1$ и $D2$ равно 13 В, то потенциал затворов транзисторов $T1$ и $T2$ будет равен —12 или —8 В. На исток этих транзисторов подается напряжение —12 В. Поэтому в первом случае напряжение затвор — исток будет равно нулю (транзистор закрыт), а во втором — равно +4 В (транзистор открыт).

Напряжения ± 12 В, получаемые на стоках транзисторов $T1$, $T2$, подаются на затворы ключевых транзисторов $T3$, $T4$. В результате оказывается возможным с помощью транзисторов $T3$ и $T4$ переключать напряжения ± 10 В. Входы этих ключей — выводы 1, 8 микросхемы КР590КН8А, а выходы — выводы 4, 5 этой микросхемы (разделение на входы и выходы в данном случае является условным).

Рассмотренные микросхемы предназначены для построения быстродействующих ключей (время включения 3—5 нс), поэтому они выполнены на быстродействующих n МОП-транзисторах. При этом на кристалле оказалось возможным разместить только сами транзисторы. В большинстве же случаев для построения ключей используют комплементарные МОП-транзисторы (КМОП), так что каждый ключ состоит из параллельно включенных n МОП- и p МОП-транзисторов. Это позволяет получить практически постоянное сопротивление открытого ключа вне зависимости от направления и значения проходящего через него тока. Кроме того, в состав ключевых микросхем обычно входят формирователи управляющих сигналов, обеспечивающие управление ключами непосредственно от цифровых микросхем серий ТТЛ и КМОП. Следует, однако, заметить, что разность напряжений, соответствующая уровням 1 и 0, необходимая для управления ключами, как правило, должна быть равна 4 В и более. Поэтому приходится принимать меры для увеличения единичных выходных сигналов ТТЛ-микросхем до 4,5—5 В. Для этого достаточно выход стан-

дартного ТТЛ-инвертора соединить резистором сопротивлением несколько килоом с источником питания +5 В.

В приложении приведены параметры различных аналоговых ключей и коммутаторов серий К590 и К591.

Применение микросхемы К590КТ1 для построения цифро-аналогового преобразователя иллюстрируется схемой 8.2, б. Здесь аналоговые ключи используются для подключения токов, пропорциональных весам разрядов управляющего кода по входу ОУ.

Сопротивление открытых аналоговых ключей и ток утечки закрытых зависит от температуры. У открытого КМОП-ключа сопротивление практически линейно возрастает с ростом температуры, с коэффициентом 2—5 % на 10°C . Ток утечки закрытого ключа — это ток запертого $p-n$ -перехода. Как известно, этот ток увеличивается примерно в два раза при увеличении температуры на каждые 10°C . При комнатной температуре этот ток для КМОП-ключей серий 590 и К590 составляет в среднем 0,1—10 нА.

8.3. ИНТЕГРАЛЬНЫЙ ТАЙМЕР

Одной из наиболее широко применяемых простых аналого-цифровых интегральных схем является интегральный таймер типа КР1006ВИ1 (зарубежные аналоги SE555, NE555). Функциональная схема этого таймера показана на рис. 8.3, а. В нее входят два компаратора, SR -триггер, резистивный делитель, выходные транзисторные каскады. Напряжение питания U_n^+ таймера может изменяться в пределах 5—15 В. Резистивный дели-

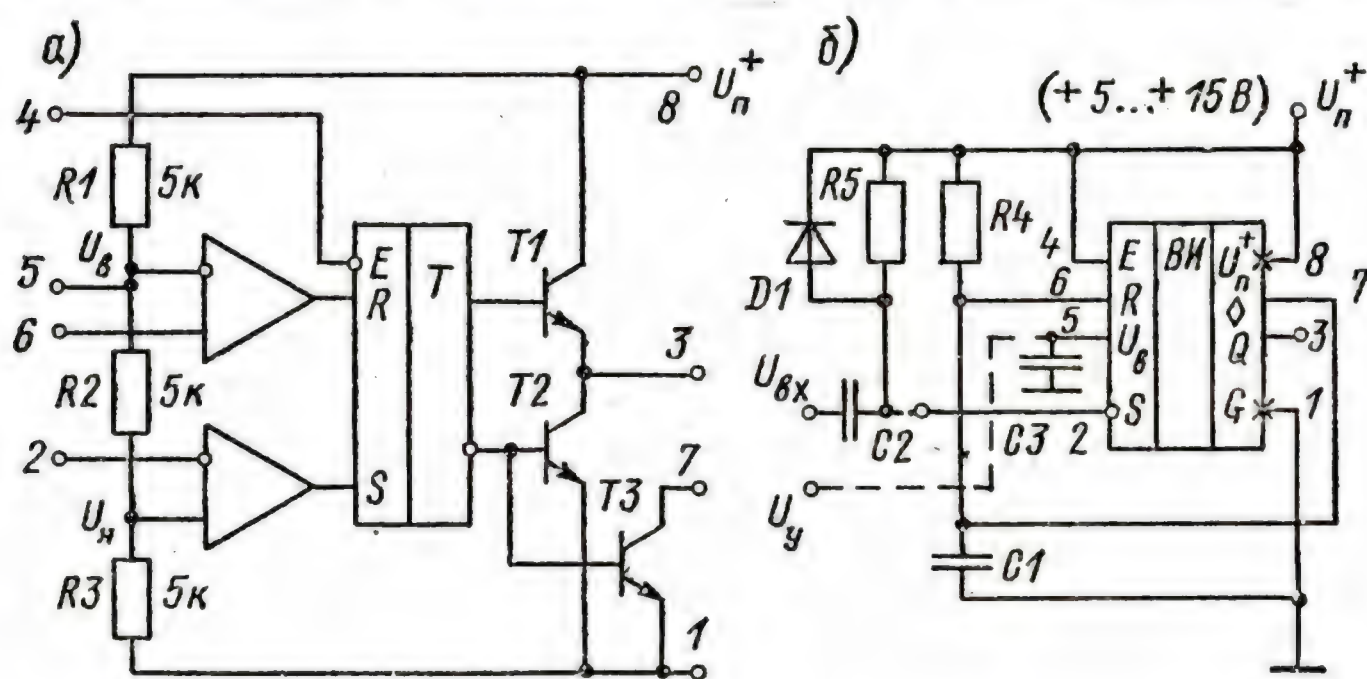


Рис. 8.3. Схема таймера КР1006ВИ1 (а) и одновибратора на его основе (б)

тель подает на нижний по схеме компаратор напряжение $U_n = U_n^+ / 3$, а на верхний — напряжение $U_v = 2U_n^+ / 3$. Таким образом, если на выводе 2 таймера напряжение станет меньше, чем U_n , то на триггер пойдет сигнал установки в единицу; если же напряжение на выводе 6 станет больше, чем U_v , то с верхнего компаратора на триггер придет сигнал установки в нуль. Триггер имеет и дополнительный вход установки в нуль — вывод 4.

Если на входы триггера поступают одновременно сигналы установки в различные состояния, то триггер срабатывает в соответствии со следующими приоритетами сигналов. Наивысший приоритет имеет сигнал, подаваемый на вывод 4. Поэтому этот сигнал является сигналом разрешения E : если $E = 1$, то работа таймера разрешена, если $E = 0$, то триггер таймера находится в состоянии «нуль». Вторым по старшинству является непрерывный сигнал U_2 , подаваемый на вывод 2. Этот сигнал соответствует инверсному входу установки триггера в единицу: если $E = 1$ и $U_2 < U_n$, то с выхода триггера будет сниматься сигнал «единица» (вне зависимости от напряжения на выводе 6). И наконец, самый младший приоритет принадлежит непрерывному сигналу U_6 , подаваемому на вывод 6. Этот сигнал при $U_6 > U_v$, $U_2 > U_n$ и $E = 1$ обеспечивает установку триггера в нуль.

Выходной каскад триггера, построенный на транзисторах $T1$ и $T2$, обеспечивает выходной ток до 100 мА, т.е. непосредственное управление электромагнитным реле.

Основная схема включения таймера показана на рис. 8.3, б и соответствует режиму одновибратора. Вход R таймера (вывод 6) присоединен к выходу интегрирующей RC -цепи, которая в свою очередь подключена к источнику питающего напряжения. К выходу этой RC -цепи присоединен также вывод 7 таймера — коллектор транзистора $T3$ (рис. 8.3, а). Исходно на входе $\bar{S}$ (вывод 2) таймера поддерживается напряжение $U_2 > U_n$, триггер находится в нуле, транзистор $T3$ открыт и на выходе RC -цепи поддерживается нулевое напряжение. Если теперь на вход $\bar{S}$ подать отрицательный импульс $U_{вх}$ (так что в течение некоторого времени будет обеспечено $U_2 < U_n$), то триггер таймера перейдет в единичное состояние, транзистор $T3$ закроется и конденсатор $C1$ начнет заряжаться током, проходящим от источника U_n^+ через резистор $R4$. Когда конденсатор за-

рядится до напряжения U_v , триггер возвратится в нулевое состояние и таким образом таймер окажется снова в исходном положении. Для одновибратора по схеме рис. 8.3, б длительность положительного импульса, снимаемого с выхода таймера Q (вывод 3), равна $R_4 C_1 \ln 3 = 1,1 R_4 C_1$.

Запуск одновибратора может осуществляться как дискретным сигналом «нуль», непосредственно подаваемым на вход $\bar{S}$, так и перепадом 1/0, воздействующим на вход дифференцирующей цепи $C2, R5, D1$. Вход «разрешение таймера» (вывод 4) может использоваться для прерывания процесса формирования импульса. Если это не требуется, то на этот выход подается напряжение питания (рис. 8.3, б).

Вывод 5 таймера рекомендуется соединять конденсатором емкостью порядка 0,01 мкФ с общим проводом. Это снижает влияние помех на длительность формируемых импульсов. В принципе на вход 5 может быть подано внешнее управляющее напряжение U_y от источника с малым выходным сопротивлением, например с выхода операционного усилителя. Таким образом можно управлять длительностью формируемого импульса, которая в этом случае будет равна $R_4 C_1 \ln[U_p^+ / (U_p^+ - U_y)]$.

Входной ток верхнего по схеме (рис. 8.3, а) компаратора составляет примерно 0,1 мкА, ток закрытого транзистора $T3$ — около 0,5 мкА. Этими токами определяется наибольшее допустимое сопротивление времязадающего резистора $R4$. Рекомендуется это сопротивление выбирать из диапазона 1 кОм — 10 МОм. Наименьшая возможная длительность формируемого импульса ограничена быстродействием таймера и равна приблизительно 10 мкс. Наибольшая длительность практически ограничена только допустимыми габаритами времязадающего конденсатора $C1$.

Некоторые другие схемы включения таймера показаны на рис. 8.4. Схемы рис. 8.4, а и б — это схемы мультивибраторов. Здесь оба непрерывных входа таймера (R и $\bar{S}$) используются для контроля напряжения на конденсаторе C . Когда это напряжение достигает уровня $U_v = 2U_p^+ / 3$, то триггер таймера переходит в состояние 0, вследствие чего входное напряжение RC -цепи уменьшается и конденсатор начинает разряжаться. Но как толь-

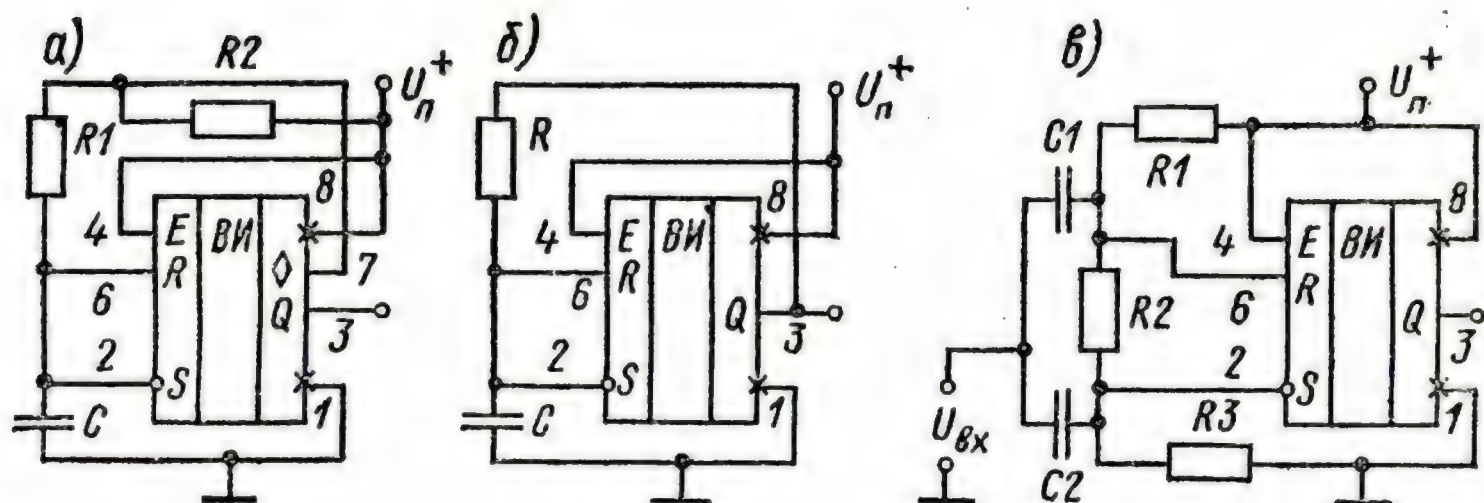


Рис. 8.4. Схемы включения таймера КР1006ВИ1

ко напряжение на конденсаторе снизится до $U_n = U_n^+ / 3$, триггер снова переходит в единицу и снова начинается заряд этого конденсатора. Для мультивибратора по схеме рис. 8.4, а частота генерируемых импульсов определяется соотношением $f = 0,7 / [(2R_1 + R_2)C]$. Для мультивибратора по схеме рис. 8.4, б справедливо соотношение $f \approx 0,7 RC$. При выборе сопротивления времязадающей цепи мультивибратора следует также учитывать входной ток нижнего по схеме (рис. 8.3, а) компаратора. Этот ток равен примерно 0,5 мкА.

Если на объединенные входы R и $\bar{S}$ таймера подавать входное напряжение произвольной формы, то таймер будет работать в режиме триггера Шмитта — на выходе будет формироваться напряжение прямоугольной формы. Уровни срабатывания такого триггера Шмитта равны U_v и U_n , ширина петли гистерезиса $U_v - U_n$. Для уменьшения ширины петли гистерезиса можно понизить уровни U_v и U_n , соединяя, например, вход U_v (вывод 5) таймера внешним резистором с общим проводом. Можно также с помощью внешнего делителя исходно задать на входах R и $\bar{S}$ постоянные напряжения, близкие к уровням срабатывания. На рис. 8.4, в показана подобная схема. Здесь резисторы R_1 , R_2 и R_3 выбираются так, чтобы на входе 6 было напряжение, немного меньшее, чем $U_v = 2U_n^+ / 3$, а на входе 2 — немного большее, чем $U_n = U_n^+ / 3$. Тогда входное напряжение $U_{вх}$ относительно небольшой амплитуды окажется достаточным для формирования на выходе таймера прямоугольного напряжения. В принципе из устройства по схеме рис. 8.4, в может быть исключен один из конденсаторов, C_1 или C_2 , это приведет только к некоторому

увеличению ширины петли гистерезиса. Входное переменное напряжение в данном формирователе может быть подано и без разделительного конденсатора, если источник этого напряжения включать между правым по схеме выводом резистора $R3$ и землей.

Формирователь по схеме рис. 8.4, в можно использовать в цепи регулирования некоторой неэлектрической величины. Для построения, например, регулятора температуры термостата достаточно включить терморезистор вместо резистора $R1$ или $R3$, а к выходу таймера присоединить реле, изменяющее мощность, подводимую к нагревателю термостата. Конденсаторы $C1$ и $C2$ и источник $U_{вх}$ при этом, естественно, из схемы рис. 8.4, в исключаются. Вместо терморезистора можно использовать полупроводниковый датчик, состоящий из нескольких последовательно включенных в проводящем направлении диодов.

Глава девятая

ЦАП И НЕИНТЕГРИРУЮЩИЕ АЦП

9.1. ЦИФРО-АНАЛОГОВЫЕ ПРЕОБРАЗОВАТЕЛИ

Цифро-аналоговые преобразователи (ЦАП) вырабатывают напряжение или ток, функционально связанные с управляющим кодом. Причем функциональная связь в большинстве случаев линейна. Применяются цифро-аналоговые преобразователи в качестве узлов обратной связи аналого-цифровых преобразователей и для формирования выходных аналоговых сигналов цифровых измерительных и вычислительных устройств.

Для преобразования двоичного кода в аналоговый сигнал обычно формируют токи, пропорциональные весам разрядов кода, и затем суммируют те из токов, которые соответствуют ненулевым (единичным) разрядам входного кода. В § 8.2 мы уже рассмотрели простейший вариант ЦАП, в котором указанные токи образовывались за счет подключения к источнику опорного напряжения резисторов, сопротивления которых соотносятся друг с другом как различные степени числа 2 (см. рис. 8.2, б).

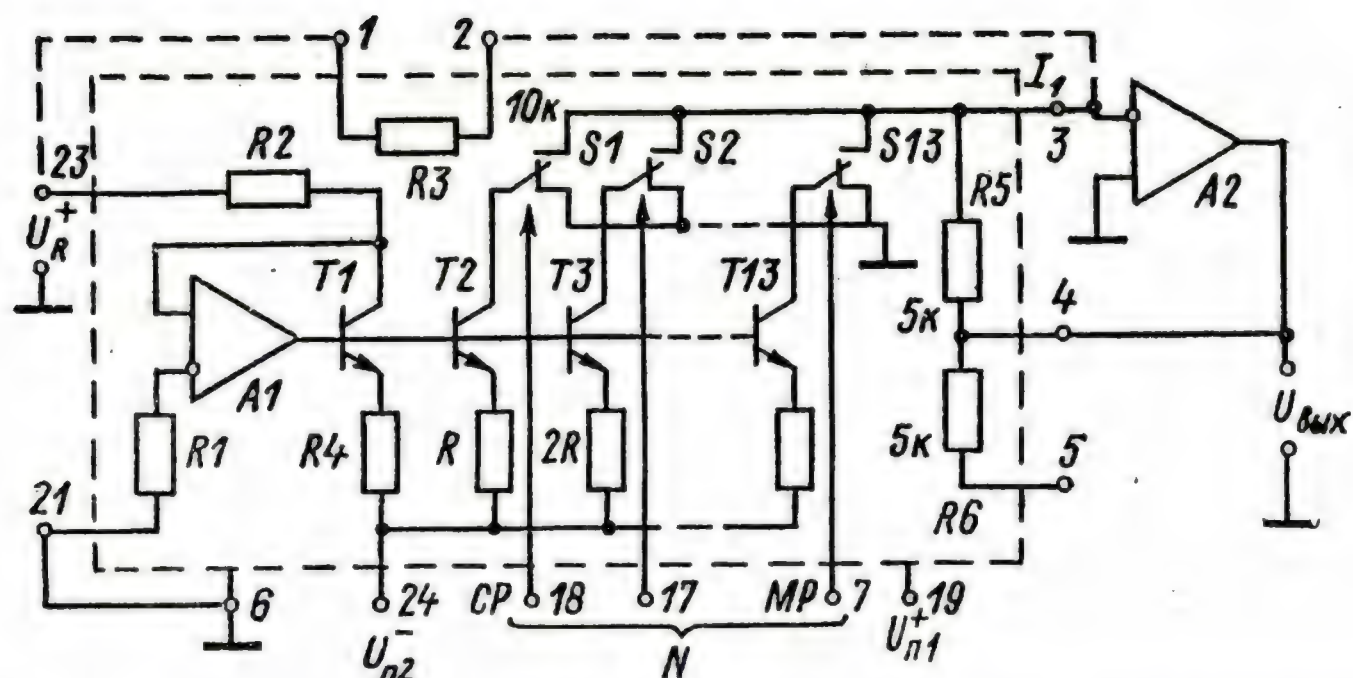


Рис. 9.1. Упрощенная схема цифро-аналогового преобразователя К594ПА1

ЦАП с биполярными транзисторными ключами. На рис. 9.1 показана упрощенная схема двенадцатиразрядного интегрального ЦАП типа К594ПА1. Встроенный операционный усилитель $A1$ здесь используется в цепи формирования двоично взвешенных токов, пропорциональных опорному напряжению U_R (подобный источник тока мы рассмотрели в § 2.2, см. рис. 2.6, б). Коллекторные токи транзисторов $T2, T3, \dots$ пропорциональны проводимостям резисторов, включенных в их эмиттеры. В транзисторах, соответствующих старшим разрядам преобразователя, эти проводимости соотносятся по двоичному закону. В младших разрядах нужное соотношение токов поддерживается за счет использования в эмиттерных цепях транзисторов резисторной сетки вида $R-2R$. Схему такой сетки мы рассмотрим ниже.

Переключатели $S1-S13$ управляются входным кодом N ЦАП (выводы 7—18) и пропускают на выход (вывод 3) токи, соответствующие ненулевым разрядам этого кода. На вывод 18 подается сигнал старшего разряда (CP) кода, а на вывод 7 — сигнал младшего разряда (MP) кода. Переключатели на рис. 9.1 для упрощения схемы показаны условно, в микросхеме они выполнены на биполярных транзисторах. Выходной ток I_1 АЦП преобразуется в напряжение $U_{\text{вых}}$ с помощью операционного усилителя $A2$. Резистор обратной связи этого усилителя ($R5$) входит в состав микросхемы. Все резисторы микросхемы изготавливаются одновременно по одной и той же технологии, и поэтому их относитель-

ные погрешности оказываются практически одинаковыми. А поскольку выходное напряжение ЦАП в конечном счете зависит от отношения сопротивлений, то погрешности ЦАП будут меньше, чем погрешности входящих в него сопротивлений.

При $U_R = 10$ В номинальный выходной ток преобразователя К594ПА1 равен 2 мА. Сопротивление резистора R_5 составляет примерно 5 кОм, поэтому при изменении управляющего кода от нуля до максимального значения выходное напряжение изменяется от нуля до значения, примерно равного 10 В. Если требуется получить знакопеременное выходное напряжение, изменяющееся в диапазоне ± 10 В, то в цепь обратной связи ОУ А2 включаются последовательно резисторы R_5 , R_6 и, кроме того, инвертирующий вход ОУ соединяется через резистор R_3 с источником опорного напряжения U_R . Соответствующие соединения показаны на рис. 9.1 штриховыми линиями. В этом случае при нуле управляющего кода мы будем иметь $U_{\text{вых}} = -10$ В, а при максимальном коде $U_{\text{вых}} = 10$ В.

Упрощенная схема еще одного двенадцатиразрядного ЦАП (типа К1108ПА1) показана на рис. 9.2. В этом ЦАП токи, соответствующие разрядам входного кода, равны между собой. Но эти токи через переключатели $S_1—S_{12}$ (показаны на рис. 9.2 упрощенно) подаются в узлы резисторной сетки $R—2R$. Коллекторный ток транзистора T_{13} подается непосредственно на выход ЦАП через переключатель S_{12} , управляемый старшим разрядом кода. Ток следующего, более младшего разряда с коллектора транзистора T_{12} поступает на узел резисторной сетки, имеющий сопротивление относительно общего провода, равное $R/2$. Учитывая, что этот узел соединен с выходом ЦАП резистором R , приходим к выводу, что этот разряд составляет на выход ток, в два раза меньший, чем старший разряд.

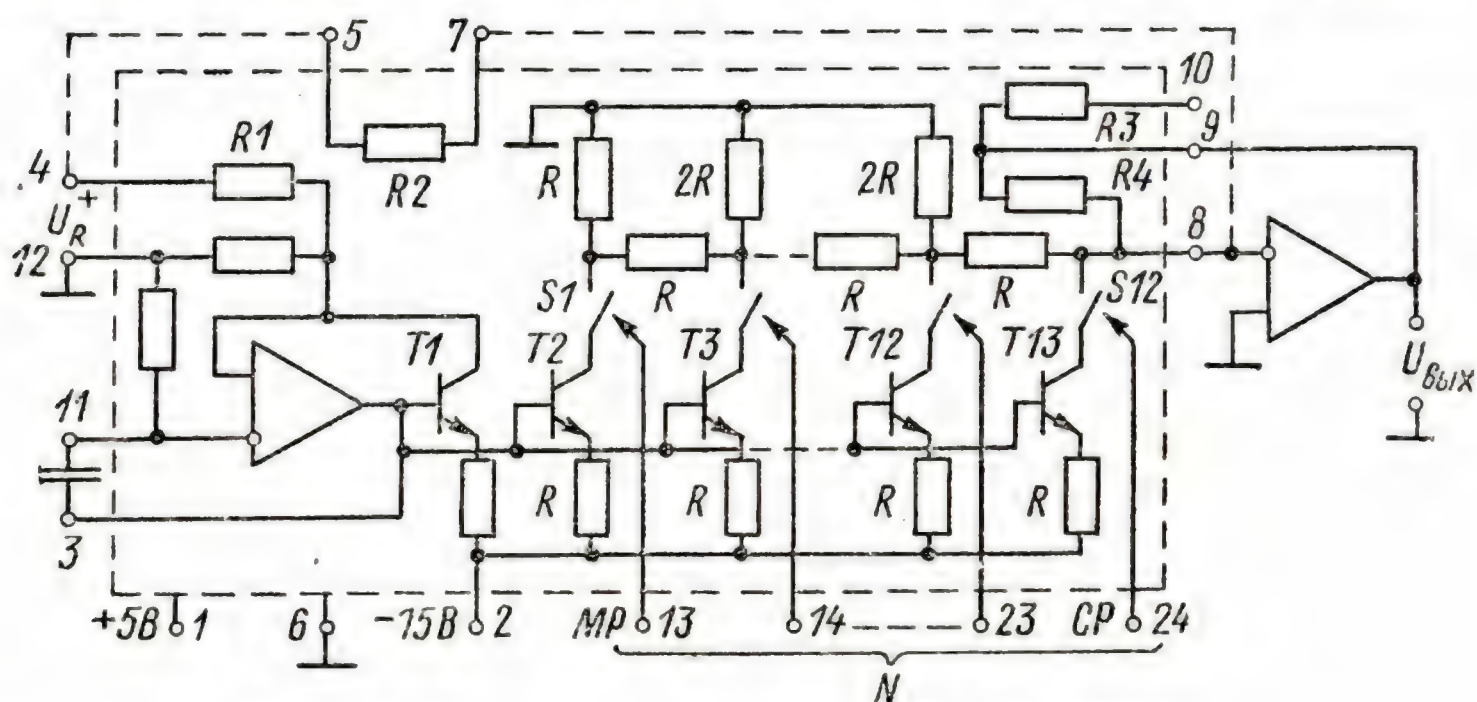


Рис. 9.2. Упрощенная схема ЦАП К1108ПА1

порционально управляющему коду N . Ток I_2 — дополняющий, определяется соотношением $I_2 = I_0 - I_1$, где I_0 — максимальное значение тока I_1 . У разных экземпляров ЦАП I_0 может лежать в диапазоне от 0,5 до 2 мА (номинальное значение 1 мА) [43].

Выходное напряжение ЦАП $U_{\text{вых1}}$ снимается с выхода дополнительного усилителя $A1$ и определяется равенством $U_{\text{вых1}} \approx -U_R N / N_{\text{max}}$. Поскольку U_R может принимать как положительные, так и отрицательные значения, то таким образом осуществляется двухкватратное умножение U_R на N . Для четырехкватратного умножения цифро-аналоговый преобразователь дополняется еще одним операционным усилителем ($A2$) и резисторами $R1-R3$ ($R_1 = R_3 = 2R_2$). Очевидно, что напряжение на выходе $A2$ можно найти следующим образом: $U_{\text{вых2}} = -U_{\text{вых1}} R_3 / R_2 - U_R R_3 / R_1 = 2U_R (N - N_{\text{max}}/2) / N_{\text{max}}$. Если один из сомножителей — это напряжение U_R ($U_x = U_R$), а второй сомножитель (U_y) представлен смещенным двоичным кодом N ($N = aU_y N_{\text{max}} + N_{\text{max}}/2$, где a — постоянный коэффициент), то $U_{\text{вых2}}$ — результат четырехкватратного перемножения этих сомножителей ($U_{\text{вых2}} = 2aU_x U_y$).

Умножающий ЦАП удобно использовать для построения усилителя с управляемым коэффициентом усиления. Действительно, если в устройстве по схеме рис. 9.3 U_R — это входное, а $U_{\text{вых1}}$ — выходное напряжение усилителя, то коэффициент усиления такого инвертирующего усилителя ($-N / N_{\text{max}}$) изменяется прямо пропорционально управляющему коду N .

На основе умножающего ЦАП К572ПА1 может быть построен также и неинвертирующий усилитель с управляемым коэффициентом усиления. Соответствующая схема показана на рис. 9.4, а. На этом рисунке ЦАП показан условно, в виде управляемых кодом двух со-

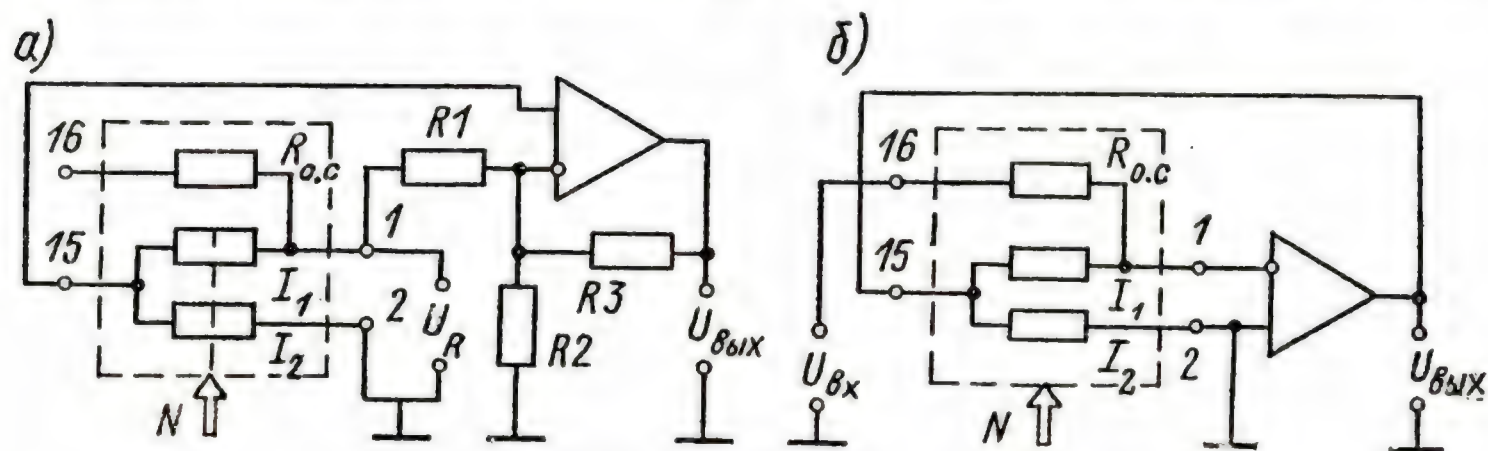


Рис. 9.4. Схемы включения ЦАП К572ПА1

противлений и одного постоянного сопротивления $R_{o.c.}$. В данном случае использовано обратное включение ЦАП: опорное напряжение U_R присоединено к выводу 1, соответствующему входному току I_1 , а выходное напряжение снимается с вывода 15, на который обычно подается опорное напряжение. Такое включение сетки $R-2R$ обеспечивает напряжение на выходе (вывод 15), пропорциональное управляющему коду. Причем в отличие от исходной схемы включения (рис. 9.3) здесь указанная пропорциональная зависимость сохраняется при любом постоянном сопротивлении нагрузки. Это и дает возможность подавать выходное напряжение резисторной сетки на неинвертирующий вход операционного усилителя. Удобным в таком включении является также то, что выходное напряжение сетки определяется отношением ее сопротивлений и не зависит от абсолютных значений сопротивлений. Благодаря этому корректируются погрешности, вызываемые, например, одинаковым температурным изменением этих сопротивлений. Однако при обратном включении ЦАП следует учитывать тот факт, что используемые в нем МОП-ключи — это токовые ключи, они не рассчитаны на переключение больших напряжений. В частности, в рассматриваемом устройстве (рис. 9.4, а) рекомендуется устанавливать $-1 \leq U_R \leq 1$ В.

Если требуется получать знакопеременное выходное напряжение при использовании постоянного опорного напряжения U_R и смещенного управляющего кода, то устройство дополняется резистором R_1 (рис. 9.4, а). В результате получаем

$$U_{\text{вых}} = U_R \frac{N}{N_{\text{max}}} \left(\frac{R_3}{R_1} + \frac{R_3}{R_2} + 1 \right) - U_R \frac{R_3}{R_1}.$$

В частности, если принять $R_1 = R$, $R_2 = 1,25 R$, $R_3 = 5R$, то $U_{\text{вых}} = 10 U_R (N - N_{\text{max}}/2) / N_{\text{max}}$.

Умножающий ЦАП может быть применен также для выполнения операции деления. Для этого он включается в цепь обратной связи операционного усилителя (рис. 9.4, б). В данном случае $U_{\text{вых}} = -U_{\text{вх}} N_{\text{max}} / N$. Таким образом, малым числовым эквивалентам управляющего кода соответствует большое выходное напряжение и наоборот. При этом нужно учитывать, что ЦАП проектируется так, чтобы обеспечить примерно постоянную приведенную погрешность при использовании его в ос-

новном режиме. Вследствие этого относительная погрешность ЦАП возрастает при малых значениях кода N . Поэтому и погрешности делительного устройства по схеме рис. 9.4, б будут увеличиваться при уменьшении кода N .

ЦАП типа К572ПА1 может управляться кодом, получаемым с выходов дискретных интегральных схем типов КМОП и ТТЛ. В последнем случае выходные уровни, соответствующие единичным сигналам, должны быть повышены путем соединения выходов ТТЛ инверторов с источником питания 5 В через резисторы сопротивлением 2—10 кОм. Непосредственное согласование входных управляющих уровней ЦАП с параметрами сигналов ТТЛ-схем достигается при уменьшении напряжения питания ЦАП до 5 В. Однако при этом возрастают погрешности ЦАП [43].

В другом умножающем ЦАП, типа К572ПА2, предусмотрено два источника питания: $U_{п1}^+ = 5$ В и $U_{п2}^+ = 15$ В. Благодаря этому по сигналам он непосредственно согласуется с цифровыми ТТЛ-устройствами. На рис. 9.5, а показана схема включения этого ЦАП. Преобразователь К572ПА2 управляется двенадцатизрядным кодом и имеет два встроенных регистра, в которых этот код может запоминаться. Регистры включены последовательно. По сигналу $E_1 = 1$ входной код N записывается в первый регистр, а по сигналу $E_2 = 1$ код из первого регистра переписывается во второй. Код второго регистра и преобразуется в выходной ток I_1 и в дополняющий ток I_2 . Таким образом, если на вход E_1 или

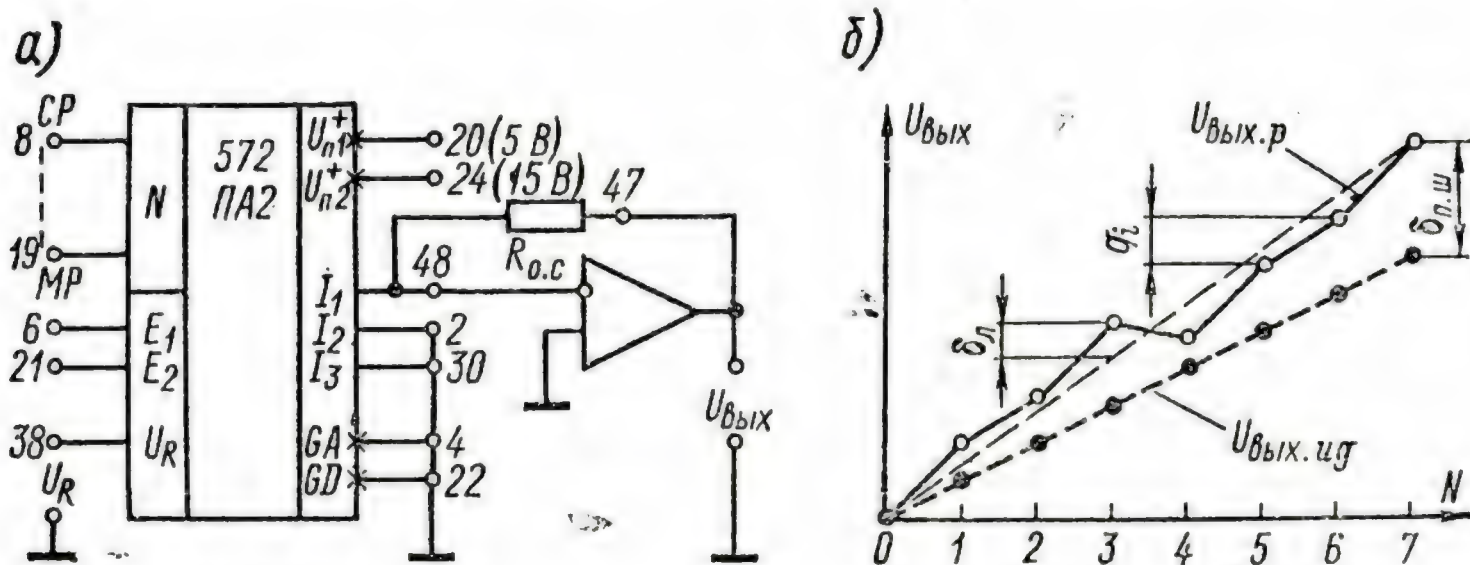


Рис. 9.5. Схема включения ЦАП К572ПА2 (а) и графики, поясняющие характер погрешностей ЦАП (б)

E_2 подан нулевой сигнал, то изменение управляющего кода N не приведет к немедленному изменению выходного тока ЦАП.

ЦАП типа К572ПА2 построен, как и ЦАП К572ПА1, на основе резисторной сетки $R-2R$. Однако последний резистор сетки в рассматриваемом ЦАП не соединен внутри микросхемы с общим проводом, а присоединен к выводу 30 микросхемы. Этот вывод обозначен на рис. 9.5, а символом I_3 (ток I_3 указан на рис. 9.3). В данном преобразователе имеются два земляных вывода: аналоговый (GA) и цифровой (GD). Кроме того, в состав микросхемы входит резистор обратной связи $R_{o.c.}$, который на рис. 9.5, а условно показан вне контура ЦАП. Для получения выходного напряжения требуется дополнять преобразователь внешним операционным усилителем, в цепь обратной связи которого и включается данный резистор (рис. 9.5, а).

Параметры ЦАП, характеризующие их качество, — это число разрядов n управляющего кода, номинальный выходной ток $I_{вых}$, время установления выходного сигнала после изменения управляющего кода $t_{уст}$, погрешность полной шкалы $\delta_{п.ш.}$, погрешность линейности $\delta_{л.}$, дифференциальная нелинейность $\delta_{л.д.}$. На рис. 9.5, б представлены кривые, поясняющие характер погрешностей ЦАП. Кривая $U_{вых.ид}$ соединяет точки, соответствующие идеальной зависимости выходного напряжения от управляющего кода. Кусочно-линейная кривая $U_{вых.р}$ аналогичным образом представляет реальную зависимость $U_{вых}$ от N . Разность $U_{вых.р} - U_{вых.ид}$ для максимального кода N — это и есть погрешность полной шкалы $\delta_{п.ш.}$. Наибольшее отклонение кривой $U_{вых.р}$ от прямой, соединяющей крайние точки этой кривой, характеризует погрешность линейности $\delta_{л.}$. Наконец дифференциальная нелинейность определяется как наибольшая по модулю разность единичного приращения (кванта) выходного напряжения q_i и среднего значения этого приращения $q_{ср.}$.

Погрешности ЦАП могут быть выражены в процентах или других относительных единицах, а также в долях кванта $q_{ср.}$. Если дифференциальная нелинейность ЦАП больше одного кванта, то зависимость $U_{вых}$ от N может быть немонотонной (рис. 9.5, б).

Основные параметры рассмотренных ЦАП приведены в табл. 9.1.

Таблица 9.1

Тип микросхемы	n	$I_{\text{ВЫХ}}, \text{мА}$	$t_{\text{УСТ}}, \text{мкс}$	$U_R, \text{В}$	$U_{\text{П}}, \text{В}$ ($I_{\text{П}}, \text{мА}$)	Зарубеж- ный аналог
К572ПА1А	10	1	5	—17...17	+5...17 (2)	AD7520
К572ПА2А	12	0,8	15	—15...15	+5 (2); +15 (2)	AD7545
К594ПА1	12	2	3,5	9...11	+5... ...15 (25); —15 (35)	—
К1108ПА1А	12	5	0,4	2,2...10,5	+5 (15); —15 (46)	Н1562

Дифференциальная нелинейность $\delta_{\text{л.д}}$ для всех этих ЦАП не превышает одного кванта. Микросхемы К572ПА1 и К572ПА2 с буквами Б, В имеют $\delta_{\text{л.д}}$, достигающую 2 и 4 квантов, а К572ПА1Г — 8 квантов. ЦАП типа К1108ПА1Б отличается от К1108ПА1А временем установления (0,7 мкс).

Погрешность полной шкалы $\delta_{\text{п.ш}}$, иначе говоря, погрешность неточной установки коэффициента преобразования ЦАП может достигать достаточно большого значения. В частности, для ЦАП типов К572ПА1, К572ПА2, К1108ПА1 эта погрешность может составлять ± 30 , ± 20 и ± 30 квантов соответственно.

Как видно из табл. 9.1, ЦАП серии К572 отличаются малым током потребления (не более 2 мА). Но здесь нужно иметь в виду следующее обстоятельство. Ток потребления этих микросхем может многократно возрасти, когда на цифровые входы подается напряжение большее, чем уровень «нуль», но меньшее, чем уровень «единица» (примерно 0,8—1,9 В). Поэтому нужно принимать меры, чтобы исключить подачу такого напряжения на входы, соответствующие управляющему коду. В частности, желательно иметь крутые фронты входных кодовых сигналов.

Кроме указанных в табл. 9.1, отечественная промышленность выпускает и другие интегральные ЦАП. Упо-

мянем, в частности, быстродействующие ЦАП К1118ПА1А ($n=8$, $t_{уст}=0,02$ мкс) и К1118ПА2А ($n=10$, $t_{уст}=0,08$ мкс), а также гибридный шестнадцатиразрядный ЦАП ($t_{уст}=5$ мкс), включающий в себя управляющий кристалл типа Б572ПП1-4 и сетку пленочных резисторов.

9.2. АЦП ПОСЛЕДОВАТЕЛЬНОГО ПРИБЛИЖЕНИЯ

Аналого-цифровые преобразователи (АЦП) применяются в измерительных системах и измерительно-вычислительных комплексах для согласования аналоговых источников измерительных сигналов с цифровыми устройствами обработки и представления результатов измерения.

Различным методам построения АЦП соответствуют устройства, различающиеся по точности, быстродействию, помехозащищенности, сложности реализации [48]. Одним из наиболее распространенных является метод поразрядного уравнивания, называемый также методом последовательного приближения. В АЦП, построенном этим методом, код в регистре результата меняется так, чтобы обеспечить по возможности быстрое уравнивание входного напряжения или тока напряжением или током, получаемым с выхода ЦАП, присоединенного к упомянутому регистру. Уравнивание начинается со старшего разряда. В этом разряде вначале устанавливается единица и оценивается знак разности преобразуемого сигнала и уравнивающего сигнала, формируемого в ЦАП. Если выясняется, что уравнивающий сигнал меньше преобразуемого, то установленная в старшем разряде единица в дальнейшем сохраняется, а если больше — то единица сбрасывается, т. е. в дальнейшем в этом разряде будет сохраняться нуль. Далее таким же образом проверяется, нужна ли единица в соседнем младшем разряде регистра. И так уравнивание продолжается до тех пор, пока не будут опрошены все разряды регистра, включая самый младший. Указанная программа уравнивания реализуется с помощью логических цепей, входящих в состав регистра результата, называемого в данном случае регистром последовательного приближения. На входы этого регистра поступают тактовые импульсы и выходной сигнал компаратора, сравнивающего преоб-

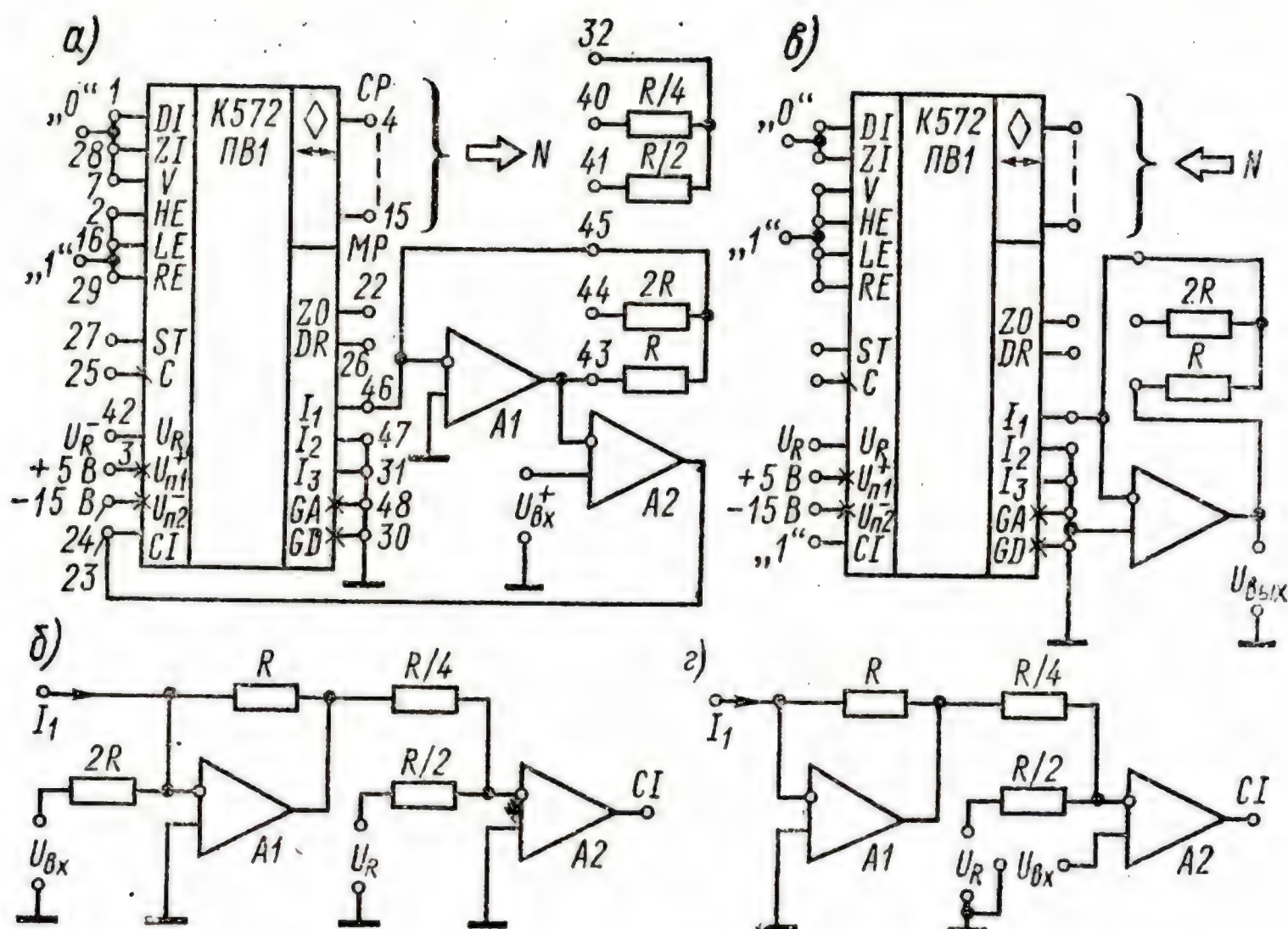


Рис. 9.6. Схемы включения микросхемы К572ПВ1 в режиме АЦП (а) и ЦАП (в) и схемы внешних цепей двухполярных АЦП (б и г)

разумный сигнал и уравнивающий сигнал с выхода ЦАП.

Рассмотрим схемы включения и функциональные возможности некоторых типов АЦП последовательного приближения, выпускаемых отечественной промышленностью.

На рис. 9.6, а показана схема включения АЦП К572ПВ1. Этот двенадцатиразрядный АЦП имеет выходные каскады с тремя состояниями (0, 1 и высокоимпедансное), благодаря чему может выдавать информацию на системную шину микропроцессора контроллера. Более того, кодовые выходы АЦП могут использоваться не только для вывода, но и для ввода дискретных сигналов, т.е. этот АЦП имеет двунаправленный кодовый канал. Возможность записать внешний код в выходной регистр позволяет использовать данную микросхему также в качестве цифро-аналогового преобразователя. Переключение кодового канала на ввод или на вывод производится сигналом, подаваемым на вход V (режим): если $V=0$, то осуществляется вывод кода, если $V=1$, то ввод. Перевод кодового канала в высоко-

импедансное состояние производится подачей нулевого сигнала на входы LE (управление восемью младшими разрядами канала) и HE (управление четырьмя старшими разрядами). Благодаря наличию этих входов информация с АЦП может выводиться побайтно на восьмиразрядную шину данных.

Работа преобразователя синхронизируется тактовыми импульсами, подаваемыми на вход S . Частота этих импульсов не должна быть более 250 кГц.

Назначение других входов и выходов преобразователя будет ясно из последующего описания.

Как видно из рис. 9.6, *а*, для построения АЦП микросхему К572ПВ1 нужно дополнить источником опорного напряжения U_R , операционным усилителем $A1$ и компаратором $A2$. ОУ $A1$ используется для преобразования в напряжение выходного тока I_1 , входящего в микросхему ЦАП. Выход дополняющего тока I_2 и вывод последнего резистора (вывод I_3) ЦАП соединяются с общим проводом. В качестве резистора обратной связи усилителя $A1$ используется один из резисторов, входящих в микросхему. В распоряжении пользователя имеются четыре таких резистора, сопротивления которых соотносятся по двоичному закону: $2R$, R , $R/2$, $R/4$ ($R \approx 10$ кОм). На рис. 9.6, *а* эти резисторы для наглядности показаны вне контура условного обозначения АЦП.

Компаратор $A2$ сравнивает выходное напряжение ЦАП, снимаемое с выхода $A1$, с преобразуемым напряжением $U_{вх}$. Результат сравнения подается на вход CI (сравнение) АЦП и используется для управления внутренним регистром последовательного приближения.

При включении АЦП по схеме рис. 9.6, *а* обеспечивается преобразование напряжения $U_{вх}$ от 0 до $-U_R$. Если же в обратную связь усилителя $A1$ вместо сопротивления R включить сопротивление $2R$ или $R/2$, то предельное значение $U_{вх}$ станет равным $-2U_R$ или $-U_R/2$. Опорное напряжение в этом преобразователе может изменяться в пределах от -15 до $+15$ В.

АЦП на основе микросхемы К572ПВ1 можно построить и без операционного усилителя $A1$, если выход I_1 соединить непосредственно с неинвертирующим входом компаратора и на этот же вход через резистор R подать преобразуемое напряжение $U_{вх}$. Инвертирующий вход компаратора при этом заземляется. Таким путем производится сравнение с нулем суммы токов $U_{вх}/R$ и I_1 .

В обоих вариантах АЦП (с ОУ и без него) опорное напряжение U_R должно иметь полярность, противоположную полярности преобразуемого напряжения $U_{вх}$. Описанные схемы включения АЦП предполагают отрицательное опорное напряжение U_R . При положительном U_R входы компаратора следует поменять местами.

Возможно построение двухполярного АЦП на основе микросхемы К572ПВ1. Соответствующие этому режиму схемы подключения ОУ и компаратора с входящими в микросхему резисторами показаны на рис. 9.6, б и г. В обоих случаях выходной ток встроенного ЦАП I_1 подается на И-вход ОУ А1. Смещение характеристики преобразователя производится благодаря соединению опорного источника АЦП U_R через резистор со входом компаратора А2, выход которого в свою очередь соединяется со входом С1 АЦП. Схеме рис. 9.6, б соответствует диапазон изменения $U_{вх}$ от $-U_R$ до U_R , схеме рис. 9.6, г — диапазон от $-U_R/3$ до $U_R/3$.

Запуск АЦП производится положительным импульсом, подаваемым на вход ST (старт). Весь цикл преобразования длится 28 периодов тактовых импульсов: 2 периода — сброс, 24 периода — реализация программы последовательного приближения и 2 периода — формирование положительного импульса на выходе DR (готовность данных). Цикл преобразования АЦП может быть закончен досрочно путем подачи повторного импульса запуска на вход ST . Таким образом сокращается время преобразования и соответственно разрядность АЦП. Если требуется организовать циклическую работу АЦП, то соединяются между собой выход ZO (выход цикла) и вход ZI (вход цикла).

Схема включения микросхемы К572ПВ1 в режиме ЦАП показана на рис. 9.6, в. В этом случае на вход V подается сигнал 1 и через кодовый канал входной код N записывается в выходной регистр, управляющий работой ЦАП. Операционный усилитель А1 преобразует выходной ток I_1 ЦАП в напряжение $U_{вых}$. Внешняя кодовая информация в выходной регистр может быть записана также последовательно по входу DI . Записываемый код на этот вход подается, начиная с младших разрядов, синхронно с парами тактовых импульсов (запись 12 разрядов кода занимает время, равное 24 периодам тактовых импульсов). Преобразователь имеет вход RE , разрешающий смену кода в выходном регистре. Этот

код может изменяться только при $RE=1$. Если же $RE=0$, то в регистре хранится ранее введенный в него код.

Преобразователь К572ПВ1 питается от двух источников: $U_{п1}^+ = 5 \div 15$ В и $U_{п2}^- = -15$ В. Значение $U_{п1}^+ = 5$ В используется при работе АЦП с цифровыми ТТЛ-схемами. Если же сигналы на АЦП подаются с цифровых КМОП-схем, то напряжение $U_{п1}^+$ может быть повышено до 15 В. В преобразователе имеется два земляных вывода: «аналоговая земля» GA и «цифровая земля» GD . Не следует смешивать эти выводы: аналоговую землю следует использовать в качестве низкопотенциальной точки для входного и опорного напряжений, а цифровую — в качестве общей точки для дискретных сигналов. Соединять между собой указанные земляные выводы нужно только в одной точке — на клемме источника питания.

Отечественная промышленность выпускает также функционально законченные интегральные АЦП, в состав которых входят все узлы, необходимые для реализации аналого-цифрового преобразования методом последовательного приближения. Такими АЦП являются, например, АЦП типов К1108ПВ1 и К1113ПВ1, схемы включения которых показаны на рис. 9.7 [6, 43].

Десятиразрядный АЦП К1108ПВ1 (рис. 9.7, а) может работать как с внешним, так и с внутренним тактовым генератором. В первом случае на вход C подаются тактовые импульсы с выхода ЭСЛ инвертора (уровни $-0,9$; $-1,7$ В), а во втором этот вход соединяется с общим проводом емкостью 25 пФ (рис. 9.7, а). Эта емкость может быть увеличена в случае, если требуется снизить частоту тактового генератора и соответственно увеличить время преобразования. Вместо емкости может быть включен кварцевый резонатор, имеющий резонансную частоту, примерно равную 13,6 МГц.

Все цифровые входы АЦП К1108ПВ1, за исключением входов C и V , рассчитаны на работу с цифровыми ТТЛ-схемами. Вход C , как уже упоминалось, оперирует с сигналами, характерными для ЭСЛ-схем. Вход V позволяет использовать АЦП как в полном десятиразрядном режиме (время преобразования 0,9 мкс), так и в укор-

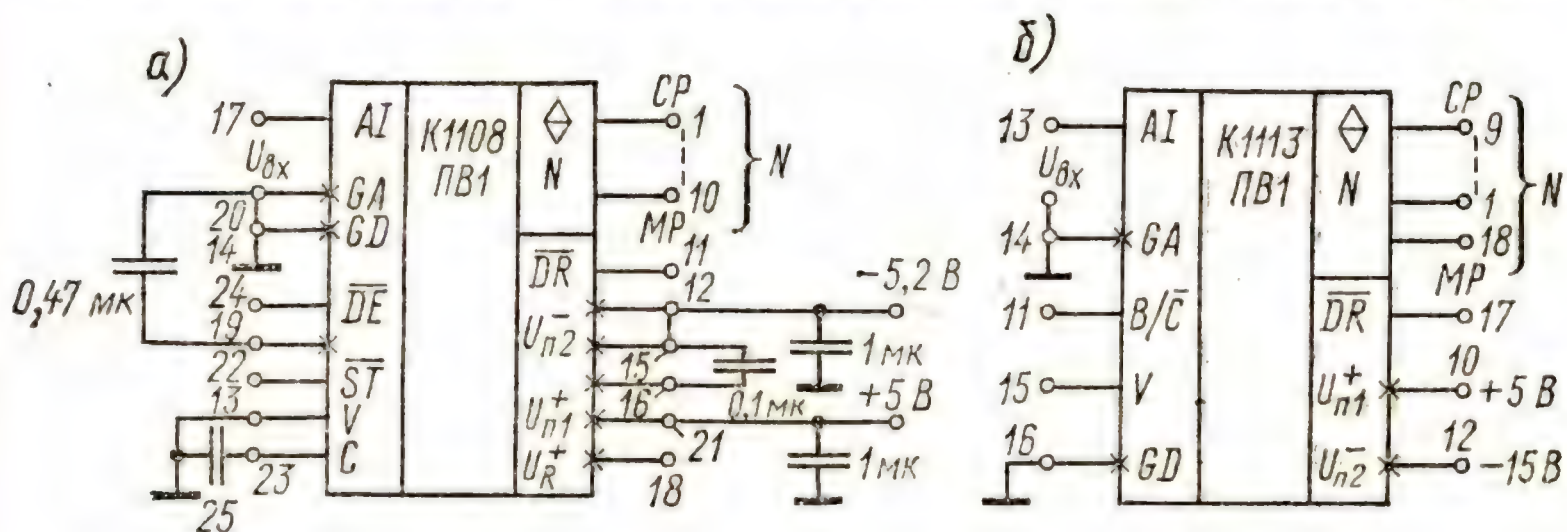


Рис. 9.7. Схемы включения АЦП К1108ПВ1 (а) и К1113ПВ1 (б)

роченном восьмиразрядном (время преобразования 0,75 мкс). В первом случае вход V следует соединить с цифровой землей (рис. 9.7, а), а во втором — с источником питания $U_{п2}$, выдающим напряжение — 5,2 В. Микросхема имеет два вывода, соответствующих напряжению питания — 5,2 В: вывод 15 — питание аналоговой части и вывод 12 — питание цифровой части АЦП.

В рассматриваемом преобразователе имеется внутренний источник опорного напряжения $2,5 \pm 0,1$ В. Для частотной коррекции этого источника нужно включить конденсатор емкостью 0,47 мкФ между выводом 19 микросхемы и землей. Опорное напряжение U_R можно снять с вывода 18 и использовать, например, для смещения начального уровня входного усилителя, но потребляемый этой цепью ток не должен превышать 1 мА. Внутренний источник U_R имеет относительный температурный коэффициент напряжения $\pm(30-100) \times 10^{-6}$. Если точность внутреннего источника U_R оказывается недостаточной, то можно использовать внешний, более точный источник, присоединяемый к выводу 18 микросхемы. При этом для отключения внутреннего источника следует соединить вывод 19 через резистор 0,1 кОм с землей.

Кодовые выходы АЦП могут быть переведены в высокоимпедансное состояние подачей единичного сигнала на вход $\overline{DE}$. Для частотной коррекции внутреннего ОУ и для снижения выходного сопротивления источников питания необходимо присоединить конденсаторы к выводам микросхемы 12, 15, 16, 21 (рис. 9.7, а). Для циклической работы преобразователя следует вход запуска $\overline{ST}$ соединить с землей. Выход «готовность данных» $\overline{DR}$ используется для синхронизации системы считывания выходного кода АЦП. В процессе очередного преобразования на кодовом выходе АЦП присутствует код, соответствующий результату предыдущего преобразования.

Входное напряжение АЦП К1108ПВ1 может изменяться в диапазоне от 0 до $8 U_R/7$, т. е. от нуля до примерно трех вольт. Входной ток АЦП составляет 5 мА. На рис. 9.6 не показаны цепи регулировки нуля и чувствительности АЦП. Удобнее всего такие регулировки выполнять, изменяя соответствующие сопротивления во входном усилителе, включаемом между источником преобразуемого сигнала и аналоговым входом АЦП.

Микросхема К1113ПВ1 представляет собой 10-разрядный АЦП, рассчитанный на входные напряжения 0...10,24 В или —5,12...5,12 В. Переключение режима работы производится по входу V (рис. 9.7, б): если $V=1$, то преобразуются сигналы $U_{вх}$ от 0 до 10,24 В, если же $V=0$, то преобразователь работает в двухполярном режиме ($U_{вх} = -5,12...5,12$ В).

Процесс преобразования в этом АЦП осуществляется при нуле на входе $V/\overline{C}$ (бланкирование — преобразование). Для сброса текущего выходного кода преобразователя необходимо подать единицу (минимум на 2 мкс) на вход $V/\overline{C}$. После этого подача нуля на вход $V/\overline{C}$ инициирует новый цикл преобразования. По окончании преобразования на выходе $\overline{DR}$ (готовность) появляется сигнал «нуль». В процессе сброса и преобразования на этом выходе поддерживается единица и кодовые выходы АЦП находятся в состоянии высокого импеданса. И только по окончании преобразования, одновременно с сигналом готовности данных $\overline{DR}=0$ на кодовых выходах устанавли-

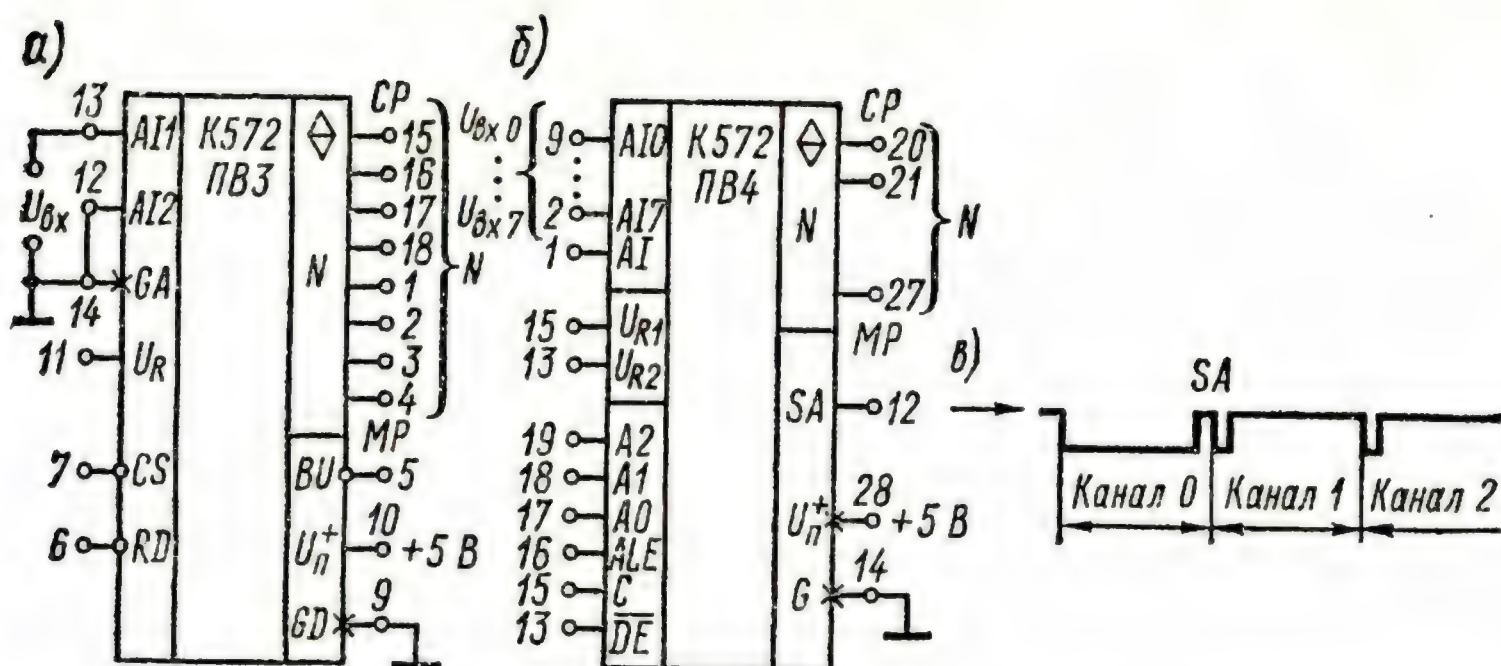


Рис. 9.8. Схемы включения АЦП К572ПВ3 (а) и К572ПВ4 (б) и диаграмма напряжения на выходе SA АЦП ПВ4 (в)

ливается информация, соответствующая результату преобразования. Уровни сигналов соответствуют цифровым ТТЛ-схемам.

Регулировку чувствительности АЦП К1113ПВ1 можно производить с помощью переменного резистора 100—500 Ом, включаемого между источником сигнала $U_{вх}$ и аналоговым входом AI АЦП. Для регулировки нуля можно включать переменный резистор 5—50 Ом между выводом GA микросхемы и внешней аналоговой землей.

Широкое распространение однобайтных микропроцессоров вызвало разработку восьмиразрядных аналого-цифровых преобразователей. Таковыми, в частности, являются АЦП типов К572ПВ3 и К572ПВ4.

Схема включения АЦП К572ПВ3 показана на рис. 9.8, а. Время преобразования этого АЦП равно 7,5 мкс, ток потребления от одного источника питания 5 В составляет всего лишь 5 мА. АЦП имеет два одинаковых входа AI1 и AI2, соединенных внутренними резисторами с одним и тем же входом компаратора. На этот же вход компаратора подается выходной ток цифро-аналогового преобразователя, управляемого регистром последовательного приближения. Таким образом АЦП обеспечивает преобразование в код суммы напряжений, подаваемых на входы AI1 и AI2. При практическом использовании этого АЦП на вход AI1 подают входное напряжение $U_{вх}$, а на вход AI2 — напряжение, с помощью которого производят регулировку нуля АЦП.

Управление работой АЦП К572ПВ3 осуществляется с помощью сигналов, подаваемых на входы $\overline{CS}$ (выбор кристалла) и RD (чтение). Переход 0/1 на входе $\overline{RD}$

запускает схему сброса АЦП, потенциал 0 на входе $\overline{CS}$ осуществляет запуск преобразователя при условии, что предварительно был осуществлен его сброс. Таким образом, если $\overline{CS}=0$, то переход 0/1 на входе $\overline{RD}$ обусловит сброс и запуск преобразователя. Если же $\overline{CS}=1$, то этот переход вызовет только сброс, а запуск произойдет по спаду 1/0 на входе $\overline{CS}$. Выход $\overline{BU}$ (АЦП занят) принимает потенциал «нуль» тогда, когда осуществляется процесс преобразования. Данные на кодовом выходе N существуют при сочетании сигналов $\overline{CS}=0$, $\overline{RD}=0$, $\overline{BU}=1$. Если же этого сочетания нет, то выход находится в высокоимпедансном состоянии.

Восьмивходовый восьмиразрядный АЦП К572ПВ4 (рис. 9.8, б) представляет собой многоканальную систему сбора данных. С помощью аналоговых ключей встроенного коммутатора восемь входных аналоговых сигналов поочередно подаются на вход АЦП последовательного приближения. Результаты преобразования записываются во встроенное ОЗУ объемом 8 однобайтовых слов. Каждому из входных каналов соответствует своя область памяти, так что после одного цикла работы коммутатора в ОЗУ хранится информация по всем восьми каналам. Циклическая работа АЦП начинается сразу после включения напряжения питания. Каждый раз, когда заканчивается преобразование по какому-то из каналов, обновляется информация в области ОЗУ, соответствующей этому каналу.

Восемь входов встроенного аналогового коммутатора — это входы $A10, \dots, A17$. Кроме того, выведен и выход этого коммутатора, обозначенный на рис. 9.8, б как $A1$. Этот вывод микросхемы может использоваться как некоммутируемый вход АЦП при его применении в одноканальном режиме. В этом случае в ОЗУ будут запоминаться коды, соответствующие восьми последовательным значениям входного сигнала.

Считывание информации из ОЗУ может осуществляться в произвольном порядке. Номер канала ОЗУ, информация из которого поступает на выход N микросхемы, определяется сигналами, подаваемыми на адресные входы $A2, A1, A0$, при наличии сигнала «единица» на входе ALE . В момент перехода сигнала на входе ALE из единицы в нуль фиксируется заданный в этот момент на адресных входах номер подсоединенного к выходу канала

ОЗУ и далее этот номер сохраняется в течение всего времени, пока $ALE=0$.

Диапазон преобразуемого сигнала АЦП, входящего в состав микросхемы К572ПВ4, задается двумя опорными напряжениями $U_{R1} = -0,1...2,6$ В и $U_{R2} = -2,6...0,18$ В; при этом $U_{вх} = U_{R2} \div U_{R1}$. В частности, могут быть установлены диапазоны $U_{вх} = 0...2,5$ В ($U_{R1} = 2,5$ В; $U_{R2} = 0$); $U_{вх} = -2,5$ В...0 ($U_{R1} = 0$; $U_{R2} = -2,5$ В); $U_{вх} = -1,25...1,25$ В ($U_{R1} = 1,25$; $U_{R2} = -1,25$ В).

В АЦП К572ПВ4, в отличие от всех рассмотренных выше АЦП, встроенный компаратор производит сравнение не токов, а напряжений. Сравняется непосредственно входное напряжение и напряжение, формируемое с помощью ЦАП. Благодаря этому обеспечивается высокое входное сопротивление АЦП.

Для того чтобы можно было осуществить привязку результата преобразования по каждому из каналов к определенному моменту времени, на выходе SA микросхемы формируется сигнал состояния. Этот сигнал изменяется синхронно с переключением каналов коммутатора. Процесс преобразования по каждому из каналов длится в течение 80 периодов тактовых импульсов, подаваемых на вход С. Для всех каналов, кроме нулевого, в течение всех 80 периодов на выходе SA присутствует сигнал, представленный вначале нулем на протяжении восьми периодов, а затем единицей на протяжении 72 периодов. Для нулевого же канала соотношение длительностей обратное: вначале идет нуль в течение 72 периодов, а затем единица в течение восьми периодов тактового сигнала. Соответствующие сигналы на выходе SA показаны на рис. 9.8, в. Таким образом, анализируя сигнал SA, можно выявить момент, соответствующий концу преобразования по нулевому каналу, а затем от него отсчитывать периоды, соответствующие процессам преобразования по другим каналам. В частности, к выходу SA через инвертор можно присоединить сглаживающую RC-цепь с постоянной времени, примерно равной длительности преобразования по одному каналу (32 мкс). На выходе этой RC-цепи будет существовать напряжение, отрицательные всплески которого будут соответствовать процессу преобразования по нулевому каналу.

Основные параметры описанных выше интегральных АЦП последовательного приближения приведены в табл. 9.2.

Таблица 9.2

Тип микросхемы	Число разрядов	Время преобразования, мкс	Нелинейность, квантов	Дифференциальная нелинейность, квантов	Напряжения питания, В	Потребляемая мощность, мВт	Зарубежный аналог
КР572ПВ1А	12	110	4	2	+5...15; —15	30	AD7570
К572ПВ3	8	15	0,5	0,75	5	25	AD7574
К572ПВ4	8	32	0,5	0,5	+5	15	AD7581
К1108ПВ1А	10	0,9	0,75	1	+5; —5,2	800	—
К1113ПВ1А	10	30	1	1	+5; —15	225	AD571

9.3. АЦП ПАРАЛЛЕЛЬНОГО ПРЕОБРАЗОВАНИЯ

Метод параллельного преобразования позволяет строить быстродействующие, хотя и сложные в реализации АЦП. Принцип действия АЦП параллельного преобразования поясним на примере. Будем считать, что рассматриваемый АЦП ставит в соответствие входному напряжению n -разрядный двоичный код. Следовательно, с выхода АЦП может быть получено $m=2^n$ различных кодовых комбинаций, соответствующих m различным поддиапазонам (квантам) входного сигнала. Действительно, если, например, входной сигнал АЦП может изменяться от 0 до 8 В и $n=3$, это значит, что каждая из восьми возможных кодовых комбинаций (000—111) соответствует одному из восьми поддиапазонов протяженностью 1 В. В частности, комбинация 001 означает, что входное напряжение находится в поддиапазоне, средний уровень которого равен 1 В, а точнее, в поддиапазоне 0,5—1,5 В.

В состав АЦП параллельного преобразования входит делитель опорного напряжения U_R (одновременно вырабатывающий все $m-1$ уровней, задающих границы соответствующих поддиапазонов) и $m-1$ компараторов, устанавливающих соотношения между преобразуемым напряжением $U_{вх}$ и этими уровнями. В рассматриваемом примере ($U_{вх}=0...8$ В, $n=3$, $m=8$) делитель U_R должен подать на первые входы семи компараторов напряжения 0,5 В; 1,5 В; ...7,5 В. На вторые входы этих компараторов подается напряжение $U_{вх}$. Если в процессе преобразования по срабатываниям компараторов выяснится, на-

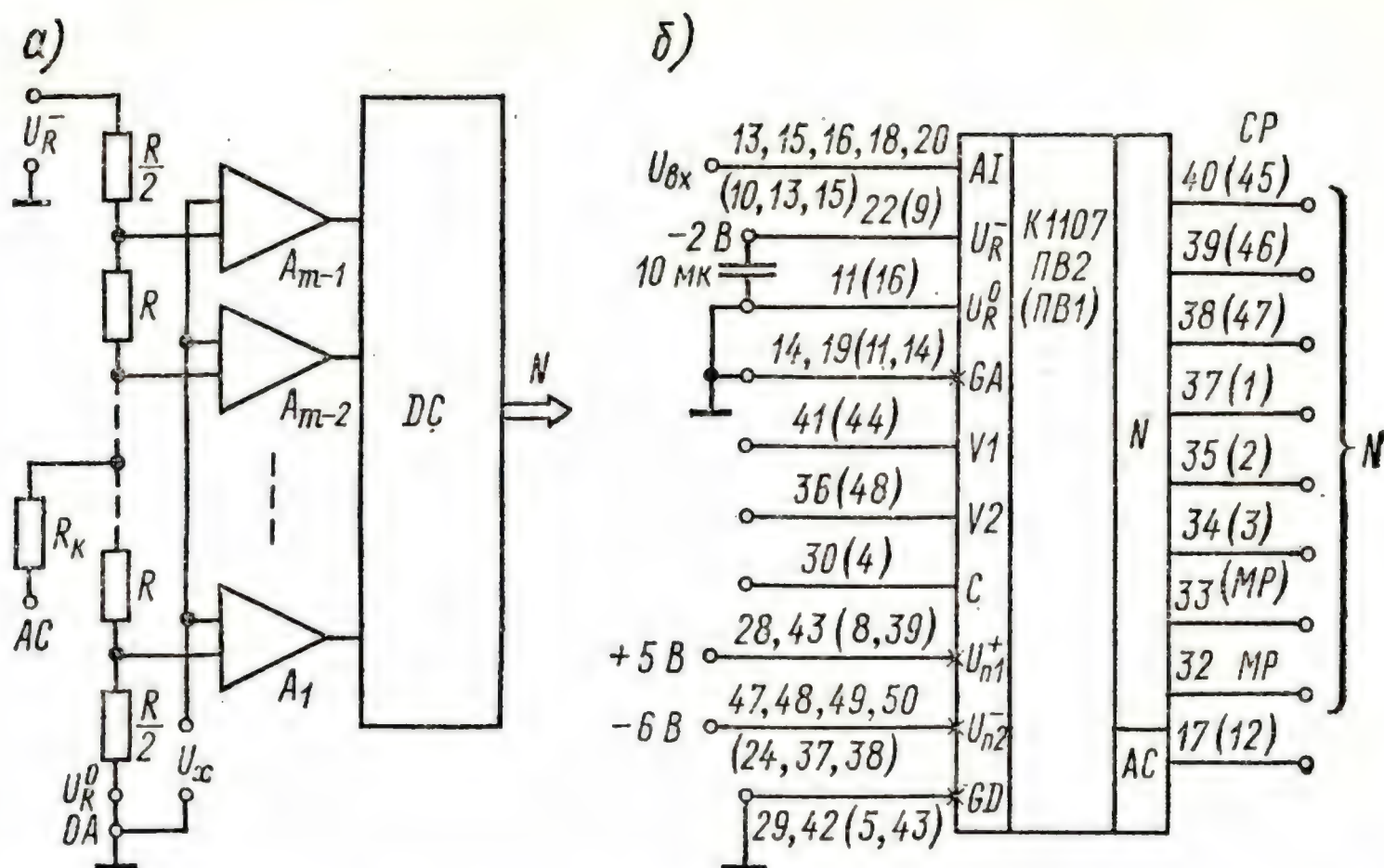


Рис. 9.9. Принцип построения АЦП параллельного преобразователя (а) и схема включения АЦП К1107ПВ1 и К1107ПВ2 (б)

пример, что $0,5 \text{ В} < U_{\text{вх}} < 1,5 \text{ В}$, это и означает, что выходной код должен быть равен 001.

Отечественная промышленность выпускает интегральные АЦП параллельного преобразования серии К1107. Упрощенная структурная схема этих АЦП показана на рис. 9.9, а. Она включает в себя делитель опорного напряжения U_R , выполненный на резисторах R и $R/2$, $m-1$ компараторов A_1-A_{m-1} и преобразователь DC единичного позиционного кода, получаемого с выходов компараторов, в двоичный выходной код N . Поскольку опорное напряжение в данных преобразователях отрицательно ($U_R = -2 \text{ В}$), то и входное напряжение тоже должно быть отрицательным ($U_{\text{вх}} = 0 \dots -2 \text{ В}$). К средней точке делителя опорного напряжения присоединен корректирующий резистор R_k , свободный вывод которого AC может быть соединен с одним из конечных выводов делителя, U_R^- или U_R^0 . Таким путем может осуществляться в некоторых пределах коррекция нелинейности преобразователя. Если, например, соединить выводы AC и U_R^0 , то нижняя по схеме половина делителя будет зашунтирована резистором R_k . Вследствие этого уменьшаются по модулю напряжения, вырабатываемые нижней половиной делителя. Такая коррекция, очевидно, целесообразна тог-

да, когда исходно резисторы нижней половины делителя имеют сопротивление, в среднем превышающее сопротивление верхней половины делителя.

На рис. 9.9, б показаны схемы включения шестirazрядного АЦП К1107ПВ1 и восьмиразрядного К1107ПВ2. Первый из них содержит 63 компаратора, второй — 255 компараторов. В простейшем варианте включения АЦП вход U_R^- соединяется с источником опорного напряжения —2 В, а вход U_R^0 — с аналоговой землей GA (рис. 9.9, а). Однако, если необходимо, на эти входы можно включать регулируемые усилители и регулировкой U_R^- и U_R^0 в пределах $\pm 0,1$ В корректировать чувствительность и нуль АЦП. Кроме того, можно выполнять U_R^- зависимым от входного сигнала $U_{вх}$ и таким путем получать функциональную зависимость выходного кода от сигнала $U_{вх}$. Ток, потребляемый преобразователем от источника входного сигнала, близок к 0,5 мА, входная емкость превышает 300 пФ. Рекомендуется между источником входного сигнала и входом AI АЦП включать буферный усилитель, обеспечивающий быстрый перезаряд входной емкости при большой скорости изменения входного сигнала. Для устойчивой работы АЦП на предельной тактовой частоте необходимо тщательно прорабатывать вопросы конструктивного выполнения входных, выходных и питающих цепей.

Работа АЦП синхронизируется тактовыми импульсами, подаваемыми на вход С. Частота этих импульсов не должна превышать 30 МГц. Выходной код АЦП в данный момент времени соответствует входному напряжению, присутствовавшему на входе АЦП двумя периодами тактовых импульсов ранее.

Вид выходного двоичного кода АЦП определяется сигналами на входах V1, V2. Комбинациям V1, V2, равным 11, 00, 01 и 10, соответствуют прямой, обратный, дополнительный и обратный дополнительный коды. Дискретные сигналы на входах и выходах АЦП рассчитаны на работу с цифровыми ТТЛ-схемами.

Основные параметры АЦП типов К1107ПВ1 и К1107ПВ2 приведены в табл. 9.3. В эту серию входит также шестirazрядный АЦП параллельного преобразования К1107ПВ3, рассчитанный на работу с ЭСЛ-схемами и имеющий время преобразования 20 нс [6].

При практическом использовании рассмотренных

Таблица 9.3

Тип микросхемы	Число разрядов	Время преобразования, мкс	Нелинейность, квантов	Дифференциальная нелинейность, квантов	Напряжения питания, В	Потребляемая мощность, Вт	Зарубежный аналог
K1107ПВ1	6	0,1	0,5	1	+5; —6	0,8	TDC1014
K1107ПВ2	8	0,1	0,5	1	+5; —6	3,0	TDC1007

в данном параграфе АЦП, равно как и АЦП других типов, следует учитывать тот факт, что наличие в них высокоскоростных узлов приводит к необходимости обращать особое внимание на цепи питания. В частности, следует обеспечить предельно низкие выходные импедансы цепей заземления и питания вплоть до частот 10—20 МГц. Для этого следует шунтировать цепи питания фильтрующими конденсаторами, сглаживающими как низкочастотные, так и высокочастотные пульсации, и располагать эти конденсаторы максимально близко к выводам микросхем.

Глава десятая

ИНТЕГРИРУЮЩИЕ АЦП

10.1. ПРИНЦИПЫ ПОСТРОЕНИЯ ИНТЕГРИРУЮЩИХ АЦП

Интегрирующие аналого-цифровые преобразователи уступают по быстродействию преобразователям последовательного приближения. Вместе с тем они имеют и явные преимущества: минимальное число необходимых точных компонентов, высокую помехоустойчивость, отсутствие дифференциальной нелинейности, низкую стоимость. Эти свойства интегрирующих АЦП определили их широкое применение для построения измерительных приборов и систем невысокого быстродействия (от одного измерения до нескольких тысяч измерений в секунду),

для которых в качестве основных выступают требования высокой точности и нечувствительности к помехам.

Интегрирующий АЦП, как правило, состоит из двух преобразователей: преобразователя напряжения или тока в частоту или длительность импульсов и преобразователя частоты или длительности в код. Задача построения точного цифрового измерителя частоты или длительности импульсов решается достаточно просто: производят подсчет импульсов измеряемой частоты за известный промежуток времени или подсчет импульсов известной частоты, заполняющих измеряемый промежуток времени. Поэтому основные характеристики интегрирующих АЦП определяются свойствами применяемых преобразователей: напряжение — частота (ПНЧ) или преобразователей: напряжение — время (ПНВ).

При построении интегрирующих ПНЧ и ПНВ чаще всего используется принцип двухтактного интегрирования. В соответствии с этим принципом в первом такте цикла преобразования производится интегрирование — накопление интеграла от некоторого входного сигнала, а затем во втором такте выполняется операция «разынтегрирования» — считывание накопленного интеграла путем подачи на вход интегратора другого входного сигнала. Диаграмма изменения напряжения $U_{\text{и}}$ на выходе неинвертирующего интегратора при реализации принципа двухтактного интегрирования показана на рис. 10.1. В первом такте длительностью T_1 напряжение $U_{\text{и}}$ изменяется от некоторого начального уровня (в частном случае от нуля) до значения $U_{\text{м}}$. Во втором такте длительностью T_2 происходит обратное изменение $U_{\text{и}}$ — от $U_{\text{м}}$ до исходного уровня. Накопление интеграла (в течение T_1) происходит при подаче на вход интегратора напряжения $U_{\text{вх.и}} = U_1$, а считывание (T_2) — при подаче напряжения $U_{\text{вх.и}} = U_2$.

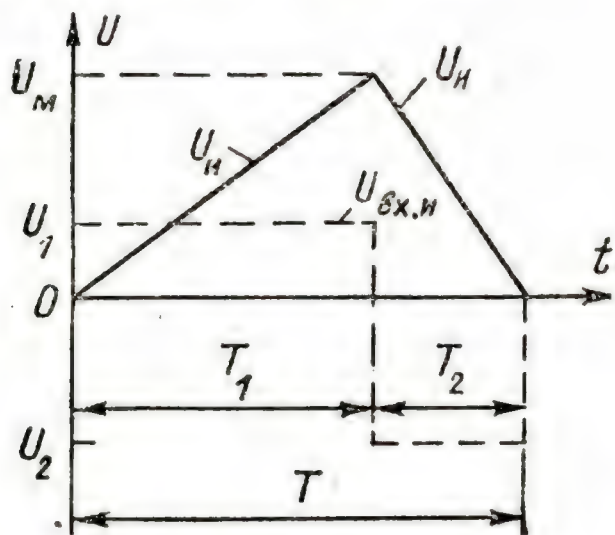


Рис. 10.1. Диаграмма изменения интеграла при реализации принципа двухтактного интегрирования

Суммарное приращение интеграла за цикл интегрирования равно нулю, поэтому можно записать

$$\frac{U_1 T_1}{\tau} + \frac{U_2 T_2}{\tau} = 0, \quad (10.1)$$

где τ — постоянная времени интегратора. Очевидно, что напряжения U_1 и U_2 должны иметь различную полярность, а соотношение длительностей тактов определяется равенством $T_2/T_1 = -U_1/U_2$.

В зависимости от того, как организован цикл двухтактного интегрирования, ПНВ и ПНЧ могут быть разделены на четыре большие группы (рис. 10.2).

Первая группа — это *интегрирующие двухтактные ПНВ с заданной длительностью цикла* интегрирования, или сокращенно преобразователи с заданным циклом (ПНВ ЗЦ). В этих преобразователях фиксируется суммарная длительность двух тактов $T = T_1 + T_2$. В простейшем варианте длительность цикла T поддерживается постоянной, хотя могут быть случаи, когда эта длительность подстраивается под период помехи. В ПНВ ЗЦ обычно принимают $U_1 = U_{вх} - U_R$, $U_2 = U_{вх} + U_R$, т. е. в первом такте на вход интегратора подают сумму преобразуемого $U_{вх}$ и отрицательного опорного $-U_R$ напряжений, а во втором такте — сумму преобразуемого и положительного опорного напряжений. Соответственно для этого случая из (10.1) получаем

$$\frac{T_1 - T_2}{T_1 + T_2} = \frac{T_1 - T_2}{T} = \frac{U_1 + U_2}{U_2 - U_1} = \frac{U_{вх}}{U_R}. \quad (10.2)$$

Таким образом, разность длительностей тактов $T_1 - T_2$ изменяется пропорционально измеряемому напряжению $U_{вх}$. Причем коэффициент пропорциональности

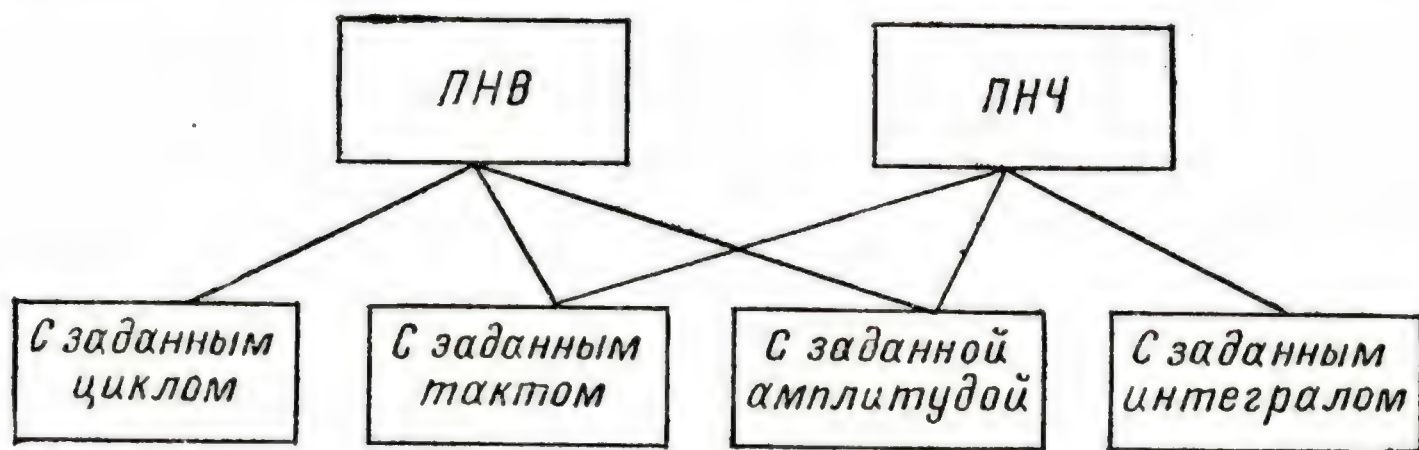


Рис. 10.2. Классификация интегрирующих ПНВ и ПНЧ

определяется заданной длительностью цикла T и опорным напряжением U_R .

Принцип двухтактного интегрирования с заданной длительностью одного, например первого, такта используется для построения как ПНВ, так и ПНЧ (рис. 10.2). В ПНВ с заданным тактом (ПНВ 3Т) принимают обычно $U_1 = U_{вх}$, $U_2 = -U_R$. Тогда

$$\frac{T_2}{T_1} = -\frac{U_1}{U_2} = \frac{U_{вх}}{U_R}. \quad (10.3)$$

В ПНЧ с заданным тактом (ПНЧ 3Т) напряжения U_1 и U_2 определяются равенствами $U_1 = U_{вх} - U_R$, $U_2 = U_{вх}$. Соответственно частота повторения непрерывно следующих друг за другом циклов преобразования может быть определена следующим образом:

$$f = \frac{1}{T} = \frac{U_2}{U_2 - U_1} \frac{1}{T_1} = \frac{U_{вх}}{U_R} \frac{1}{T_1}. \quad (10.4)$$

В ПНВ и ПНЧ, реализующих принцип двухтактного интегрирования с заданной амплитудой изменения напряжения на выходе интегратора (ПНВ 3А и ПНЧ 3А), первый такт заканчивается тогда, когда напряжение на выходе интегратора достигнет заданного уровня (U_M на рис. 10.1), а второй такт — тогда, когда это напряжение возвратится к исходному уровню. Если U_M — это заданный размах пилообразного напряжения на выходе интегратора, то

$$T_1 = \frac{U_M}{U_1} \tau; \quad T_2 = -\frac{U_M}{U_2} \tau.$$

В ПНВ 3А обычно устанавливают, так же как и в ПНВ 3Ц, $U_1 = U_{вх} - U_R$; $U_2 = U_{вх} + U_R$. Поэтому и характеристика преобразования таких ПНВ описывается формулой (10.2). Однако следует иметь в виду, что в ПНВ 3Ц $T = \text{const}$ и поэтому, измеряя разность $T_1 - T_2$, мы сразу получаем информацию об измеряемом напряжении $U_{вх} = U_R(T_1 - T_2)/T$. Если же говорить о ПНВ 3А, то здесь длительность цикла T зависит от измеряемого напряжения $U_{вх}$. А это означает, что эту длительность также нужно измерять, чтобы найти отношение $(T_1 - T_2)/T$.

Таким образом, интегрирующие АЦП на основе ПНВ 3А реализуются сложнее, чем на основе ПНВ 3Ц или ПНВ 3Т, поэтому и применяются реже. Однако ПНВ 3А

достаточно широко используются, когда нужно получить широтно-импульсно модулированный (ШИМ) сигнал и не ставится задача аналого-цифрового преобразования, например, в устройствах гальванического разделения или в аналоговых ШИМ—АИМ-перемножителях.

В ПНЧ ЗА чаще всего устанавливают $U_1 = U_{вх}$, $U_2 = -U_{вх}$, и тогда

$$f = \frac{1}{T_1 + T_2} = \frac{U_1 U_2}{U_M (U_1 - U_2) \tau} = \frac{U_{вх}}{2U_M \tau}. \quad (10.5)$$

Такие ПНЧ часто называют ПНЧ с изменением направления интегрирования. Следует обратить внимание на то, что в формулу (10.5) в отличие от (10.2)—(10.4) вошла постоянная времени интегратора τ . Это свидетельствует о том, что ПНЧ ЗА в принципе менее точны, чем рассмотренные выше ПНВ и ПНЧ.

Наконец, последняя группа на рис. 10.2 — это ПНЧ с заданным интегралом прямоугольного компенсирующего импульса (ПНЧЗИ). В рассмотренном выше ПНЧ ЗТ напряжение $U_{вх}$ подается на вход интегратора непрерывно, на протяжении обоих тактов интегрирования. Кроме того, на вход интегратора в первом такте подается напряжение $-U_R$. Таким образом, можно говорить о том, что интеграл от напряжения $U_{вх}$ за цикл преобразования T компенсируется интегралом от напряжения U_R , подаваемым в течение одного такта T_1 . Компенсирующий импульс высотой U_R и длительностью T_1 имеет в ПНЧ ЗТ прямоугольную форму и площадь $U_R T_1$. Но интеграл (площадь) компенсирующего импульса можно задавать и иначе, например путем перезаряда конденсатора. Действительно, если конденсатор емкостью C заряжен до напряжения U_R , то его заряд $q = C U_R$. Если этот конденсатор разрядить на резистор сопротивления R , то площадь импульса напряжения на этом сопротивлении будет $S = qR = C R U_R$. Таким способом можно задавать интеграл компенсирующего импульса, не формируя предварительно опорный временной интервал. В общем случае, если интеграл (площадь) компенсирующего импульса равен S , то частота на выходе ПНЧ будет

$$f = U_{вх}/S. \quad (10.6)$$

При емкостном формирователе компенсирующего импульса $S = C R U_R$ и $f = U_{вх}/(C R U_R)$. Как видим, точная характеристика преобразования будет обеспечиваться

только при стабильном опорном напряжении и стабильных параметрах C и R .

В заключение отметим, что в настоящем параграфе рассмотрены принципы действия лишь самых простых интегрирующих ПНВ и ПНЧ. Более подробную информацию о методах построения этих преобразователей можно найти, например, в [46].

10.2. ИНТЕГРИРУЮЩИЕ ПРЕОБРАЗОВАТЕЛИ НАПРЯЖЕНИЕ — ВРЕМЯ

ПНВ ЗТ. Преобразователи напряжение — время, основанные на двухтактном интегрировании с заданной длительностью такта (ПНВ ЗТ), широко применяются при построении цифровых вольтметров и мультиметров. Отечественная промышленность выпускает интегральные АЦП, содержащие такие ПНВ.

Рис. 10.3 показывает функциональную схему аналоговой части интегрального АЦП КР572ПВ2. АЦП содержит буферный повторитель напряжения $A1$, интегратор, выполненный на операционном усилителе $A2$, компаратор $A3$, узел формирования общего потенциала, включающий в себя ОУ $A4$, систему аналоговых ключей $S1—S11$, цифровую часть (на рис. 10.3 не показана). Микросхема дополняется несколькими резисторами и конденсаторами.

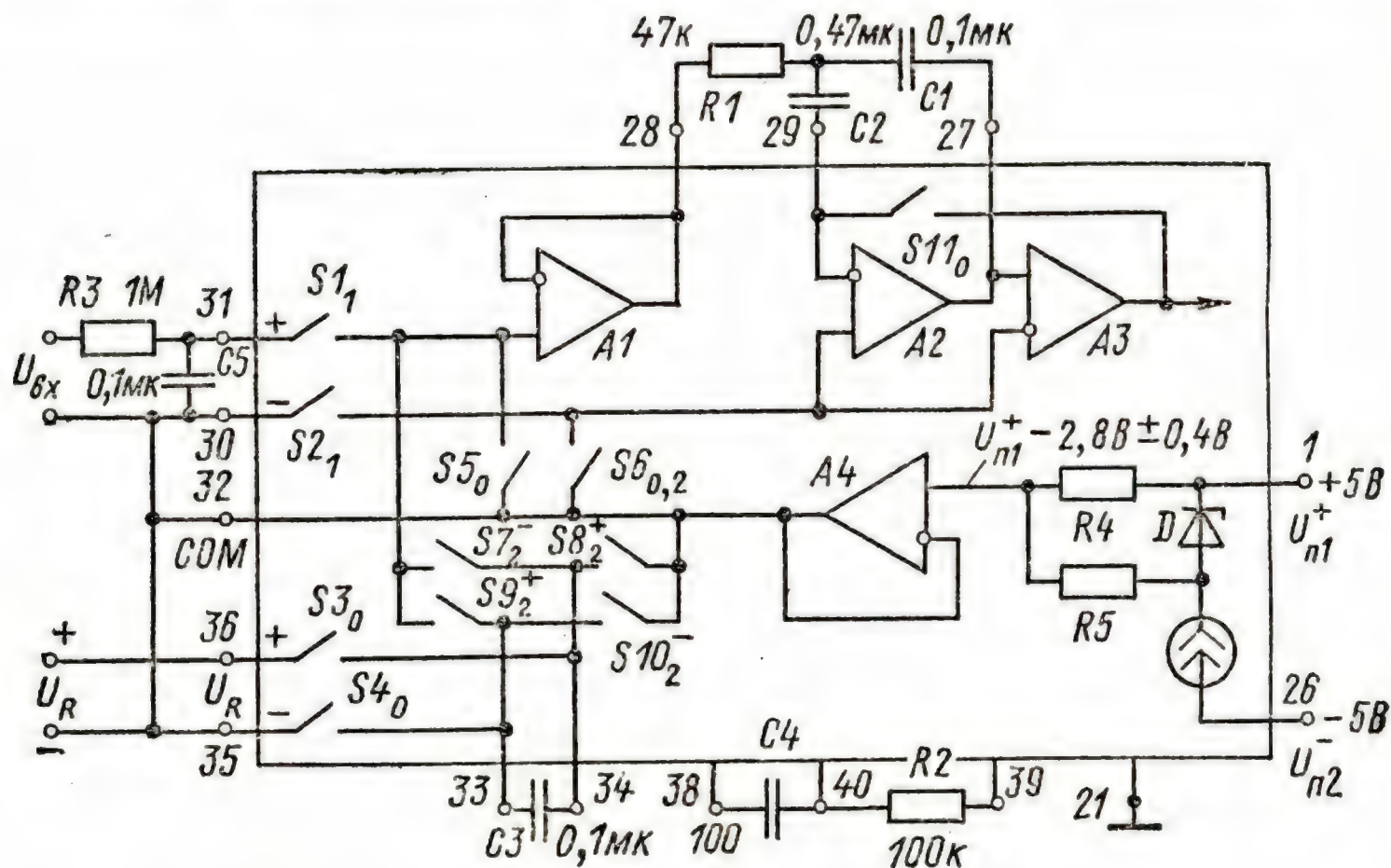


Рис. 10.3. Схема аналоговой части интегрирующего АЦП КР572ПВ2

Постоянная времени интегратора определяется внешними элементами $R1$, $C1$. Конденсатор $C2$ используется в цепи коррекции напряжения смещения усилителей $A1$, $A2$ и $A3$. На конденсаторе $C3$ запоминается опорное напряжение U_R . Резистор $R2$ и конденсатор $C4$ определяют частоту встроенного тактового генератора. На входе АЦП может быть установлен фильтр нижних частот $R3$, $C5$, сглаживающий пульсации входного сигнала.

Рассмотрим работу АЦП КР572ПВ2. Этот АЦП имеет дифференциальные входы для преобразуемого и опорного напряжений $U_{вх}$ и U_R . Это значит, что на результат преобразования оказывают влияние разность напряжений между входными зажимами (выводы 31 и 30) и между зажимами U_R (выводы 36 и 35). Синфазные же напряжения, существующие на этих зажимах, практически не влияют на работу ПНВ. Отсчет синфазных напряжений ведется относительно общего потенциала, присутствующего на выводе 32 (СОМ). Этот потенциал задается стабилитроном D и делителем $R4$, $R5$ на уровне, примерно на 2,8 В более низком, чем положительное напряжение питания $U_{п1}^+$. Повторитель общего напряжения, выполненный на ОУ $A4$, имеет различную нагрузочную способность для втекающего и вытекающего тока — примерно 20 мА и 10 мкА соответственно. Это дает возможность при желании присоединять вывод общего потенциала к земле и таким путем устанавливать этот потенциал равным нулю.

Разность напряжений между выводами $U_{п1}^+$ и СОМ может в принципе использоваться в качестве опорного напряжения АЦП. Температурный коэффициент этой разности примерно равен 10^{-4} К^{-1} . Однако при работе АЦП на светодиодный индикатор рассеиваемая в микросхеме мощность зависит от числа светящихся сегментов индикатора. Это вызывает значительные изменения температуры кристалла и, как следствие, непостоянство упомянутой разности потенциалов.

Двум основным тактам интегрирования, соответствующим принципу действия ПНВ ЗТ, в данном АЦП предшествует такт автокоррекции (нулевой такт). Обозначения ключей на рис. 10.3 снабжены цифровыми индексами, указывающими номера тактов, в которых эти ключи замкнуты. При автокоррекции замыкаются ключи $S3-S6$, $S11$. При этом входы буферного усилителя и ин-

тегратора присоединяются к общему потенциалу, а выход ОУ компаратора АЗ соединяется с инвертирующим входом ОУ интегратора А2. В результате усилители А2 и АЗ оказываются охваченными отрицательной обратной связью с коэффициентом, равным 1, вследствие чего их суммарный коэффициент усиления становится равным единице. На нижней по схеме обкладке конденсатора С2 устанавливается напряжение, равное сумме напряжения смещения усилителя А2 и приведенного напряжения смещения усилителя АЗ. На верхней же обкладке этого конденсатора будет присутствовать напряжение смещения усилителя А1. Таким образом на конденсаторе С2 в такте автокоррекции запоминается напряжение ошибки, обусловленное смещениями всех трех ОУ (А1—АЗ). В последующих двух тактах интегрирования ключ S_{11} размыкается и запомненное на С2 напряжение вычитается из входного сигнала ОУ А2. Таким путем удастся уменьшить суммарное напряжение смещения АЦП до значения, не превосходящего 10 мкВ. В такте автокоррекции осуществляется также заряд конденсатора СЗ опорным напряжением U_R .

В первом такте преобразования замыкаются ключи S_1 , S_2 и производится интегрирование напряжения $U_{вх}$. Длительность этого такта равна 1000 периодам тактовых импульсов.

По окончании первого такта по сигналу на выходе компаратора АЗ устройство управления, входящее в цифровую часть, оценивает знак напряжения $U_{вх}$. Если $U_{вх} > 0$, то сигналы на выходе интегратора и компаратора будут отрицательными, если же $U_{вх} < 0$, то положительными. В зависимости от знака $U_{вх}$ во втором такте интегрирования замыкаются ключи S_8 , S_9 (если $U_{вх} > 0$) или S_7 , S_{10} (если $U_{вх} < 0$) и, кроме того, замыкается ключ S_6 . Таким образом, во втором такте интегрируется напряжение U_R , причем полярность этого напряжения устанавливается противоположной полярности напряжения $U_{вх}$. Длительность второго такта определяется временем, в течение которого напряжение на выходе интегратора уменьшится по модулю до нуля, о чем будет свидетельствовать срабатывание компаратора АЗ. Эта длительность, измеренная числом периодов тактовых импульсов, может изменяться от 0 до 2000, и именно это число представляет собой результат преобразования АЦП.

В соответствии с (10.3)

$$N = f_T T_2 = f_T T_1 \frac{U_{ВХ}}{U_R} = f_T \frac{N_1}{f_T} \frac{U_{ВХ}}{U_R} = \frac{N_1 U_{ВХ}}{U_R},$$

где N — выходной код АЦП; f_T — частота тактовых импульсов; N_1 — число тактовых импульсов, определяющее длительность первого такта интегрирования. Из последнего соотношения видно, что частота тактовых импульсов не влияет на результат преобразования, необходимо только обеспечить постоянство этой частоты как при задании длительности первого такта интегрирования, так и при измерении длительности второго такта интегрирования.

Тактовые импульсы в АЦП вырабатываются путем деления на 4 частоты колебаний, получаемых с выхода встроенного тактового генератора ($f_T = f_r/4$). Частота этого генератора определяется соотношением $f_r \approx 0,45 : (R_2 C_4)$. Рекомендуемый диапазон частот $f_r = 40 \div \div 200$ кГц. В АЦП предусмотрена кварцевая стабилизация частоты f_r ; в этом случае вместо элементов C_4, R_2 используется кварцевый резонатор, включаемый между выводами 39 и 40. И наконец, могут использоваться внешние, задающие тактовую частоту импульсы. Они должны подаваться на вывод 40 (выводы 38 и 39 остаются свободными).

Общая длительность цикла преобразования АЦП составляет 4000 периодов тактовых импульсов, иначе говоря, эта длительность равна $16\,000/f_r$. Если установить $f_r = 40$ кГц, то цикл преобразования будет длиться 0,4 с; из них 0,1 с составит первый такт интегрирования, 0...0,2 с — второй такт интегрирования и 0,3...0,1 с — нулевой такт (автокоррекция). Отметим, что целесообразно устанавливать такое значение f_r , при котором длительность первого такта кратна периоду сетевого напряжения (20 мс). В этом случае АЦП нечувствителен к сетевой помехе, наложенной на полезный сигнал.

Диапазон входного напряжения АЦП — от $-2U_R$ до $2U_R$. Знаки «+» и «—» у входных зажимов АЦП на рис. 10.3 показывают неинвертирующий и инвертирующий входы: если полярность $U_{ВХ}$ совпадает с этими знаками, то результат преобразования будет положительным, в противном случае — отрицательным. Рекомендуемые значения U_R — это 1 В или 0,1 В. В первом случае диа-

пазон входных сигналов будет $\pm 1,999$ В, а во втором $\pm 0,1999$ В.

Из полученной ранее формулы (10.3) следует, что постоянная времени интегратора ПНВ ЗТ в первом приближении не влияет на результат преобразования. В данном случае эта постоянная равна $R_1 C_1$ и рассчитывается так, чтобы выходное напряжение интегратора изменялось не более чем на ± 2 В относительно начального значения — общего потенциала. Если же выход общего потенциала соединен с землей, то можно допустить вдвое большую амплитуду изменения напряжения на выходе интегратора. В частности, для диапазонов $U_{вх} = \pm 0,2$ В и $U_{вх} = \pm 2$ В при частоте $f_r = 40$ кГц рекомендуется выбирать емкость C_1 равной 0,1 мкФ, а сопротивление R_1 соответственно равным 47 кОм и 470 кОм.

Как уже говорилось, входы АЦП для $U_{вх}$ и U_R — дифференциальные. Напряжение на любом из четырех зажимов $U_{вх}$ и U_R должно находиться в пределах от $U_{п2}^-$ до $U_{п1}^+$. Однако, если это возможно, рекомендуется низкочастотные зажимы входов $U_{вх}$ и U_R соединять с общим потенциалом (вывод COM). Именно такое соединение показано на рис. 10.3.

На рис. 10.4 показаны еще две схемы подключения напряжений $U_{вх}$ и U_R к АЦП КР572ПВ2. В первом случае (рис. 10.4, а) напряжение $U_{вх}$ подается относительно общего потенциала, а источник напряжения U_R с выводом COM не соединен. опорное напряжение здесь вырабатывается с помощью стабилитрона D . Во втором

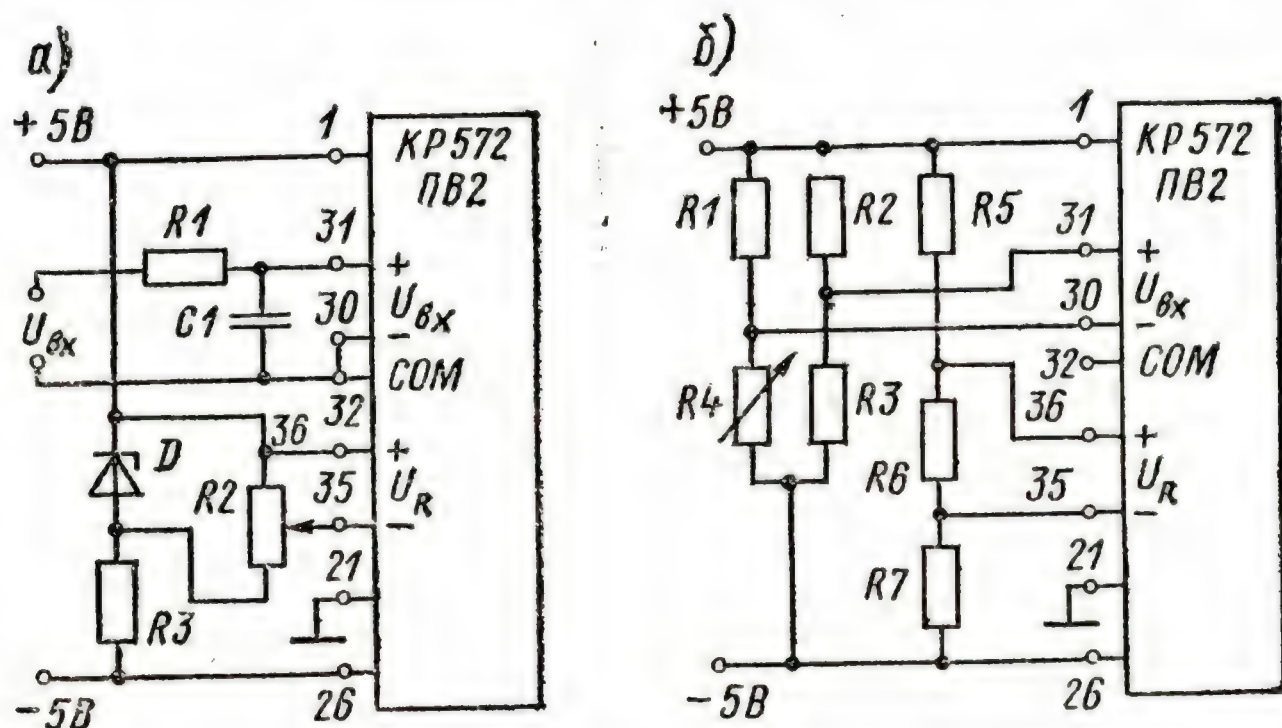


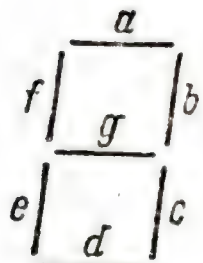
Рис. 10.4. Схемы входных цепей АЦП КР572ПВ2

случае (рис. 10.4, б) ни источник $U_{вх}$, ни источник U_R не соединены с общим потенциалом. В устройстве по схеме рис. 10.4, б АЦП используется для измерения напряжения неравновесия четырехплечего моста $R1—R4$. Этот мост питается от напряжений $U_{п1}^+$ и $U_{п2}^-$, и к этим же напряжениям подключен делитель $R5—R7$, вырабатывающий опорное напряжение. Таким путем обеспечивается логометрическое измерение: результат измерения не зависит от напряжений, питающих мост.

Линейность функции преобразования ПНВ ЗТ, и в частности АЦП КР572ПВ2, в значительной степени зависит от качества конденсатора, применяемого в интеграторе, и прежде всего от диэлектрической абсорбции этого конденсатора. По зарубежным данным при керамических конденсаторах погрешность линейности ПНВ будет иметь порядок 0,1 %, а при конденсаторах с полистирольным и полипропиленовым диэлектриком — соответственно 0,01 % и 0,001 %. Из отечественных конденсаторов можно рекомендовать к применению конденсаторы типов К71-4, К71-5, К72П-6, К72-9, К73П-7, К73-16.

Выходной код АЦП КР572ПВ2 обеспечивает непосредственное управление светодиодными сегментными индикаторами, например типа АЛС 324Б. В табл. 10.1 показано, каким образом нужно соединять выводы микросхемы АЦП и этих индикаторов. В этой таблице приведены номера выводов индикатора и различных десятичных разрядов (10^3 , 10^2 , 10^1 , 10^0) микросхемы АЦП, соответствующих одним и тем же сегментам десятичной цифры $a—g$. Сегмент g старшего разряда индикатора используется для индикации знака «—».

Таблица 10.1

	Сегмент цифры	Номера выводов, соответствующие различным сегментам цифры				
		Индика- тор АЛС324Б	Микросхема КР572ПВ2			
			10^0	10^1	10^2	10^3
	d	8	2	9	15	—
	c	10	3	10	24	19
	b	13	4	11	16	19
	a	1	5	12	23	—
	f	2	6	13	17	—
	g	11	7	25	22	20
	e	7	8	14	18	—

Наряду с АЦП КР572ПВ2 отечественная промышленность выпускает также АЦП КР572ПВ5, отличающийся от ПВ2 лишь тем, что его выходы предназначены для управления жидкокристаллическими сегментными индикаторами (в этом АЦП вывод 21 соединяется не с землей, а с общим выводом индикатора). Оба этих АЦП предназначены для построения автономных приборов.

Преобразователем, предназначенным для системного использования, является АЦП, в состав которого входят две микросхемы, КР1108ПП2 и КР572ПП2. Это также интегрирующий АЦП, основанный на применении ПНВ ЗТ. Функциональная схема его аналоговой части показана на рис. 10.5. Эта схема похожа на схему рис. 10.3, что говорит о том, что данный АЦП по принципу действия схож с АЦП КР572ПВ2. Отличие рассматриваемого АЦП заключается в том, что его входы для преобразуемого ($U_{вх}$) и опорного (U_R) напряжений — недифференциальные. Конденсатор $C3$, запоминающий напряжение смещения в такте автокоррекции, в данном случае присоединен между землей и неинвентирующим входом ОУ интегратора. Благодаря этому обеспечивается быстрый перезаряд этого конденсатора при автокоррекции. В рассмотренном выше преобразователе КР572ПВ2 аналогичный по назначению конденсатор $C2$ (рис. 10.3) перезаряжался через входной резистор интегратора. Это вызывало задержку в несколько циклов в установлении показаний после перегрузки АЦП. Входной усилитель ($A1$) в АЦП по схеме рис. 10.5 может использоваться как в схеме повторителя напряжения, так и в схеме усилителя. Компаратор $A3$ сравнивает выходное напряжение интегратора $A2$ с пороговым напряжением U_n . Выход компаратора присоединяется к цифровой части АЦП с помощью согласующего резистивного трехполюсника $R2, R3$.

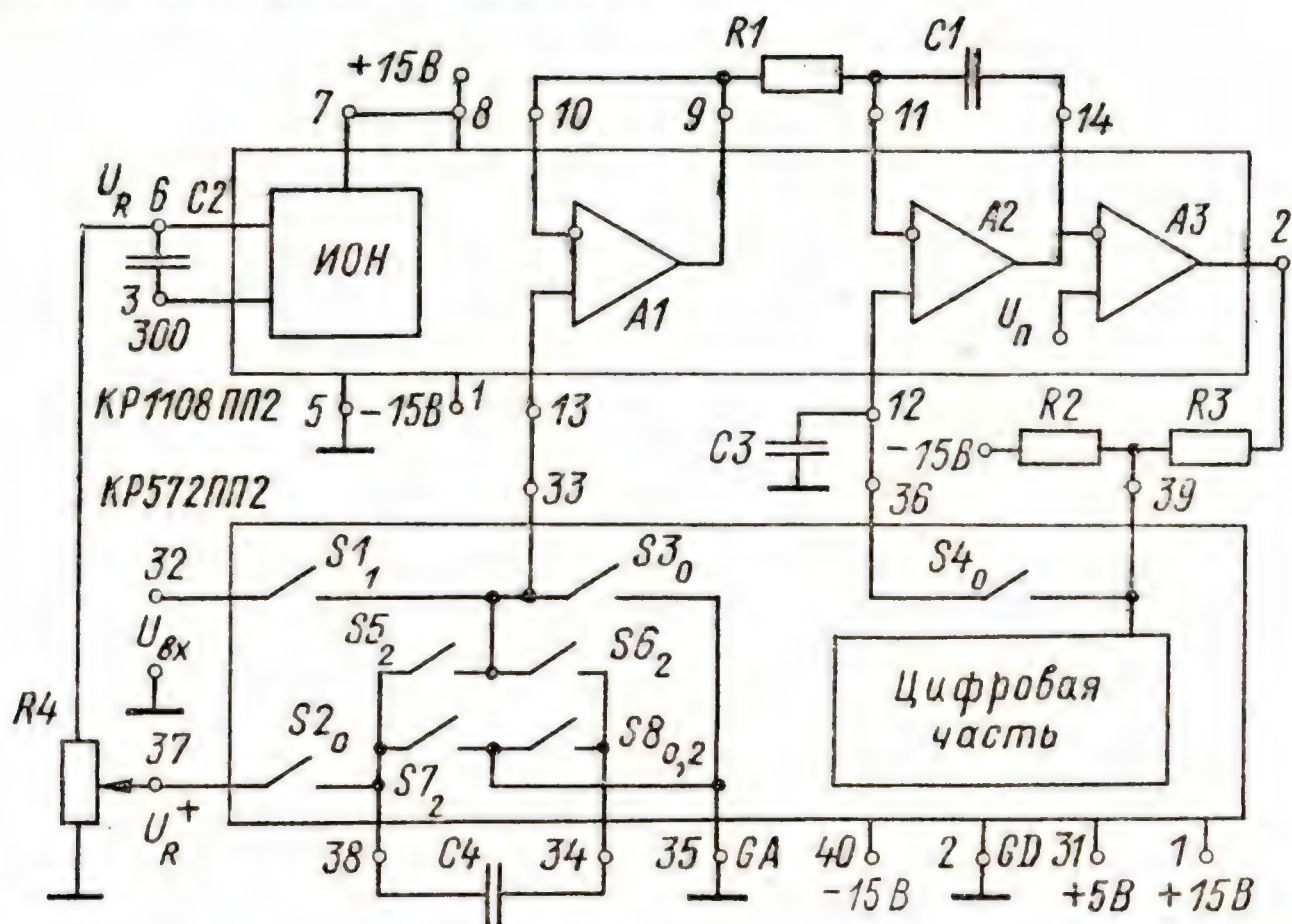


Рис. 10.5. Функциональная схема аналоговой части интегрирующего АЦП, составленного из микросхем КР1108ПП2 и КР572ПП2

Таблица 10.2

Тип микросхемы	Число разрядов	Время преобразования, мс	Нелинейность, %	Напряжения питания, В	Потребляемая мощность, мВт	Зарубежный аналог
КР572ПВ2А	3,5 дит	70	0,03	+5; -5	10	ICL7107
КР572ПВ5	3,5 дит	70	0,03	+5; -5	10	ICL7106
КР1108ПП2	17 бит	600	0,003	+15; -15	360	ICL8068
КР572ПП2				+15; -15; +5	20	ICL7104

В состав микросхемы КР1108ПП2 входит источник опорного напряжения ИОН, вырабатывающий напряжение $1,75 \pm 0,25$ В с температурным коэффициентом порядка $5 \cdot 10^{-5} \text{ К}^{-1}$. Конденсатор С2 используется для частотной коррекции ИОН. Этот источник имеет отдельный вывод питания (7), что позволяет отключать его при необходимости и тем самым уменьшать потребляемую микросхемой мощность.

Длительность первого такта интегрирования в рассматриваемом АЦП составляет 2^{15} периодов тактовых импульсов, длительность второго такта $0-2^{16}$ периодов, а весь цикл преобразования, включающий еще и такт автокоррекции, занимает 2^{17} периодов тактовых импульсов. Выходной код этого АЦП может изменяться в диапазоне от 0 до 2^{16} (16 бит). Как и в АЦП КР572ПВ2, здесь также автоматически определяется полярность входного сигнала (17-й бит выходного кода). АЦП, составленный из микросхем КР1108ПП2 и КР572ПП2, имеет развитую интерфейсную часть, которую здесь за неимением места не рассматриваем. Отметим только, что этот АЦП может обеспечивать побайтную выдачу информации на системную шину, осуществлять выдачу информации через асинхронный приемопередатчик, работать в комплекте с различными микропроцессорами.

В табл. 10.2 приведены основные параметры рассмотренных интегрирующих АЦП.

ПНВ ЗА. Как уже говорилось в § 10.1, интегрирующие преобразователи напряжение — время с заданной амплитудой напряжения на выходе интегратора реже других используются для построения аналого-цифровых преобразователей. Это обусловлено тем, что в данном случае для получения конечного кода, соответствующего результату преобразования, необходимо вначале измерить два временных промежутка, а затем найти их отношение.

Примеры схем ПНВ ЗА показаны на рис. 10.6. Оба преобразователя содержат двухвходовый интегратор

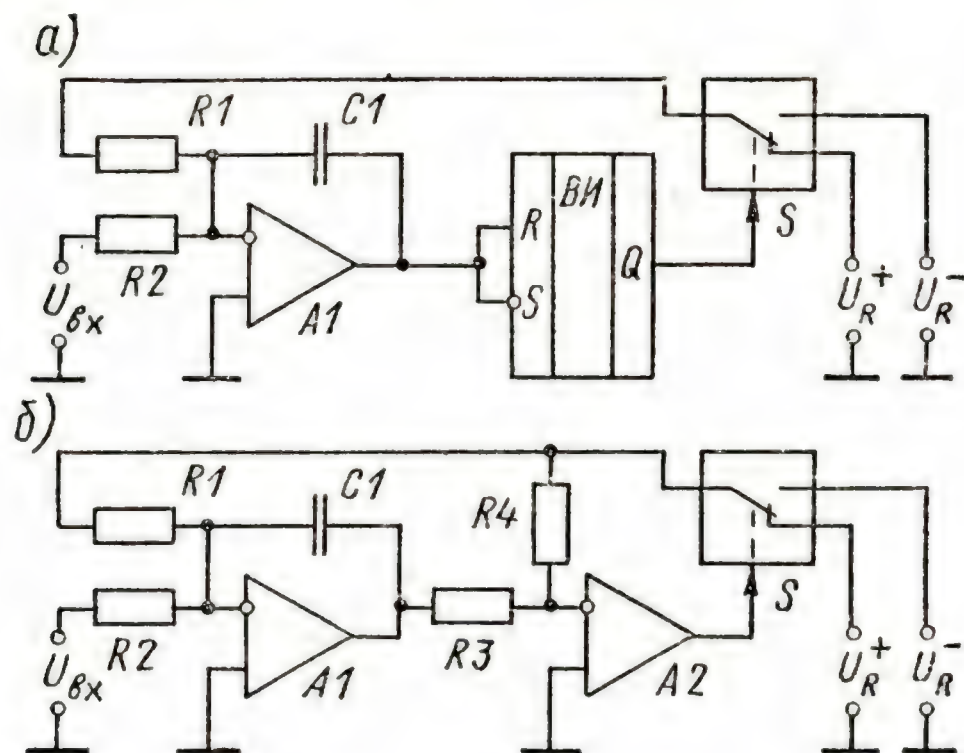


Рис. 10.6. Схемы интегрирующих ПНВ с заданной амплитудой изменения интеграла

(A1), переключатель S двухполярного опорного напряжения $\pm U_R$, а также узел задания амплитуды выходного напряжения интегратора.

В первом преобразователе (рис. 10.6, а) для задания амплитуды используется интегральный таймер КР1006ВИ1. Триггер, входящий в состав этого таймера, опрокидывается в единицу тогда, когда напряжение на входе $\bar{S}$ становится меньше, чем $U_n^+/3$, и возвращается в нуль при напряжении на входе R , превышающем $2U_n^+/3$ (см. § 8.3, рис. 8.3, а). Таким образом, если напряжение питания таймера U_n^+ будет стабильным, то и размах напряжения на выходе интегратора в рассматриваемом преобразователе будет стабильным и равным $U_n^+/3$.

Во втором преобразователе (рис. 10.6, б) амплитуда напряжения на выходе интегратора задается устройством типа триггера Шмитта, построенным на основе операционного усилителя A2. Уровни срабатывания этого триггера равны $\pm U_R R_3 / R_4$, так что размах выходного напряжения интегратора определится выражением $2U_R R_3 / R_4$.

Учитывая, что в рассматриваемых преобразователях (рис. 10.6) постоянные времени интегратора для $U_{вх}$ и U_R зависят от разных резисторов ($R2$ и $R1$), уточним общую формулу (10.2). Здесь она примет вид

$$\frac{T_1 - T_2}{T_1 + T_2} = \frac{U_{вх}}{U_R} \frac{R_1}{R_2} \quad (10.7)$$

Среднее значение напряжения на интегрирующем конденсаторе $C1$ в ПНВ 3А не зависит от входного напряжения, поэтому абсорбция этого конденсатора практически не оказывает влияния на линейность функции преобразования. Положительным качеством ПНВ 3А является также отсутствие устройства управления и отсутствие ключа в цепи связи интегратора с источником входного сигнала.

ПНВ 3Ц. Преобразователи двухтактного интегрирования с заданным циклом в значительной степени сохраняют достоинства ПНВ 3А и, кроме того, обеспечивают получение результата преобразования при измерении длительности одного временного промежутка. Схемотехнику таких ПНВ иллюстрирует рис. 10.7.

В ПНВ по схеме рис. 10.7, а длительность цикла преобразования задается тактовой частотой f_T прямоугольного тактового напряжения, подаваемого через инвертор (например, серии ТТЛ) на интегрирующую RC -цепь $R4, C2$. Амплитуда и линейность получаемого при этом на конденсаторе $C2$ пилообразного напряжения не влияет практически на стабильность и линейность функции преобразования ПНВ. Однако для того, чтобы тактовые импульсы действительно синхронизировали работу преобразователя, требуется, чтобы ток, приходящий на этот конденсатор через резистор $R4$, был больше тока, прихо-

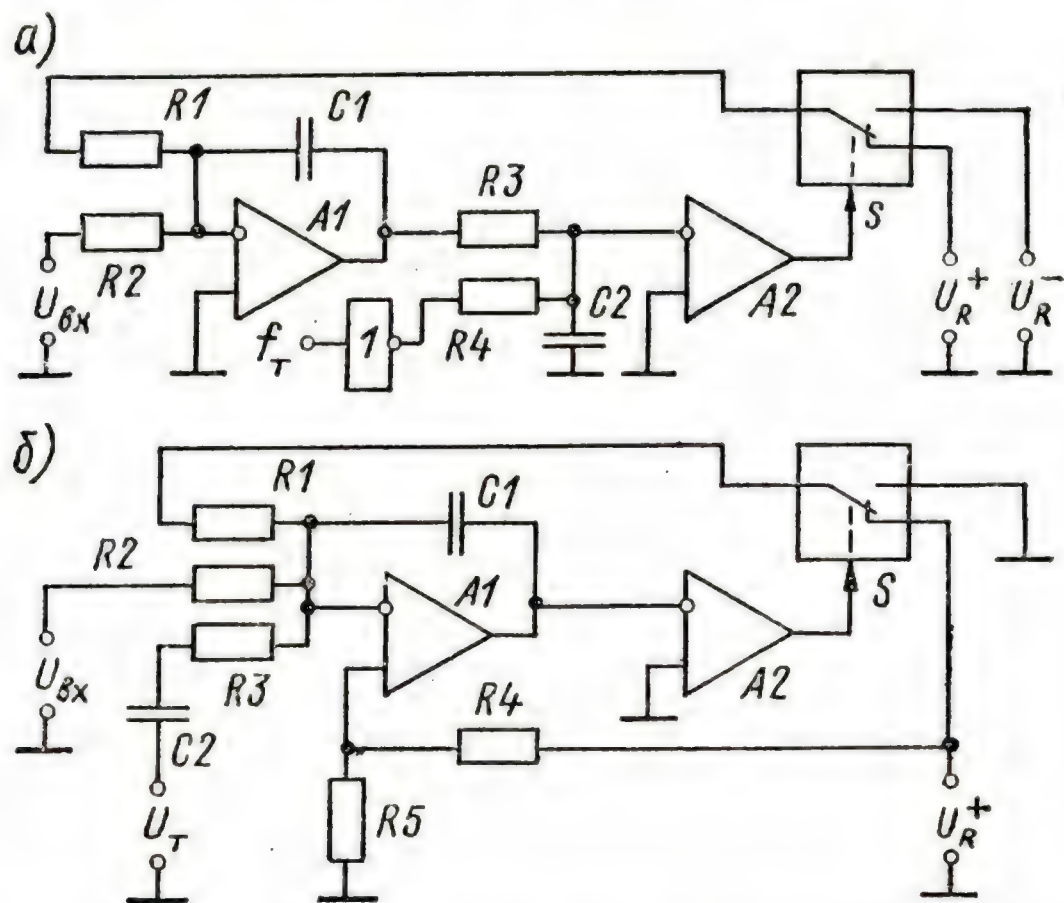


Рис. 10.7. Схемы интегрирующих ПНВ с заданной длительностью цикла преобразования

дящего с выхода интегратора через резистор R_3 . Это условие выполняется при соблюдении неравенства $U_T/R_4 > U_R/(f_T C_1 R_1 R_3)$, где U_T — размах тактовых импульсов, поступающих на резистор R_4 . Функция преобразования рассматриваемого ПНВ определяется формулой (10.7), но нужно учитывать, что в данном случае $T_1 + T_2 = 1/f_T$.

Вместо того чтобы подавать пилообразное синхронизирующее напряжение на вход компаратора, можно подавать прямоугольное напряжение на вход интегратора. Именно так и сделано в преобразователе, схема которого показана на рис. 10.7, б. Здесь прямоугольное тактовое напряжение поступает на дополнительный вход интегратора через разделительный конденсатор C_2 . Назначение этого конденсатора — обеспечить равное нулю среднее значение тока, поступающего на интегратор от источника тактовых импульсов. При этом условии амплитуда и форма тактовых импульсов не будут влиять на функцию преобразования ПНВ. В данном ПНВ для устойчивой синхронизации циклов преобразования требуется, чтобы выполнялось условие $U_T/R_3 > U_R/R_1$.

В преобразователях, схемы которых показаны на рис. 10.6 и 10.7, а, применялись два источника опорного напряжения, U_R^+ и U_R^- . В принципе можно обойтись и одним источником, если исходно подать на вход интегратора некоторое напряжение смещения.

Подобным образом построен преобразователь, схема которого приведена на рис. 10.7, б. Здесь на Н-вход ОУ интегратора $A1$ подано напряжение $U_R^+ R_5 / (R_4 + R_5)$. При $U_{вх} = 0$ и разных положениях переключателя S напряжение на выходе интегратора будет изменяться со скоростями (влияние U_T не учитываем)

$$V^+ = \frac{U_R^+ R_5 (R_1 + R_2)}{(R_4 + R_5) R_1 R_2 C_1}; \quad V^- = \frac{U_R^+ R_5 (R_1 + R_2)}{(R_4 + R_5) R_1 R_2 C_1} - \frac{U_R^+}{R_1 C_1}.$$

Для того чтобы при $U_{вх} = 0$ обеспечить равенство длительностей двух тактов интегрирования ($T_1 = T_2$), требуется, чтобы $V^+ = |V^-|$. Это равенство выполняется при

$$\frac{R_5}{R_4} = \frac{R_2}{2R_1 + R_2}. \quad (10.8)$$

Допустимый диапазон изменения $U_{вх}$ в этом случае будет равен $\pm U_R R_2 / (2R_1)$. В частности, если принять $R_1 = R_5 = R$ и $R_2 = R_4 = 2R$, то будет выполнено условие (10.8), а диапазон изменения $U_{вх}$ будет равен $\pm U_R$.

В ПНВ ЗТ и ПНВ ЗА после скачка входного напряжения ближайший полный цикл преобразования обеспечивает получение установившегося значения результата измерения. В ПНВ ЗЦ такой скачок сопровождается переходным процессом, который длится обычно в течение нескольких циклов преобразования. Мы не приводим здесь анализ динамики этих ПНВ, укажем только, что для ПНВ по схеме рис. 10.7, б наименьшая длительность переходного процесса будет тогда, когда амплитуда тока, проходящего через резистор R_3 , вдвое превысит амплитуду суммарного тока, проходящего через резисторы R_1 и R_2 при $U_{вх}=0$. В этом случае результат измерения устанавливается с погрешностью менее 0,005 % за 5 циклов преобразования.

Абсорбция интегрирующего конденсатора в ПНВ ЗЦ не ухудшает линейности статической функции преобразования, но может несколько затянуть переходный процесс.

ПНВ с компрессией интеграла. В ПНВ ЗТ интегрирование входного сигнала не может производиться непрерывно: при последовательном повторении циклов преобразования такты интегрирования $U_{вх}$ сменяются тактами интегрирования U_R . Таким образом, подобный ПНВ принципиально делает пропуски в преобразовании входного сигнала. В этом смысле предпочтительны ПНВ ЗА и ПНВ ЗЦ: в них входное напряжение интегрируется непрерывно. Можно и с помощью ПНВ ЗТ обеспечить непрерывное преобразование $U_{вх}$, если дополнить такой ПНВ устройством, осуществляющим интегрально-импульсную модуляцию входного сигнала [46], или, иначе говоря, устройством компрессии интеграла. Задача такого устройства состоит в том, чтобы из непрерывного во времени входного напряжения сформировать последовательность импульсов, площадь которых равна площади под кривой входного напряжения за период этих импульсов T . Говоря другими словами, устройство компрессии воспринимает входное напряжение за некоторое время T и формирует из него импульс, длительность которого меньше, чем T , но интеграл (площадь) точно равна интегралу (площади) входного напряжения за промежуток времени T .

Схема ПНВ с компрессией интеграла показана на рис. 10.8, а (авторское свидетельство № 801245). В этом ПНВ на операционных усилителях $A1$ и $A2$ построено устройство компрессии, а на усилителях $A3$ и $A4$ — ПНВ ЗТ. Особенностью данного преобразователя является полное отсутствие аналоговых ключей: их роль выполняют соответствующие узлы на основе операционных усилителей.

Преобразователь работает следующим образом. Во время действия тактового импульса $U_T > 0$ (получаемого, например, с выхода ТТЛ-инвертора) транзистор $T1$ входит в насыщение, диод $D1$ закрывается и на выходе $A2$ повторяется напряжение U_R^+ . Если же $U_T \leq 0$, то сигнал с выхода $A1$ усиливается с инверсией транзистором $T1$ и через диод $D1$ поступает на вход $A2$. В результате замыкается

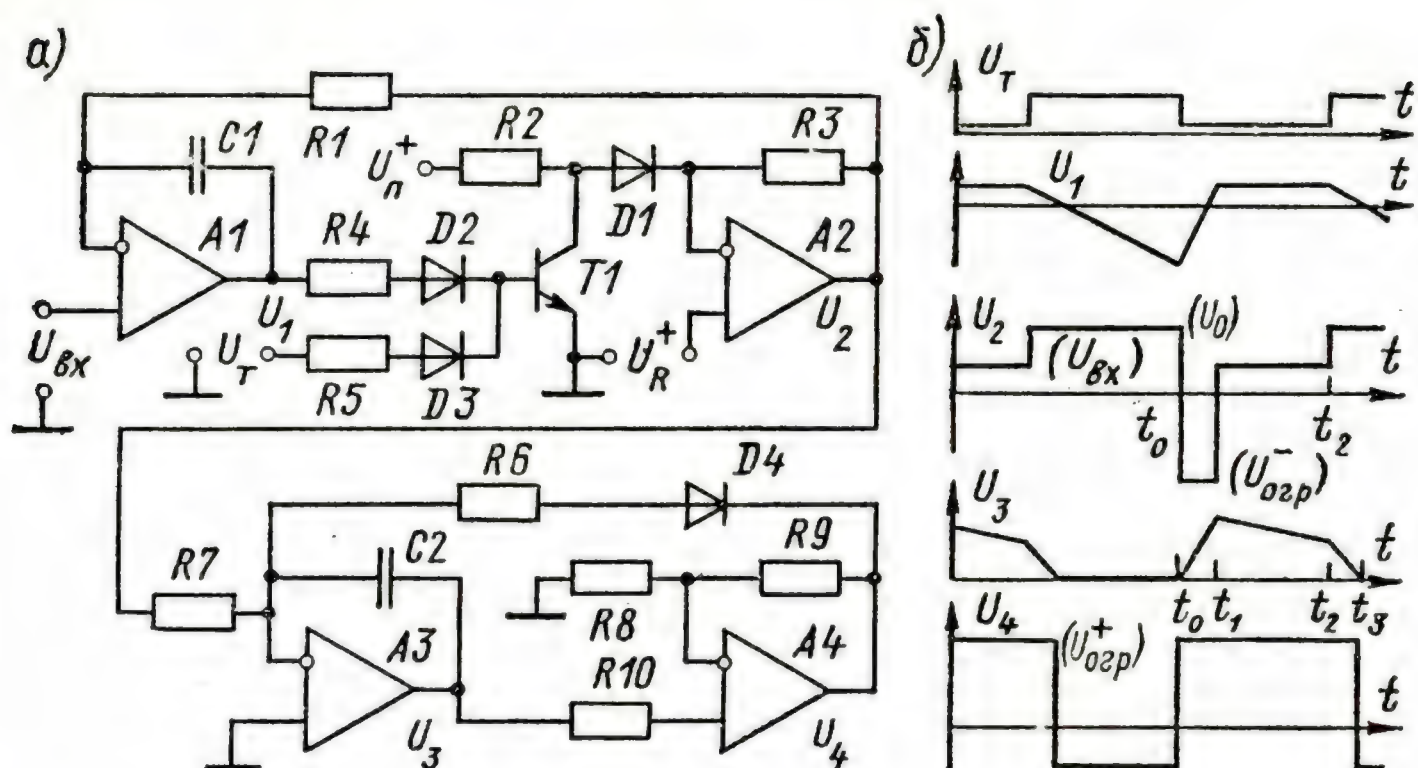


Рис. 10.8. Схема интегрирующего ПНВ с компрессией интеграла (а) и диаграммы его работы (б)

кольцо отрицательной обратной связи, охватывающей усилители $A1$ и $A2$, и на выходе $A2$ по окончании переходного процесса поддерживается напряжение, равное $U_{вх}$.

Таким образом, при $U_T > 0$ в интеграторе на основе $A1$ накапливается интеграл от разности напряжений $U_{вх} - U_R$. При $U_T < 0$ этот интеграл уменьшается под действием напряжения обратной связи, поступающего с выхода $A2$. Поскольку за период изменения тактового сигнала суммарное приращение интеграла равно нулю, то среднее напряжение $\bar{U}_2$ на выходе $A2$ равно напряжению $U_{вх}$:

$$\bar{U}_2 = U_{вх}. \quad (10.9)$$

При $U_T > 0$ напряжение U_2^+ на выходе $A2$, как уже говорилось, равно U_R^+ . При скважности тактовых импульсов, равной двум, среднее значение $\bar{U}_2$ напряжения U_2 определяется очевидным соотношением

$$\bar{U}_2 = 0,5 (U_2^+ + \bar{U}_2^-) = 0,5 (U_R^+ + \bar{U}_2^-), \quad (10.10)$$

где $\bar{U}_2^-$ — среднее значение напряжения на выходе $A2$ при $U_T \leq 0$ (промежуток времени $t_0 - t_2$, рис. 10.8, б). На основании (10.9) и (10.10) находим

$$\bar{U}_2^- = 2U_{вх} - U_R^+. \quad (10.11)$$

Если на вход разряженного интегратора, построенного на ОУ $A3$, подать положительное напряжение, то откроется диод $D4$ и включится цепь отрицательной обратной связи, поддерживающая напряжение U_3 на выходе $A3$ на уровне, близком к нулевому. Но если $\bar{U}_2^- < 0$, то диод $D4$ закрывается и интегратор ($A3$) в промежутке времени $t_0 - t_2$ накопит интеграл, который затем будет считан под воздействием напряжения $U_2^+ = U_R$ в промежутке времени $t_2 - t_3$.

(рис. 10.8, б). Условие возврата выходного напряжения интегратора на исходный нулевой уровень определяется равенством

$$\bar{U}_2^- (t_2 - t_0) + U_R^+ (t_3 - t_2) = 0. \quad (10.12)$$

Если обозначить $t_2 - t_0 = T_1$ и $t_3 - t_2 = T_2$, то из (10.11) и (10.12) получим

$$\frac{T_2}{T} = \frac{1}{2} - \frac{U_{вх}}{U_R^+}.$$

Таким образом, при изменении входного напряжения $U_{вх}$ от 0 до U_R^+ длительность второго такта интегрирования T_2 будет изменяться от $T/2$ до нуля, где T — период тактового сигнала U_T . Если требуется с помощью рассмотренного преобразователя измерять разнополярные входные напряжения, это можно сделать, подав на неинвертирующий вход усилителя $A3$ смещающее отрицательное напряжение $-aU_R$, где $a < 1$.

Достоинством преобразователя по схеме рис. 10.8, а является его нечувствительность к нестабильности параметров входящих в него пассивных элементов. Единственное требование, которое нужно выполнить, это использовать конденсатор $C2$ с малой абсорбцией. При применении в этом преобразователе ОУ типа К553УД2 ($A1-A4$), резисторов типа МЛТ ($R1-R9$) и конденсаторов К73П7 при быстродействии 50 преобразований в секунду и входном напряжении 0—5 В погрешность линейности не превосходит 0,01 %, а приведенная температурная погрешность составляет 0,02 % на 10 °С.

10.3. ИНТЕГРИРУЮЩИЕ ПРЕОБРАЗОВАТЕЛИ НАПРЯЖЕНИЕ — ЧАСТОТА

ПНЧ ЗТ. Преобразователи напряжение — частота с заданной длительностью одного такта позволяют получить относительно высокую точность преобразования при достаточно простой реализации.

Отечественная промышленность выпускает такие ПНЧ типа КР1108ПП1. Упрощенная функциональная схема этого ПНЧ показана на рис. 10.9, а. ПНЧ включает в себя ОУ $A1$, два компаратора $A2$, $A3$, SR -триггер, два источника стабильных токов I_1 и I_2 , два аналоговых переключателя $S1$ и $S2$, источник опорного напряжения U_R^- , логическую ячейку $И$ и выходной транзистор $T1$. Для построения ПНЧ микросхему КР1108ПП1 следует дополнить двумя конденсаторами $C1$, $C2$ и двумя резисторами $R1$, $R2$. Элементы $R1$, $C1$, $A1$ образуют интегратор. Компараторы $A2$, $A3$, триггер, ключ $S2$, конденсатор $C2$ и источник тока I_2 входят в состав одновибратора.

Работает ПНЧ следующим образом. Под действием положительного входного сигнала $U_{вх}$ напряжение на

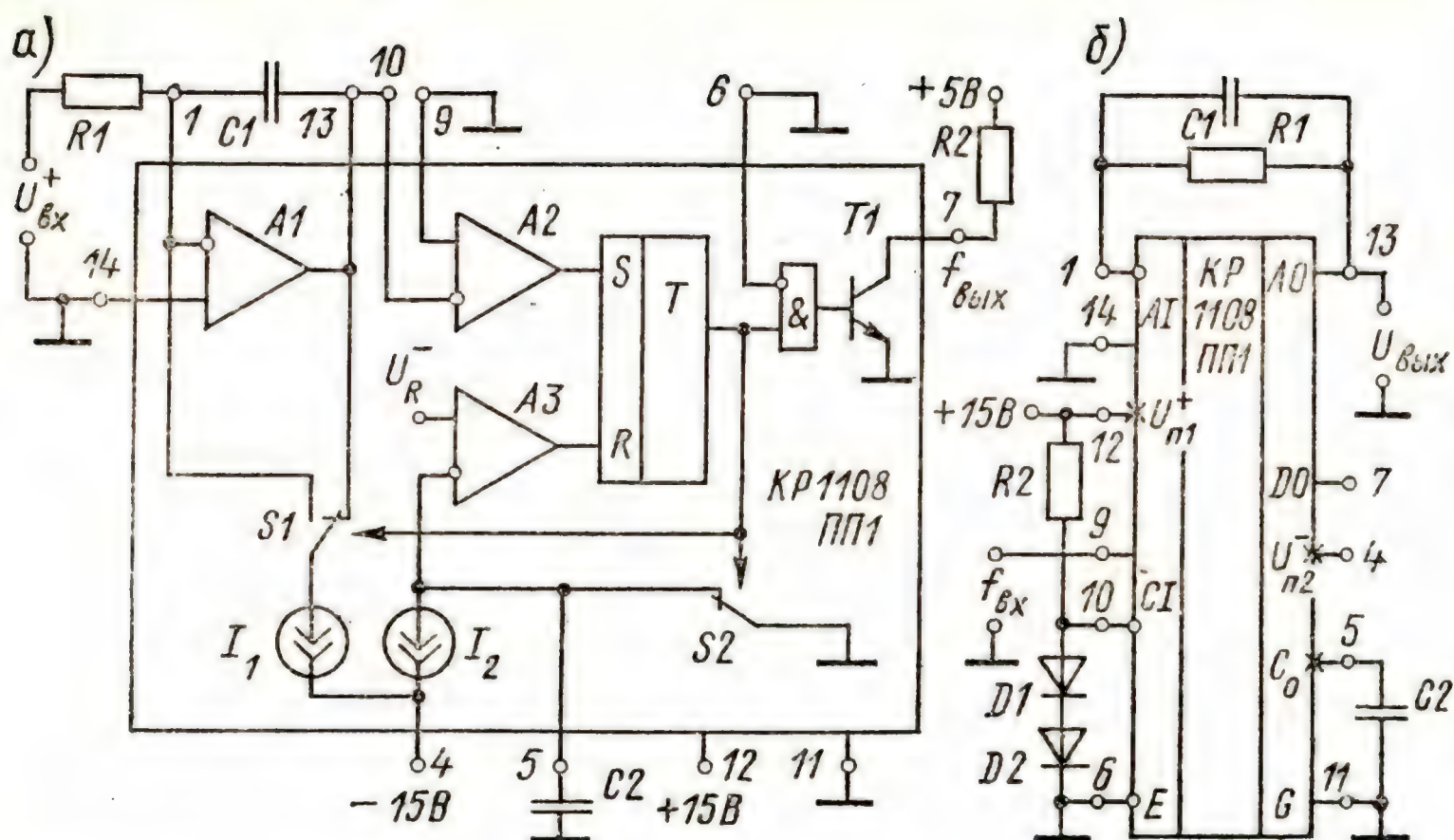


Рис. 10.9. Функциональная схема интегрирующего ПНЧ на основе ИС КР1108ПП1 (а) и схема включения этой ИС в режиме ПЧН (б)

выходе интегратора (A1) уменьшается. Триггер при этом находится в состоянии «нуль», ключи S1, S2 находятся в состоянии, показанном на рис. 10.9, а. Ток I_1 нагружает A1, не влияя на его выходное напряжение. Ток I_2 через ключ S2 идет на землю. Когда напряжение на выходе A1 уменьшится до нуля, срабатывает компаратор A2 и переводит триггер в единицу, запуская тем самым одновибратор. При этом ключ S2 размыкается и под влиянием тока I_2 начинает уменьшаться напряжение на конденсаторе C2. Когда это напряжение достигнет уровня U_R , срабатывает компаратор A3 и триггер снова возвращается в состояние «нуль». Пока триггер находился в единице, ток I_1 поступал на вход интегратора, вследствие чего напряжение на выходе A1 снова возросло. Далее описанный процесс снова повторяется.

Длительность импульса одновибратора, определяющая длительность такта T_1 , в течение которого интегрируется ток I_1 , можно найти по формуле $T_1 = U_R C_2 / I_2$. Импульсы тока I_1 уравнивают ток, вызываемый входным напряжением $U_{вх}$. Рассматривая процесс уравнивания на протяжении одного цикла преобразования, получаем

$$T \frac{U_{\text{вх}}}{R_1} + \frac{U_R^- C_2}{I_2} I_1 = 0.$$

Отсюда

$$f = \frac{1}{T} = \frac{U_{\text{вх}}}{(-U_R^-)} \frac{I_2}{I_1} \frac{1}{R_1 C_2}. \quad (10.13)$$

В соответствии с (10.13) стабильность характеристики преобразования ПНЧ зависит от стабильности внешних элементов R_1, C_2 и внутренних параметров $U_R^-, I_2/I_1$.

Токи I_1 и I_2 номинально равны: $I_1 = I_2 \approx 0,8$ мА. Опорное напряжение $U_R \approx -7$ В изменяется от температуры с коэффициентом, примерно равным $75 \cdot 10^{-6} \text{ К}^{-1}$. Для компенсации погрешности, вызываемой этим изменением, целесообразно выбирать элементы R_1, C_2 так, чтобы температурный коэффициент произведения $R_1 C_2$ был примерно $-75 \cdot 10^{-6} \text{ К}^{-1}$.

Емкость интегрирующего конденсатора C_1 в первом приближении не влияет на выходную частоту ПНЧ. Более детальное рассмотрение показывает, что при уменьшении C_1 увеличивается размах напряжения на выходе интегратора, а это может привести к увеличению погрешности от нелинейности. Если же уменьшать упомянутый размах, то увеличивается дрожание выходных импульсов ПНЧ из-за низкой чувствительности компаратора А2, в особенности на низких частотах. Рекомендуемый размах составляет примерно 2,5 В.

Скважность импульсов одновибратора (T/T_1) в рассматриваемом ПНЧ, очевидно, определяется отношением $I_1/I_{\text{вх}} = I_1/(U_{\text{вх}}/R_1)$. Достаточно высокая линейность функции преобразования достигается при $T/T_1 \geq 4$ в диапазонах 0—10 кГц, 0—100 кГц, а при $T/T_1 \geq 2$ в диапазоне 0—500 кГц. При этом погрешность линейности не превосходит 0,01 % в диапазоне частот 0—10 кГц и 0,2 % в диапазоне частот 0—500 кГц.

Исходя из заданного размаха напряжения на выходе интегратора и скважности импульсов одновибратора, нетрудно найти параметры внешних элементов ПНЧ. Пусть, например, $U_{\text{вх}} = 0—2$ В; $f_{\text{вых}} = 0 \div 20$ кГц. Соответственно $T_{\text{min}} = 1/f_{\text{вых max}} = 50$ мкс. Если принять минимальную скважность импульсов равной четырем, то $T_1 = 12,5$ мкс. Отсюда находим емкость одновибратора $C_2 = T_1 T_2$: $|U_R^-| = 1,4$ нФ (как уже указывалось, $I_2 = 0,8$ мА, $U_R^- = -7$ В). Учитывая тот факт, что средний ток обратной

связи $I_1 T_1 / T$ равен входному току $U_{вх} / R_1$, находим сопротивление $R_1 = U_{вх} T / (I_1 T_1) = 10 \text{ кОм}$. И наконец, в соответствии с формулой для размаха напряжения на выходе интегратора $U_p \approx I_1 T_1 / C_1$ находим емкость $C_1 = I_1 T_1 / U_p = 4 \text{ нФ}$.

При выборе конденсаторов C_1 и C_2 нужно иметь в виду, что абсорбция конденсатора C_1 практически не оказывает влияния на характеристику преобразования ПНЧ, а вот конденсатор C_2 желательно выбирать с малым коэффициентом абсорбции.

ПНЧ КР1108ПП1 содержит выходной каскад с открытым коллектором. Напряжение питания этого каскада выбирается из условия согласования с последующими цифровыми цепями. Ячейка И, установленная на входе транзистора $T1$ (рис. 10.9, а), позволяет закрывать этот транзистор путем подачи напряжения логической единицы U_1 ($U_{п1}^+ \geq U_1 \geq 2,4 \text{ В}$) на вход бланкирования — вывод 6. Благодаря этому оказывается возможным подключение выходов нескольких ПНЧ к одной линии путем объединения коллекторов выходных транзисторов различных ПНЧ.

Если с помощью рассматриваемого ПНЧ требуется преобразовывать отрицательные напряжения, то сигнал $U_{вх}$ можно подать на Н-вход усилителя $A1$ (рис. 10.9, а), а левый по схеме вывод резистора $R1$ заземлить. Однако при этом погрешность линейности ПНЧ может возрасти в 1,5—2 раза из-за конечного коэффициента подавления синфазного сигнала в усилителе $A1$.

Микросхему КР1108ПП1 можно использовать в качестве преобразователя частота — напряжение (ПЧН). В этом случае импульсы входной частоты подаются на запуск входящего в микросхему одновибратора, а выходное напряжение получают пропорциональным среднему току, поступающему от источника I_1 на вход усилителя $A1$. Схема включения микросхемы в режиме ПЧН показана на рис. 10.9, б. Для того чтобы согласовать вход компаратора $A2$ с выходом цифровых ТТЛ-схем, на И-вход компаратора $A2$, как показано на рис. 10.9, б, может быть подано напряжение смещения (резистор $R2$, диоды $D1, D2$).

Для получения хорошей линейности преобразования частоты в напряжение требуется, чтобы скважность входных импульсов ПЧН была не менее четырех. Выходное напряжение ПЧН по схеме рис. 10.9, б определяется со-

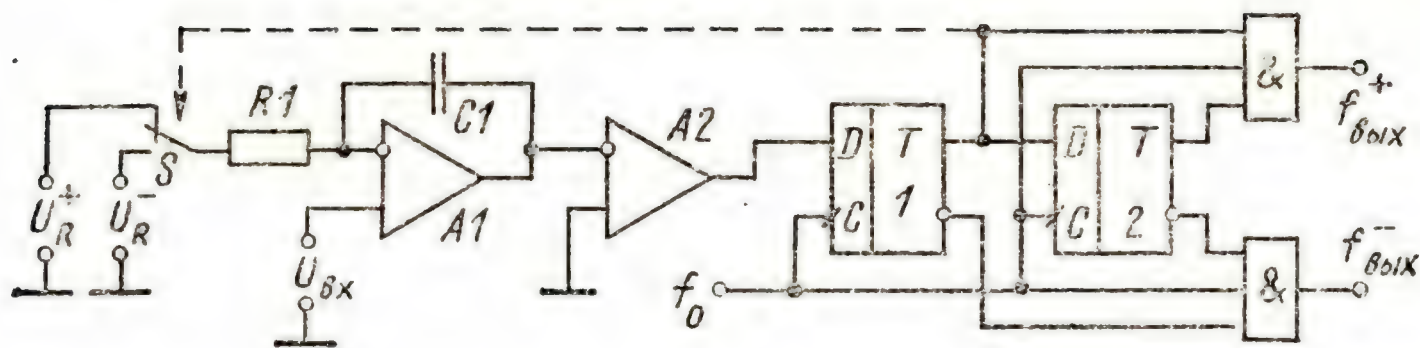


Рис. 10.10. Схема ПНЧ для знакопеременных входных сигналов

отношением $U_{\text{вых}} = f_{\text{вых}} U_R C_2 R_1 I_1 / I_2$. Сглаживание пульсаций этого напряжения производится с помощью конденсатора $C1$.

Наряду с одновибратором для задания длительности такта в ПНЧ ЗТ находят применение также устройства, формирующие эту длительность равной периоду опорной частоты. Схема двухполярного ПНЧ ЗТ с опорной частотой показана на рис. 10.10. В этом ПНЧ на входы интегратора ($A1$) подаются входное напряжение $U_{\text{вх}}$ и двухполярное опорное напряжение U_R^{+} и U_R^{-} . В зависимости от знака напряжения на выходе интегратора компаратор $A2$ подает на D -вход триггера $T1$ логические сигналы 0 или 1. Импульсы опорной частоты f_0 устанавливают триггер $T1$ в состояние, соответствующее этим сигналам, а триггер в свою очередь управляет ключом S . Каждый раз, когда приходит импульс опорной частоты, ключ S подает на вход интегратора такое опорное напряжение, которое уменьшает абсолютное значение напряжения на выходе интегратора. Триггер $T2$ и две ячейки И входят в состав логической цепи, пропускающей на один из двух выходов ($f_{\text{вых}}^{+}$ или $f_{\text{вых}}^{-}$) импульс опорной частоты при условии, что в течение двух циклов преобразования триггер $T1$ находился в одном и том же состоянии. При $U_{\text{вх}} > 0$ импульсы появляются на выходе $f_{\text{вых}}^{+}$, а при $U_{\text{вх}} < 0$ — на выходе $f_{\text{вых}}^{-}$. Если же $U_{\text{вх}} = 0$, то триггер $T1$ с каждым импульсом будет изменять свое состояние и на выходах $f_{\text{вых}}^{+}$ и $f_{\text{вых}}^{-}$ импульсы будут отсутствовать.

Если преобразуется напряжение одной полярности, то схема ПНЧ с опорной частотой может быть упрощена (рис. 10.11, а). В этом ПНЧ используется однополярный источник опорного напряжения. Кроме того, из состава ПНЧ исключен компаратор, он заменен ограничи-

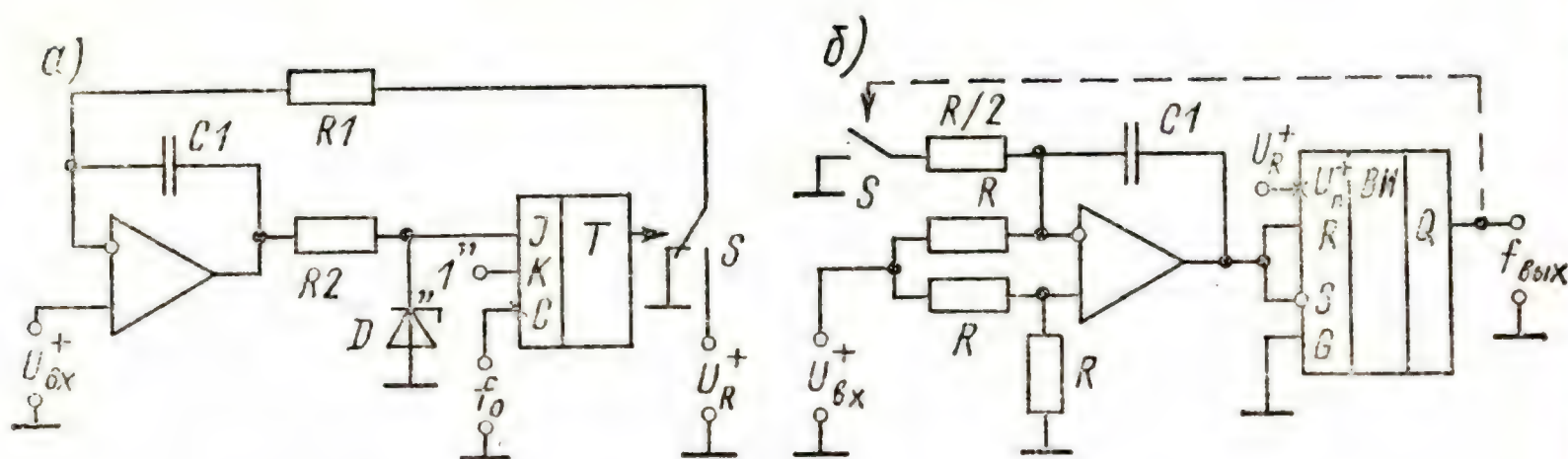


Рис. 10.11. Варианты схем ПНЧ с заданным тактом

телем, установленным на входе триггера. Частота на выходе ПНЧ ЗТ не зависит от напряжения срабатывания компаратора. Это и дает возможность подавать напряжение с интегратора непосредственно на управляющий вход триггера. Однако при этом может возрасти дрожание выходных импульсов ПНЧ на низких частотах.

В преобразователе по схеме рис. 10.10 входное напряжение может изменяться от U_R^- до U_R^+ . В ПНЧ по схеме рис. 10.11, а используется JK -триггер, возвращающийся в нуль после каждого перехода в единицу. Поэтому здесь максимальная выходная частота равна $f_0/2$, а входное напряжение не должно превышать $U_R^+/2$. В этом ПНЧ вместо JK -триггера можно также использовать D -триггер и логическую ячейку, пропускающую на выход импульсы опорной частоты, когда триггер находится в единице. При этом увеличится вдвое диапазон изменения $U_{вх}$ и частоты $f_{вых}$. Однако увеличится и погрешность линейности, так как при $f_{вых} > f_0/2$ триггер начинает формировать импульсы двойной, тройной и т. д. длительности. Средняя площадь таких импульсов несколько отличается от площади одиночных импульсов из-за влияния фронтов.

В ПНЧ, схемы которых показаны на рис. 10.10 и 10.11, а, входное напряжение подается на неинвертирующий вход ОУ интегратора. ПНЧ при этом оказывается не чисто интегрирующим, но на свойства АЦП, в котором будет использован такой ПНЧ, это не окажет заметного воздействия. Вместе с тем такая организация входной цепи ПНЧ позволяет исключить влияние на характеристику преобразования резистора $R1$. Частота на выходе этих ПНЧ определяется весьма простым соотношением $f_{вых} = f_0 U_{вх} / U_R$. Таким образом, стабилизируя опор-

ную частоту f_0 и опорное напряжение U_R , мы можем получить высокую точность преобразования напряжения в частоту.

Это является достоинством ПНЧ с опорной частотой. Недостатком таких ПНЧ является неравномерная расстановка выходных импульсов: эти импульсы синхронизированы с импульсами опорной частоты f_0 . В принципе в таких ПНЧ можно получить выходные импульсы с равномерной расстановкой, если формировать их в моменты срабатывания компаратора (при этом цепь формирования импульсов, компенсирующих входное напряжение, не изменяется).

ПНЧ 3А. Преобразователи напряжение — частота с заданной амплитудой напряжения на выходе интегратора, как уже указывалось, часто называют преобразователями с изменением направления интегрирования. ПНЧ с изменением направления интегрирования может быть построен так, как показано на рис. 10.11, б. Здесь применен интегратор, направление интегрирования в котором изменяется с помощью ключа S , и таймер типа КР1006ВИ1, управляющий этим ключом. Если в качестве напряжения питания таймера использовать опорное напряжение U_R^+ , то размах сигнала на выходе интегратора будет поддерживаться равным $U_R^+/3$ (работа таймера рассмотрена в § 8.3). Скорость изменения напряжения на выходе интегратора в данном случае равна $\pm U_{вх}/(2RC_1)$. Исходя из скорости и размаха, определяем частоту импульсов на выходе ПНЧ $f_{вх} = 3U_{вх} : (4U_R^+ RC_1)$. Как видим, для получения точной характеристики преобразования нужно использовать точные резисторы и конденсаторы. ПНЧ по схеме рис. 10.11, б может преобразовывать или положительное, или отрицательное входное напряжение. При изменении знака входного напряжения нужно инвертировать сигнал управления ключом S .

ПНЧ 3И. Пример схемы ПНЧ с заданным интегралом прямоугольного компенсирующего импульса показан на рис. 10.12, а. В состав этого ПНЧ входит интегратор (А1), генерирующий компаратор (А2) и узел формирования компенсирующего импульса, содержащий ключ S и конденсатор $C3$. В качестве генерирующего компаратора используется управляемый мультивибратор, рассмотренный выше (см. рис. 3.14, а). Компенси-

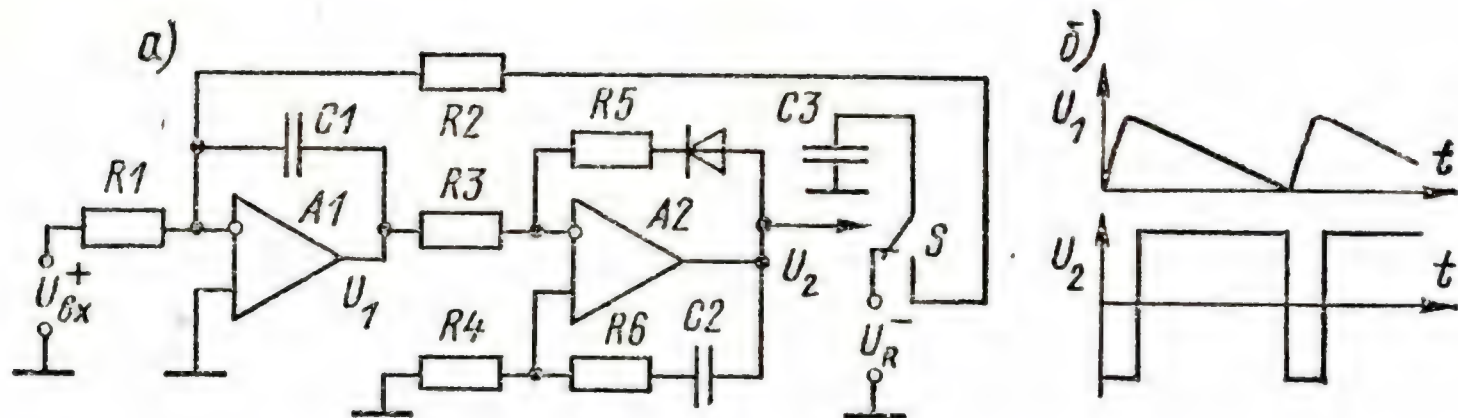


Рис. 10.12. Схема ПНЧ с заданным интегралом непрямоугольного компенсирующего импульса (а) и диаграммы, поясняющие его работу (б)

рующий импульс образуется за счет разряда через резистор $R2$ конденсатора $C3$, предварительно заряженного до напряжения U_R . В результате средний ток от входного напряжения за цикл преобразования $U_{вх}/R_1$ оказывается скомпенсированным средним током, получаемым при разряде конденсатора, $U_R C_3/T$. Соответственно получаем $f_{вых} = U_{вх}/(U_R R_1 C_3)$. Резистор $R2$ в первом приближении не влияет на выходную частоту, он введен в ПНЧ только для ограничения тока разряда конденсатора $C3$ с тем, чтобы предотвратить перегрузку усилителя $A1$.

В данном ПНЧ может быть применен и негенерирующий компаратор. Однако тогда возможно такое нежелательное состояние ПНЧ, при котором усилитель $A1$ входит в режим ограничения под действием сигнала $U_{вх}$, а однократный компенсирующий импульс оказывается недостаточным для того, чтобы вывести $A1$ из этого режима.

Диаграммы напряжений на выходах интегратора $A1$ и компаратора $A2$ показаны на рис. 10.12, б.

ПРИЛОЖЕНИЕ

СПРАВОЧНЫЕ ДАННЫЕ ИС И КОМПОНЕНТОВ

В приводимых ниже таблицах даны основные параметры и схемы включения ряда ИС и компонентов. Эта информация заимствована из справочных листков, книжных и журнальных публикаций. К сожалению, сведения, содержащиеся в этих источниках, не всегда полны и точны. Поэтому приводимые здесь данные следует воспринимать как ориентировочные. Кроме того, нужно помнить о том, что для отечественных изделий обычно указываются предельные допустимые (наихудшие) значения соответствующих параметров. Типичные же значения этих параметров могут быть существенно лучше.

В табл. П.1—П.6 приводятся параметры и схемы включения операционных усилителей. Здесь указаны наименьший коэффициент усиления K , напряжение и ток питания $U_{\text{п}}$ и $I_{\text{п}}$, напряжение смещения $e_{\text{см}}$ и его температурный дрейф $\text{ТК}e_{\text{см}}$, средний и разностный входные токи $i_{\text{вх}}$ и $\Delta i_{\text{вх}}$, допустимые значения дифференциального и синфазного входных напряжений $U_{\text{д}}$ и $U_{\text{сф}}$, коэффициент ослабления синфазного сигнала $M_{\text{сф}}$, частота единичного усиления f_1 , максимальная скорость нарастания выходного напряжения ν , наибольшая амплитуда выходного напряжения $U_{\text{вых}}$ и наименьшее сопротивление нагрузки $R_{\text{н}}$.

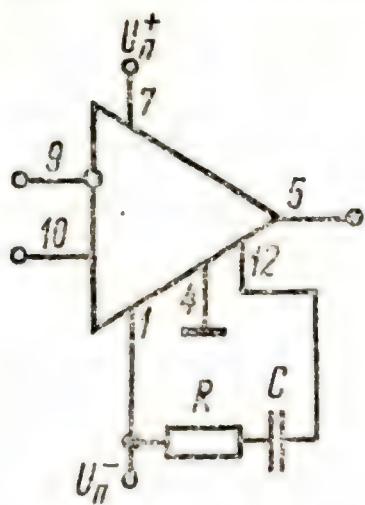
В табл. П.7 даются сведения о параметрах и схемах аналоговых ключей и коммутаторов серий К590 и К591. В этой таблице приведены сведения о максимальном сопротивлении r_0 открытых ключей при нормальной температуре (в скобках указаны типичные значения этого сопротивления), максимальном времени задержки включения $t_{\text{вкл}}$ (в скобках также указаны типичные значения), токе утечки закрытых ключей $i_{\text{ут}}$ (максимальном и типичном), максимальном переключаемом сигнале $U_{\text{вх}}$ (в скобках указан максимальный переключаемый ток $I_{\text{вх}}$), напряжении питания (в скобках указаны номера выводов питания).

Табл. П.8 посвящена интегральным стабилизаторам напряжения. Здесь дана информация о выходном напряжении стабилизатора $U_{\text{вых}}$, о максимальном токе нагрузки $I_{\text{н max}}$, о максимальном и минимальном входном напряжении $U_{\text{вх max}}$ и $U_{\text{вх min}}$, о минимальной допустимой разности $U_{\text{вх}} - U_{\text{вых}}$, о токе $I_{\text{потр}}$, потребляемом стабилизатором на холостом ходу, о коэффициентах влияния на выходное напряжение входного напряжения (коэффициент стабилизации $K_{\text{ст}}$), номинального тока нагрузки ($K_{\text{нл}}$), температуры ($\text{ТК } U_{\text{вых}}$).

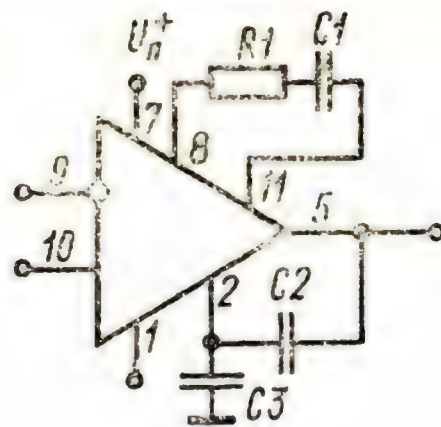
На схемах включения стабилизаторов резистор $R1$ — это резистор защиты стабилизатора от перегрузки выходным током. Для

Таблица П.1

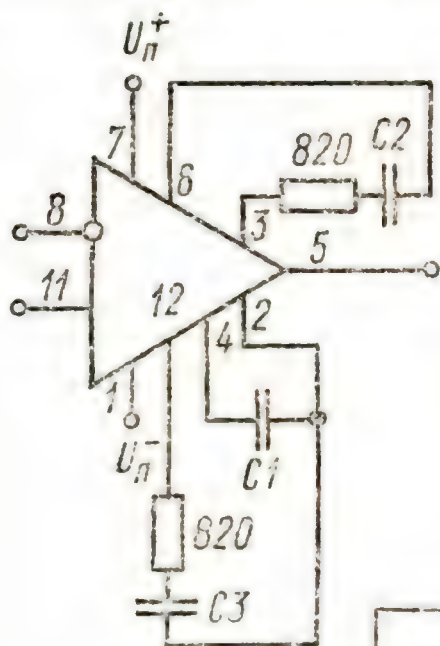
Тип микросхемы	К140 УД1 А/Б	К140 УД2	К140 УД5 А/Б	К140 УД6	К140 УД7	К140 УД8	К140 УД9
K , тыс.	0,9/2	30	1,5/2,5	50	50	30	30
$\pm U_{\Pi}$, В	6,3/12,6	9—18	6—13	5—20	5—20	15	9—18
I_{Π} , мА	6/12	8	10	3	3	5	8
$\pm e_{\text{см}}$, мВ	7	5	8/7	8	4	50	5
$TK_{e_{\text{см}}}$, мкВ/К	20	30	45/6	20	6	50	20
$i_{\text{вх}}$, нА	$\frac{5 \cdot 10^3}{8 \cdot 10^3}$	700	$\frac{1 \cdot 10^3}{6 \cdot 10^3}$	50	200	0,2	300
$\Delta i_{\text{вх}}$, нА	$1,5 \cdot 10^3$	200	$\frac{300}{1000}$	15	50	0,1	100
$\pm U_{\text{дф}}$, В	1,5	4	3	30	20	6	4
$\pm U_{\text{сф}}$, В	3/6	6	6	11	15	10	7
$M'_{\text{сф}}$, дБ	60	70	50/60	70	70	70	80
f_L , МГц	3/8	1	5/10	1	0,8	1	1
v , В/мкс	0,2/0,5	0,2	3/6	2	0,5	2	0,5
$\pm U_{\text{вых}}$, В	2,8/5,7	10	5	12	11	10	10
R_{Π} , кОм	5	1	5	1	2	2	1
Зарубежный аналог	μА 702	—	—	МС 1456	μА 741	μА 740	—



K140UD1
(19T401)

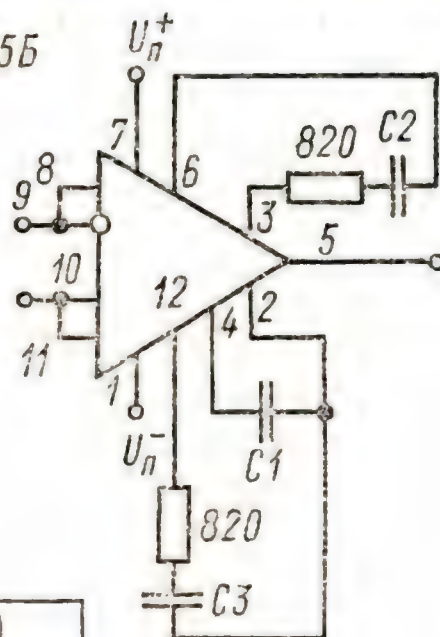


$K_{o.c}$	$R, k\Omega$	C, nF	$K_{o.c}$	R_1, Ω	C_1, nF	C_2, nF	C_3, nF
1	0,02	10	1	470	15	2,2	15
10	0,2	1	10	470	6,8	1	15
100	2	0,1	100	470	6,8	0,47	6,8

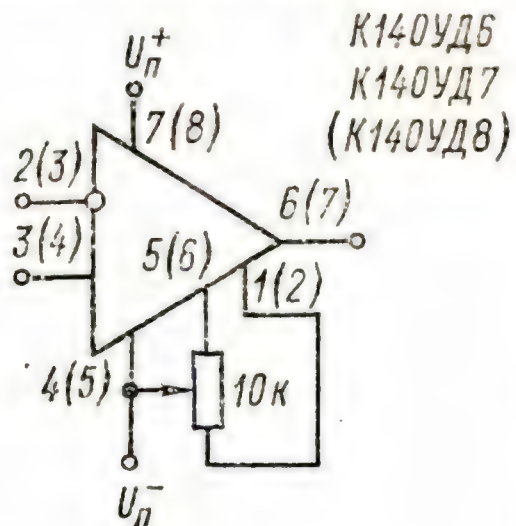


K140UD5A

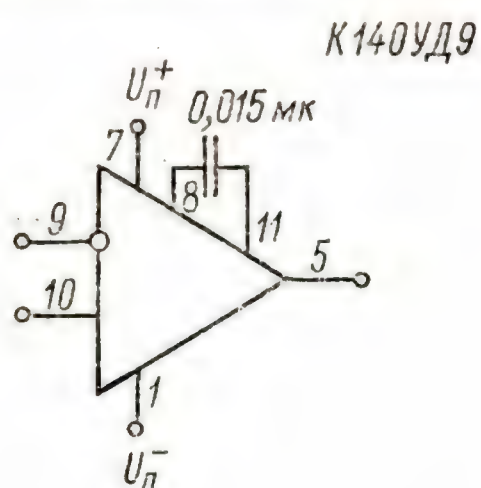
K140UD5B



$K_{o.c}$	K140UD5A (UD5B)		
	C_1, pF	C_2, pF	C_3, pF
1	51 (15)	10 (15)	10 (13)
>10	0	0	430



K140UD6
K140UD7
(K140UD8)

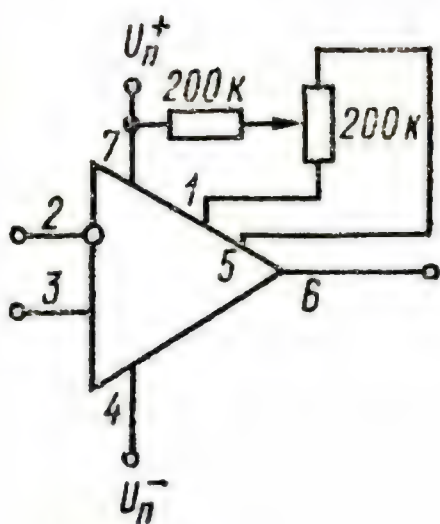


K140UD9

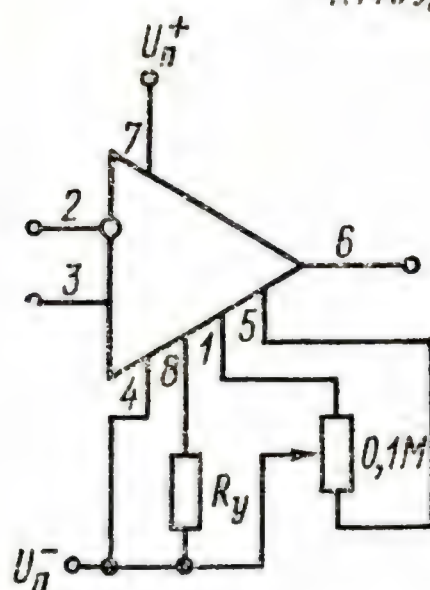
Таблица П.2

Тип микросхемы	К140 УД10	К140 УД11	К140 УД12 1,5/15 мкА	К140 УД13	К140 УД14	К140 УД17	К140 УД20
K , тыс.	50	30	50/100	0,01	50	150	25
$\pm U_{\Pi}$, В	5—18	5—18	2—18	12—18	5—20	3—18	5—20
I_{Π} , мА	10	8	0,03/0,2	2	1	5	3
$\pm e_{\text{см}}$, мВ	5	10	5	0,05	5	0,25	5
$TKe_{\text{см}}$, $\frac{\text{мкВ}}{\text{К}}$	50	50	3	0,5	20	1,3	2
$i_{\text{вх}}$, нА	500	500	10/50	0,5	5	10	100
$\Delta i_{\text{вх}}$, нА	150	200	3/15	0,2	1	5	30
$\pm U_{\text{дф}}$, В	4	10	10	10	13	15	10
$\pm U_{\text{сф}}$, В	6	11	12	10	13	13	12
$M_{\text{сф}}$, дБ	70	70	70	90	85	100	70
f_1 , МГц	15	15	0,3/1	0,01	0,5	0,4	0,5
v , $\frac{\text{В}}{\text{мкс}}$	30	50	0,1/0,8	—	0,1	0,1	0,3
$\pm U_{\text{вых}}$, В	12	12	10	1	12	12	11
R_{Π} , кОм	2	2	5/1	100	1	2	1
Зарубежный аналог	—	LM 318	μА 776	—	LM 108	OP 07E	μА 747

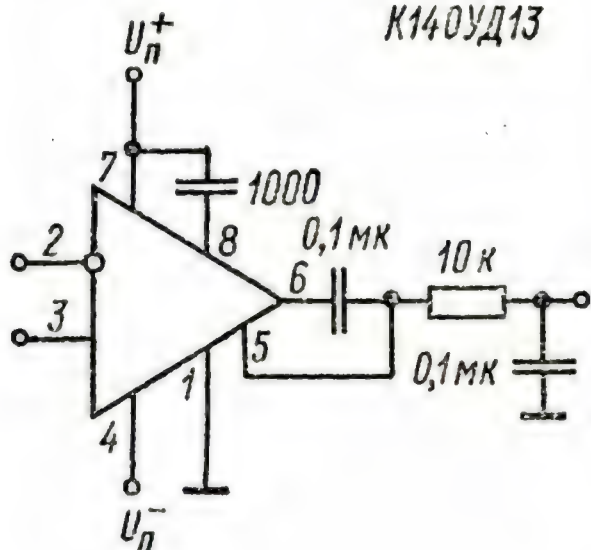
K140УД10
K140УД11



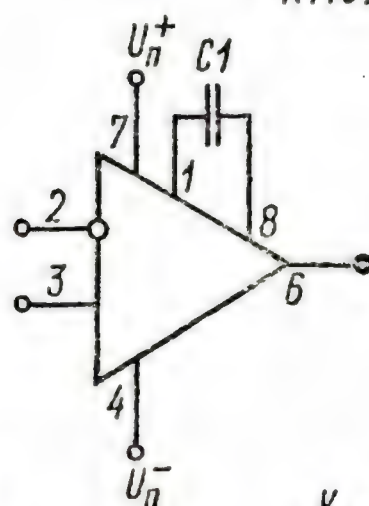
K140УД12



K140УД13



K140УД14



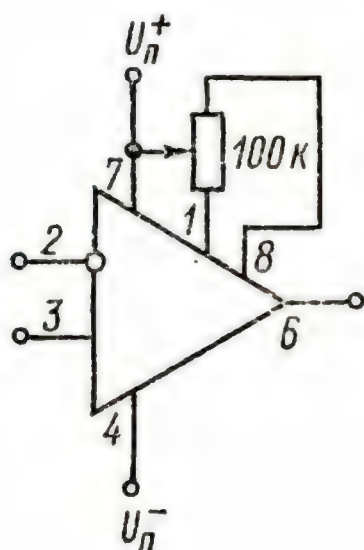
$$K_{o.c} \leq 10$$

$$C_1 = \frac{30 \text{ нФ}}{K_{o.c}}$$

$$K_{o.c} > 10$$

$$C_1 = 3 \text{ нФ}$$

K140УД17



K140УД20
K140ВУД2

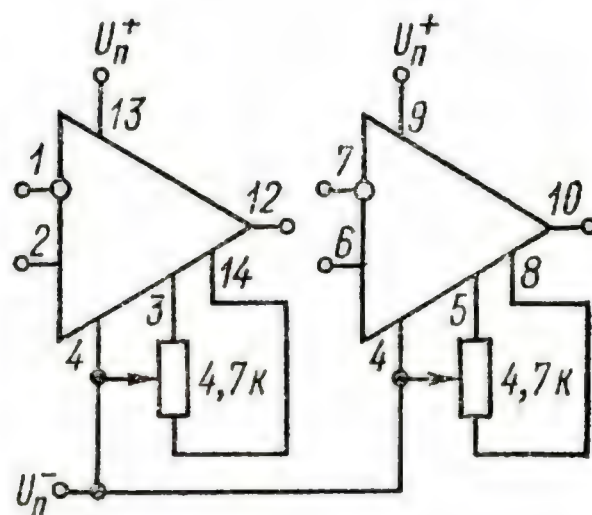
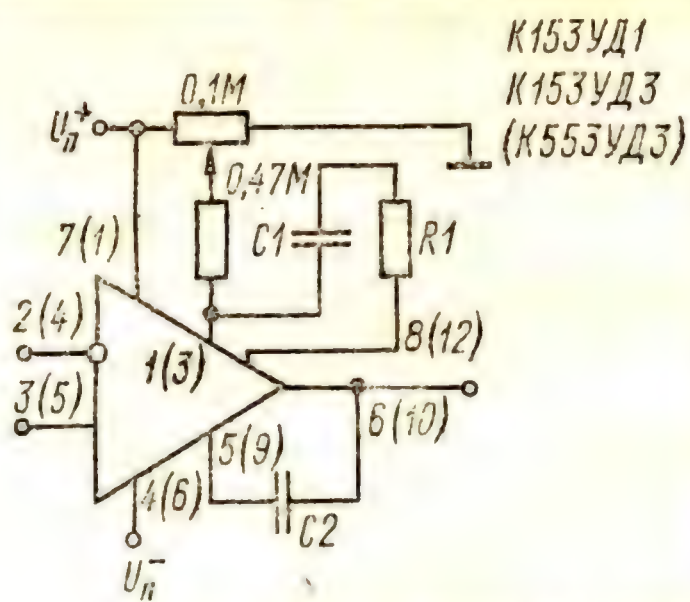
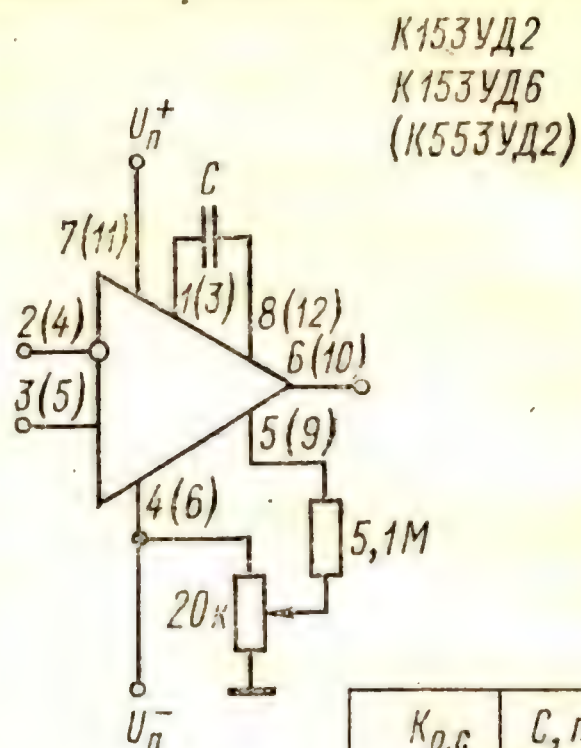


Таблица П.3

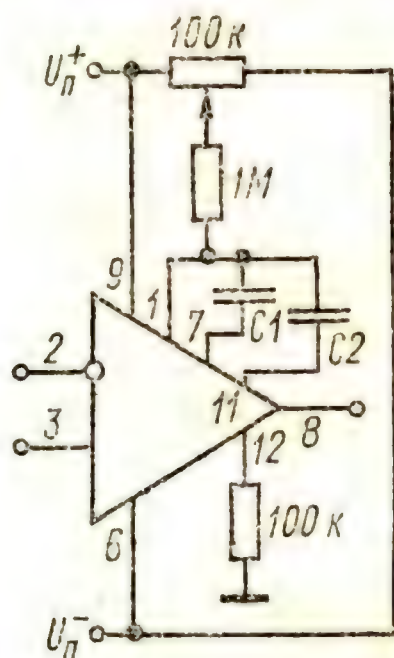
Тип микросхемы	К153 УД1	К153 (К553) УД2	К153 (К553) УД3	К153 УД4	К153 УД5	К153 УД6	К154 УД1
K , тыс.	15	20	25	5	500	50	100
$\pm U_{\Pi}$, В	9—18	5—18	9—18	3—9	5—16	5—18	4—18
I_{Π} , мА	6	6	4	0,7	3,5	3	0,15
$\pm e_{\text{см}}$, мВ	7,5	7,5	2	5	2	2	5
$TKe_{\text{см}}$, $\frac{\text{мкВ}}{\text{К}}$	30	30	15	50	10	15	30
$i_{\text{вх}}$, нА	1500	1500	200	400	100	75	40
$\Delta i_{\text{вх}}$, нА	500	500	50	150	20	10	20
$\pm U_{\text{пф}}$, В	5	30	5	2	5	30	10
$\pm U_{\text{сф}}$, В	8	12	8	5	13	12	10
$M_{\text{сф}}$, дБ	65	70	80	70	100	80	80
f_1 , МГц	1	1	1	0,7	0,2	0,7	1
v , $\frac{\text{В}}{\text{мкс}}$	0,2	0,5	0,2	0,1	0,01	0,5	10
$\pm U_{\text{вых}}$, В	10	10	10	4	10	10	11
R_{Π} , кОм	2	2	2	5	2	2	2
Зарубежный аналог	μА 709	LM 101	μА 709A	—	μА 725	LM 101A	HA 2700



$K_{o.c}$	$R_1, k\Omega$	C_1, nF	C_2, nF
1	1,5	5,1	200
10	1,5	0,51	20
100	1,5	0,11	3
1000	0	0,01	3



$K_{o.c}$	C, nF
1	30
10	5
100	3



$$10 \geq K_{o.c} \geq 1$$

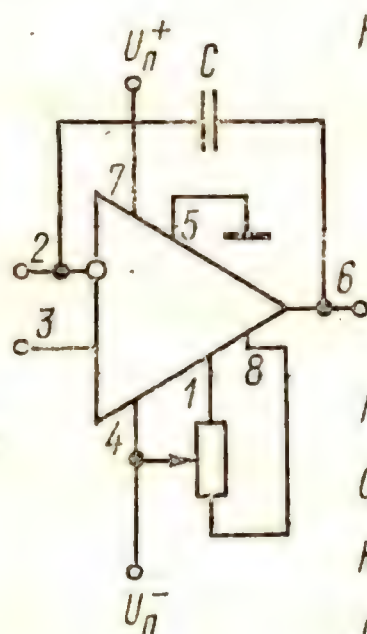
$$C_1 \approx (150/K_{o.c}) nF$$

$$C_2 \approx (50/K_{o.c}) nF$$

$$K_{o.c} \geq 10$$

$$C_1 = 15 nF$$

$$C_2 = 5,1 nF$$

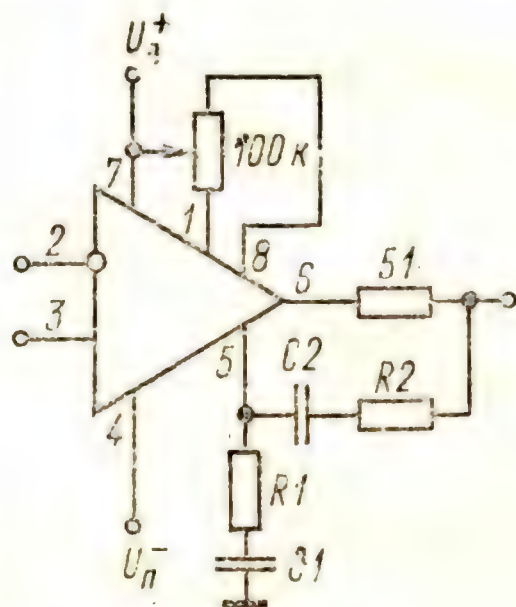


$$K_{o.c} \leq 3$$

$$C = 5,6 nF$$

$$K_{o.c} > 3$$

$$C = 0$$

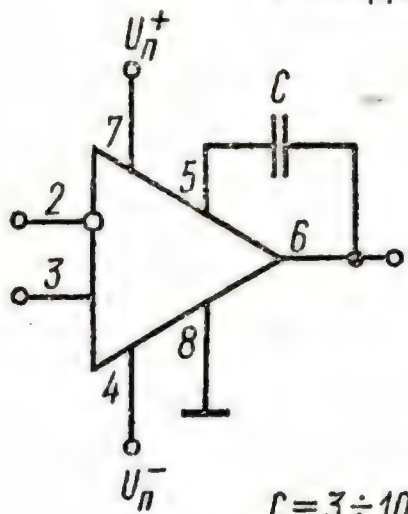


$K_{o.c}$	R_1, Ω	C_1, nF	R_2, Ω	C_2, nF
1	10	47	39	22
10	27	47	270	1,5
100	47	10	—	—
1000	470	1	—	—

Таблица П.4

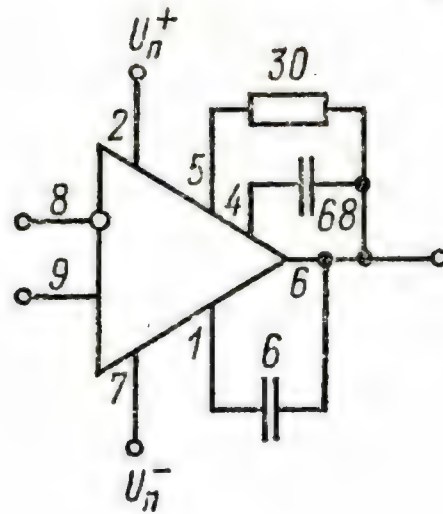
Тип микросхемы	К154 УД2	К154 УД3	К154 УД4	К157 УД1	К157 УД2	КМ551 УД1	КМ551 УД2
K , тыс.	10	8	8	50	50	500	5
$\pm U_{\Pi}$, В	13,5—16,5	5—18	5—17	15	—	15	5—16,5
I_{Π} , мА	6	7	7	9	7	5	10
$\pm e_{\text{см}}$, мВ	2	10	6	5	10	2	5
$TKe_{\text{см}}$, $\frac{\text{мкВ}}{\text{К}}$	20	30	50	—	—	10	20
$i_{\text{вх}}$, нА	100	200	1200	500	500	125	2000
$\Delta i_{\text{вх}}$, нА	20	50	300	150	150	35	1000
$\pm U_{\text{дф}}$, В	10	10	—	—	—	5	5
$\pm U_{\text{сф}}$, В	10	10	—	—	—	13	8
$M_{\text{сф}}$, дБ	—	80	70	70	—	100	70
f_1 , МГц	15	15	30	0,5	—	0,8	1
v , $\frac{\text{В}}{\text{мкс}}$	75	80	200	0,5	0,5	0,01	0,25
$\pm U_{\text{вых}}$, В	10	10	10	12	13	10	10
$R_{\text{н}}$, кОм	2	2	—	0,02	0,3	2	2
Зарубежный аналог	—	AD 509	HA 2520	—	—	μA 725	TBA 931

K154УД2

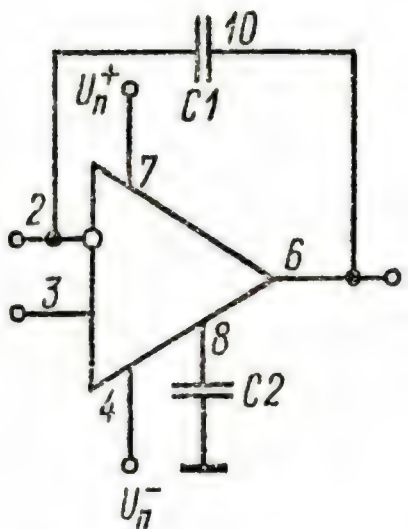


$C = 3 \div 10 \text{ нФ}$

K157УД1



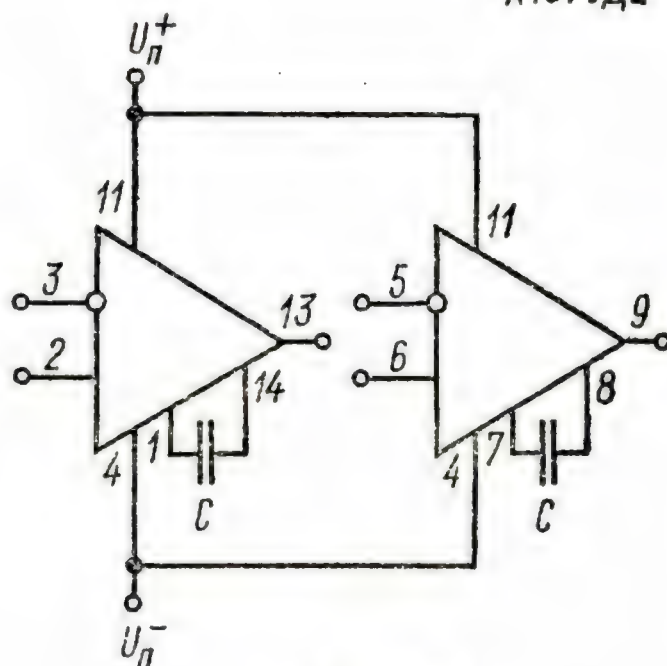
K154УД3



$K_{o.c} \leq 3; C_2 = (30/K_{o.c}) \text{ нФ}$

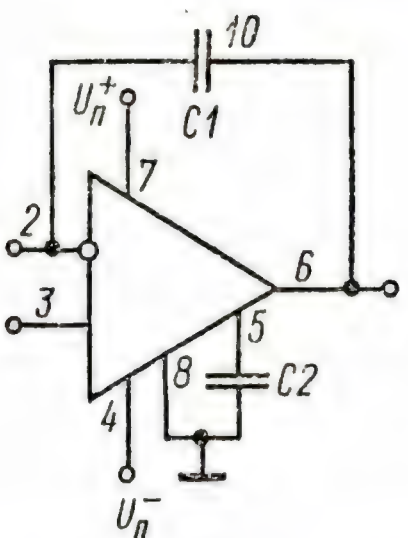
$K_{o.c} > 3; C_2 = 10 \text{ нФ}$

K157УД2



$C \leq 30 \text{ нФ}$

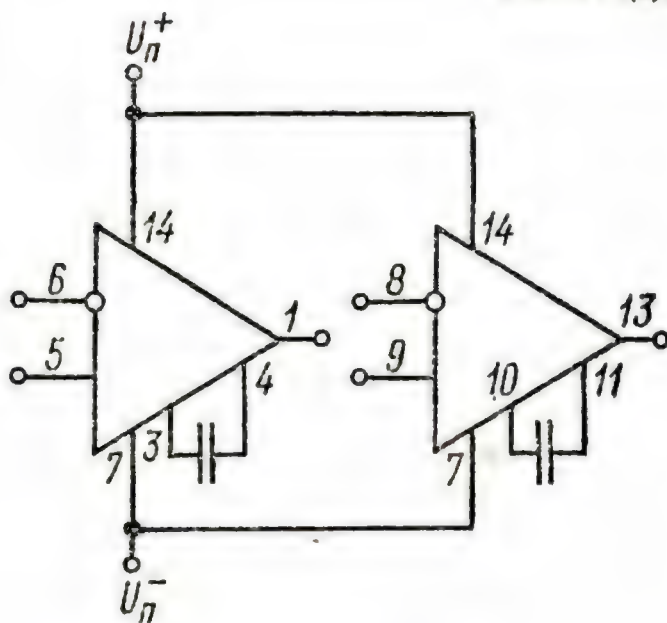
K154УД4



$K_{o.c} \leq 3; C_2 = (30/K_{o.c}) \text{ нФ}$

$K_{o.c} > 3; C_2 = 10 \text{ нФ}$

KM551УД2

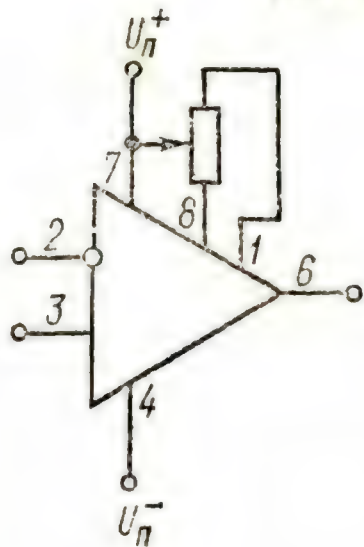


(KM551УД1 - см. K153УД5)

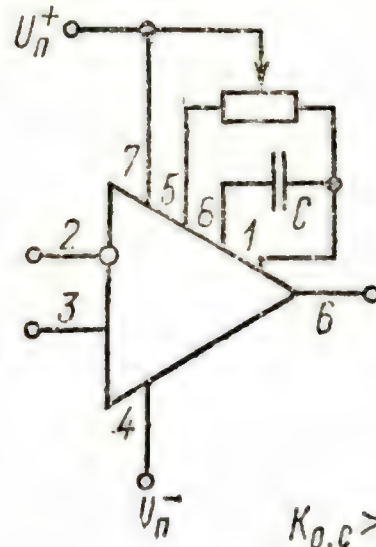
Таблица П.5

Тип микросхемы	К544 УД1	К544 УД2	К574 (КР574) УД1	К574 (КР574) УД2	К574 (КР574) УД3	К1401 УД1	К1401 УД2
K , тыс.	30	20	50	25	20	2	25
$\pm U_{\Pi}$, В	8—16,5	5—17	15	15	3— 16,5	—	2—15
I_{Π} , мА	3,5	7	8	10	7	8	3
$\pm e_{\text{см}}$, мВ	50	50	50	50	5	5	5
$TKe_{\text{см}}$, $\frac{\text{мкВ}}{\text{К}}$	50	50	50	—	—	30	30
$i_{\text{вх}}$, нА	0,5	0,5	0,5	1	0,5	150	150
$\Delta i_{\text{вх}}$ нА	0,2	0,1	0,2	0,5	0,2	—	30
$\pm U_{\text{дф}}$, В	10	10	10	10	—	—	—
$\pm U_{\text{сф}}$, В	10	10	30	—	—	—	—
$M_{\text{сф}}$, дБ	70	70	80	60	—	—	70
f_1 , МГц	1	15	10	2	5	2,5	1
ν , $\frac{\text{В}}{\text{мкс}}$	2	20	50	10	30	0,5	0,5
$\pm U_{\text{вых}}$, В	10	10	10	10	10	12	12
$R_{\text{н}}$, кОм	2	2	2	—	—	—	2
Зарубежный аналог	μА 740	СА 3130	AD 513	TL 0837	—	—	—

К544УД1

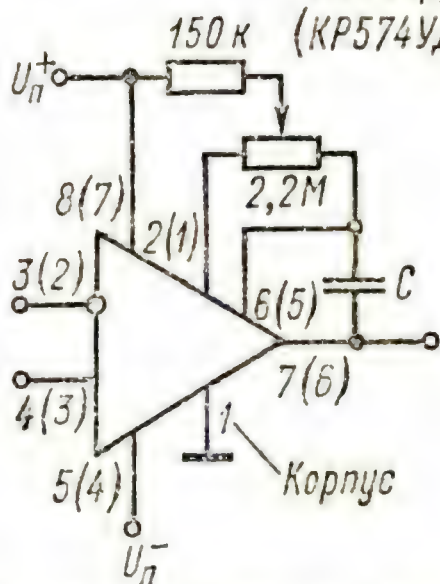


К544УД2



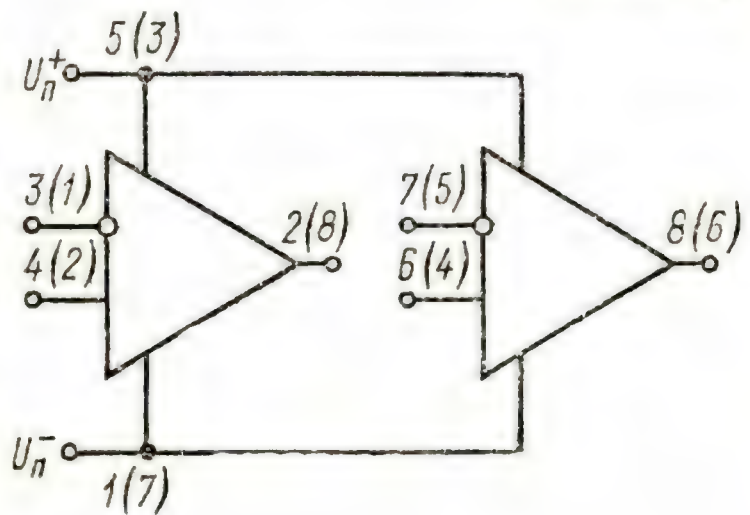
$K_{o.c} > 20; C = 0;$
 $K_{o.c} \leq 20; C = 1 \div 50 \text{ пФ}$
 (или соединить выводы 1 и 8)

К574УД1
(КР574УД1)

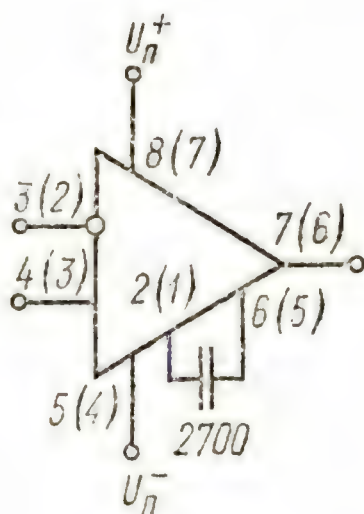


$K_{o.c} \leq 6; C \approx (30/K_{o.c}) \text{ пФ};$
 $K_{o.c} > 6; C = 5 \text{ пФ}$

К574УД2
(КР574УД2)



К574УД3
(КР574УД3)



К1401УД1, К1401УД2

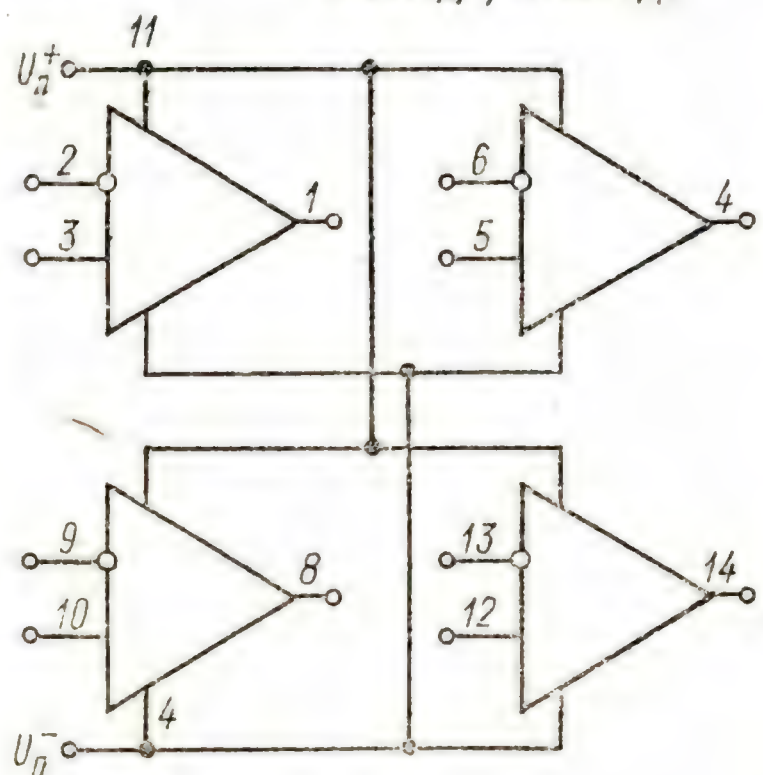
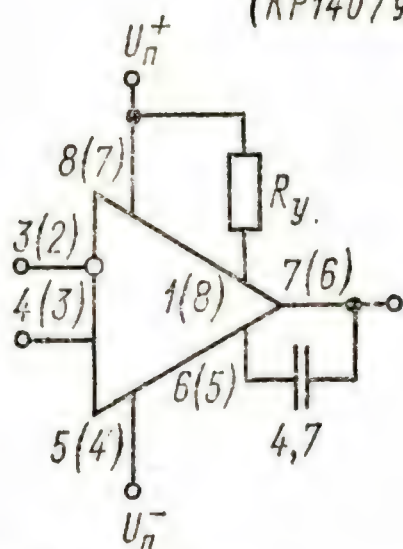


Таблица П.6

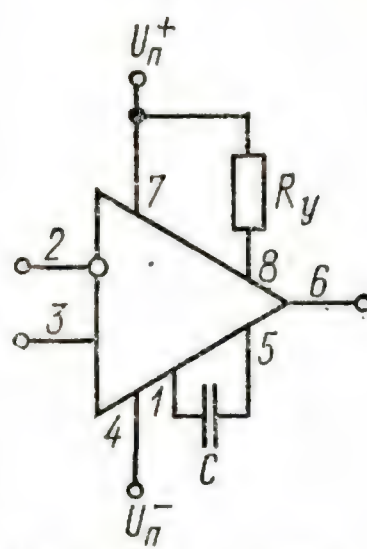
Тип микросхемы	КР1407 УД1	КР1407 УД2	КР1407 УД3	КР1407 УД4	КР1408 УД1	КР1408 УД2	КР1409 УД1
K , тыс.	10	50	10	3	70	50	20
$\pm U_{\Pi}$, В	3—12	1,2—13,2	2—12	1,5—6	20—40	5—20	5—15
I_{Π} , мА	8	0,1	2	2	4	3	6
$\pm e_{\text{см}}$, мВ	10	5	5	5	8	4	15
$TKe_{\text{см}}$, $\frac{\text{мкВ}}{\text{К}}$	50	—	20	—	—	—	—
$i_{\text{вх}}$, нА	10^4	150	5000	2000	40	200	1
$\Delta i_{\text{вх}}$, нА	$2 \cdot 10^3$	50	1000	500	10	70	0,2
$\pm U_{\text{дф}}$, В	2,5	2,5	2,5	2,5	20	—	10
$\pm U_{\text{сф}}$, В	4	10	4	—	21	—	10
$M_{\text{сф}}$, дБ	70	70	75	70	80	70	—
f_1 , МГц	20	3	5	1	0,5	0,8	—
ν , $\frac{\text{В}}{\text{мкс}}$	10	0,5	5	1	2	0,7	4
$\pm U_{\text{вых}}$, В	3	10	3	0,65	20	—	12
R_{Π} , кОм	1	2	2	0,25	2	—	2
Зарубежный аналог	—	—	—	—	—	μА 747С	СА 3140

K1407УД1
(КР1407УД1)



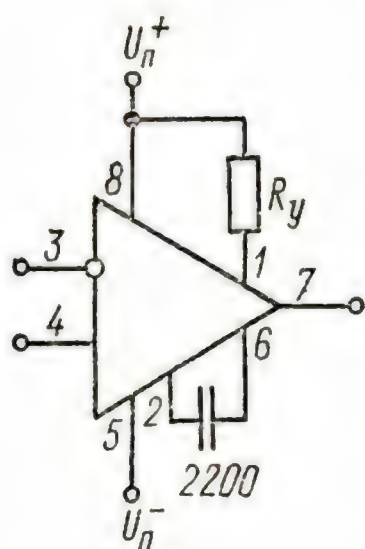
$$R_y = 10 \div 33 \text{ кОм}$$

K1407УД2



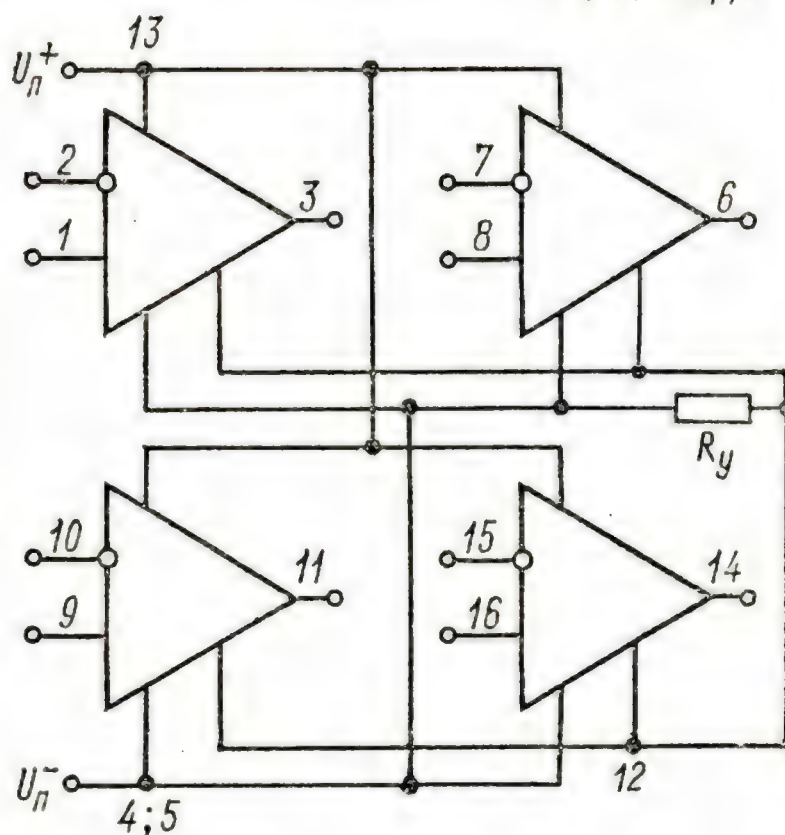
$$I_y = 10^{-8} \div 10^{-3} \text{ А}; R_y = (2U_n - 0,7 \text{ В}) / I_y$$

K1407УД3
КР1407УД3



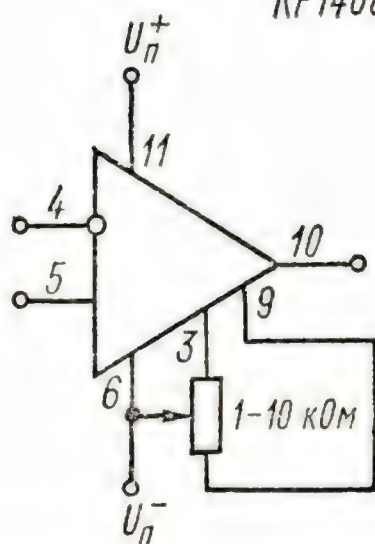
$$I_y = 0,01 \div 0,15 \text{ мА}; R_y = \frac{2U_n - 0,7 \text{ В}}{I_y}$$

КФ1407УД4



$$I_y = 5 \div 100 \text{ мкА}; R_y = (2U_n - 1 \text{ В}) / I_y$$

КР1408УД1



(К1408УД2 - см. К140УД20)

K1409УД1

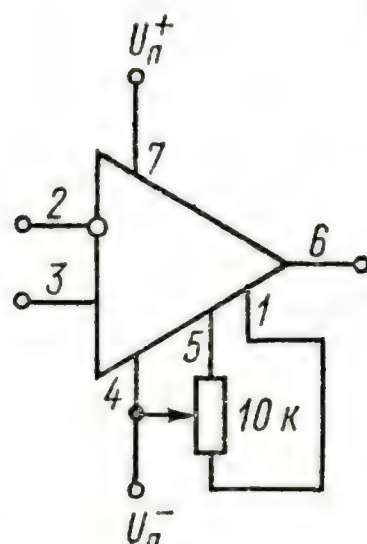


Таблица П.7

Тип микросхемы	$r_{0, \text{ макс.}}$ (тип.)	$i_{\text{вкл. макс.}}$ (тип.)	$i_{\text{ут. макс.}}$ (тип.)	$U_{\text{вх. макс.}}$ (тип.)	$U_{\text{п. в.}}$ (выводы)
K590KH1	200 (140)	1000 (700)	50	± 5 (± 10)	+5; (8) -15 (16)
K590KT1	100 (75)	30 (13)	50 (0,2)	± 1 (± 5)	+9; (10) 0 (14)
K590KH2	100 (50)	500 (400)	70 (2)	± 10 (± 10)	+12; (8) 0; (7) -12 (16)
K590KH3	300	300	70	± 15	+15; (14) 0; (15) -15 (3)
K590KH4	75 (60)	300 (170)	70 (2)	± 15 (± 20)	+15; (11) 0; (13) -15 (14)
K590KH5	70 (60)	300 (140)	70	± 15	+15; (13) +5; (12) 0; (5) -15 (4)
K590KH6	300 (120)	300 (120)	70 (2)	± 15 (± 20)	+15; (13) 0; (14) -15 (3)
K590KH7	30 (15)	120 (90)	15 (1)	± 15 (± 20)	+15; (11) 0; (13) -15 (14)
K590KH8	70 (40)	3	50 (4)	± 10 (± 30)	См. рис. 8.2, а
K590KH9	10 (6)	300 (200)	50 (1)	± 15 (± 50)	+15; (11) 0; (13) -15 (14)
K590KH10	200 (130)	100 (65)	70 (0,1)	± 1 (± 5)	+12; (8) 0; (7) -12 (16)
K590KH12	50 (30)	300 (150)	50 (0,5)	± 15 (± 20)	+15; (2) 0; (3) -15 (11)
K590KH13	50 (35)	50 (35)	50 (2)	± 15 (± 20)	+15; (8) 0; (7) -15 (16)
K590KH14	100 (70)	500 (150)	70 (1)	± 15 (± 10)	+15; (4) 0; (6) -15 (14)
K591KH2 (K591KH3)	300 (160)	300 (180)	70 (2)	± 15 (± 20)	+15; (1) 0; (12) -15 (31)

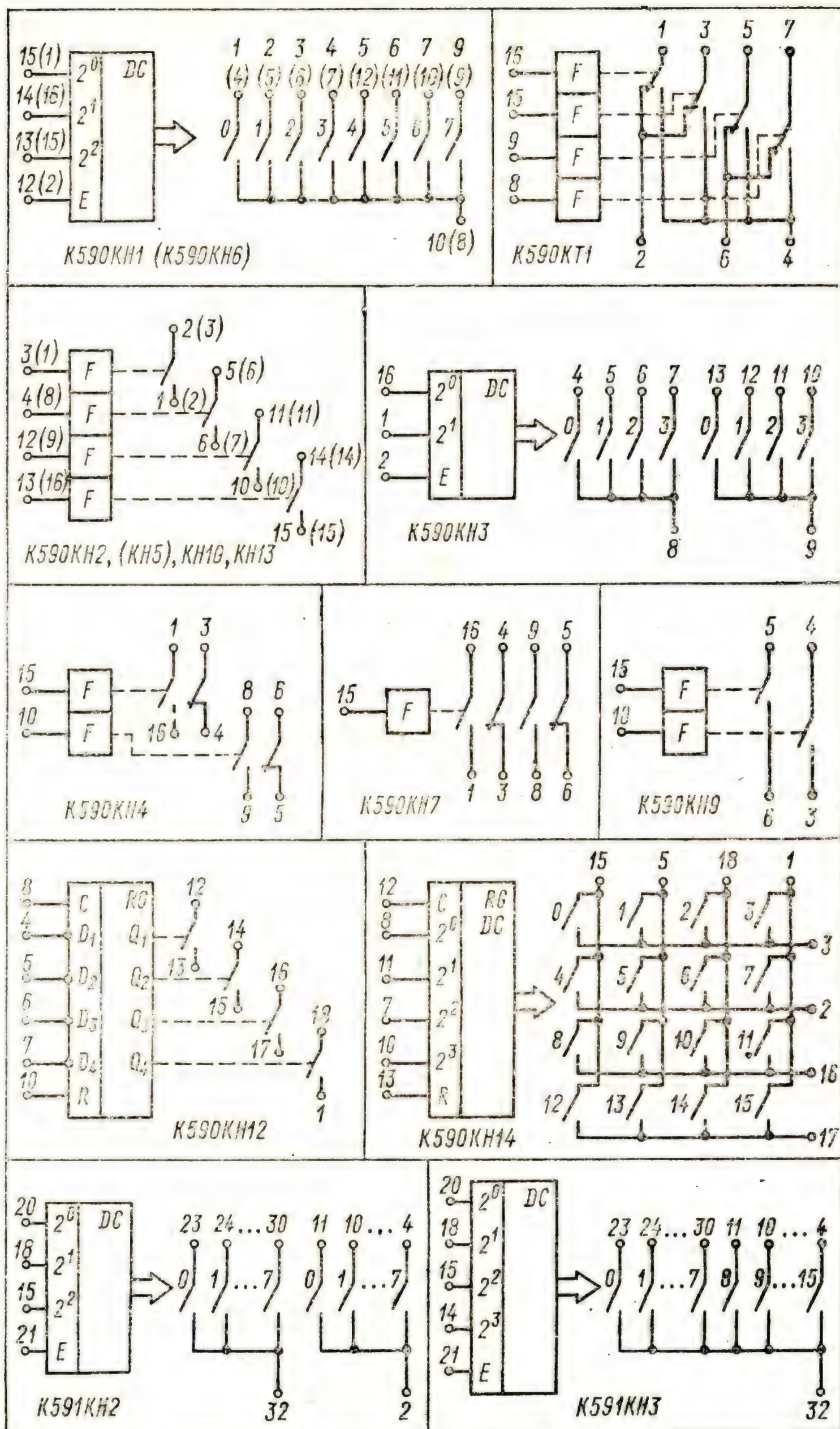


Таблица П.8

Тип микросхемы		К142 ЕН1	К142 ЕН2	К142 ЕН3	К142 ЕН4	К142 ЕН5	К142 ЕН6	К142 ЕН8	К142 ЕН9
$U_{\text{ВЫХ}},$ В	А	3—12	12—30	3—30	3—30	$5 \pm 0,1$	$\pm 15 \pm 0,3$	$9 \pm 0,27$	$20 \pm 0,4$
	Б					$6 \pm 0,12$		$12 \pm 0,36$	$24 \pm 0,48$
	В					$5 \pm 0,18$		$15 \pm 0,45$	$27 \pm 0,54$
	Г					$6 \pm 0,21$		—	—
$I_{\text{н макс}},$ А		0,15	0,15	1	1	3	0,2	1,5	1,5
$U_{\text{ВХ макс}},$ В		20	40	45	45	15	± 30	35	40
$U_{\text{ВХ мин}},$ В		9	20	9	9	—	—	—	—
$(U_{\text{ВХ}} -$ $- U_{\text{ВЫХ}})_{\text{мин}},$ В		4	4	3	4	2,5	$\pm 2,2$	2,5	2,5
$I_{\text{потр}},$ мА		4	4	10	10	10	$\pm 7,5$	10	10
$K_{\text{СТ}},$ %/В		0,5	0,5	0,05	0,05	0,05	0,002	0,05	0,05
$K_{\text{нI}},$ %		0,5	0,5	0,25	0,25	2	0,2	1	1
$\text{TK} U_{\text{ВЫХ}},$ %/К		0,05	0,05	0,01	0,01	0,02	0,02	0,02	0,02

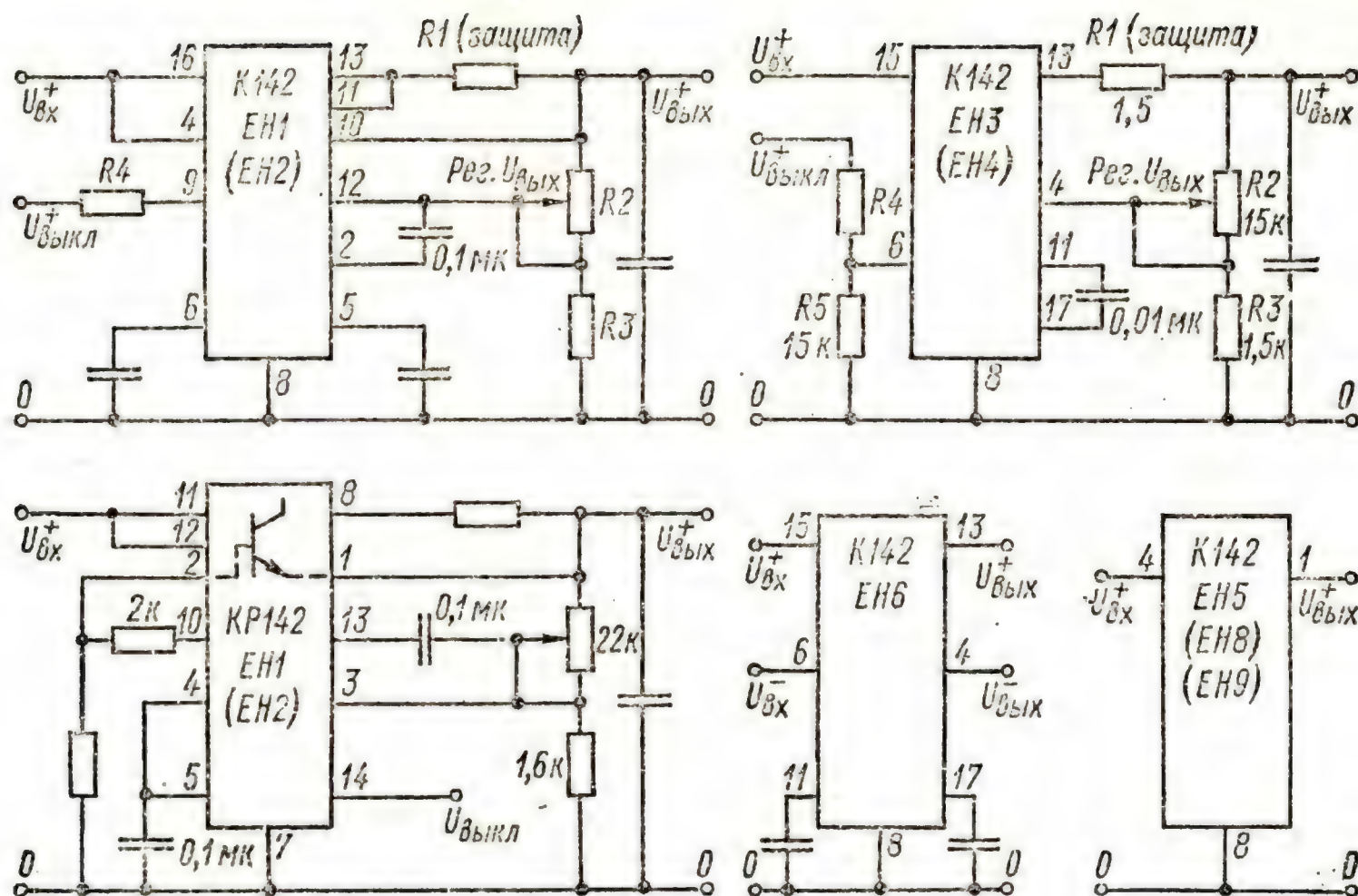
стабилизаторов К142ЕН3 и ЕН4 сопротивление этого резистора (в килоомах) определяется по формуле

$$R_1 = [1,25 - 0,5I_{\text{пор}} - 0,023 (U_{\text{ВХ}} - U_{\text{ВЫХ}})]/I_{\text{пор}},$$

где $I_{\text{пор}}$ — пороговый ток, при котором срабатывает защита. Резистор R_5 устанавливает уровень срабатывания тепловой защиты стабилизаторов ЕН3 и ЕН4. Его сопротивление в килоомах определяется по формуле $R_5 = (0,037t_{\text{корп}}^{\circ} - 6,65)/(1 - 0,0155t_{\text{корп}}^{\circ})$, где $t_{\text{корп}}^{\circ}$ — температура корпуса, при которой срабатывает защита (максимальное допустимое значение $t_{\text{корп}}^{\circ}$ равно 130 °С). Резистор R_4 ограничивает ток, получаемый от источника напряжения $U_{\text{ВЫКЛ}}^{+}$, производящего выключение стабилизатора.

Заметим, что в ИС стабилизаторов выводы могут идти с двойным шагом и нумеруются они при этом не так, как у других микросхем. Например, у ИС К142ЕН3 и ЕН4 номера выводов следующие: 2, 4, 6, 8, 11, 13, 15, 17.

В табл. П.9 и П.10 приведены логические функции и номера выводов некоторых микросхем серий К155 и К555 [6]. В графе



«Функции» в этих таблицах цифры обозначают номера выводов входов (до знака равенства) и выходов (после знака равенства) логических ячеек. Например, условная запись $1.2=\bar{3}$ говорит о том, что сигнал на выходе 3 есть инверсия функции И от сигналов на входах 1 и 2. Для микросхем триггеров ТМ2, ТМ7, ТМ8 в табл. П.10 указано только назначение выводов. Здесь номера, разделенные запятыми, означают одноименные выводы различных триггеров, входящих в микросхему.

В графе «Примечание» ОК — открытый коллектор, ПНС — повышенная нагрузочная способность, ТШ — триггер Шмитта.

Табл. П.11 содержит информацию о точных стабилизаторах. В ней указано напряжение стабилизации $U_{ст}$, ток через стабилизатор, при котором обеспечивается точная стабилизация, температурный коэффициент напряжения стабилизации (ТКН) и дифференциальное сопротивление стабилизатора при определенном токе.

Наконец, в табл. П.12 приведены основные параметры точных резисторов, заимствованные из [34].

Таблица П.9

Тип микро- схемы	Функции	Примечание
ЛА1	$1 \cdot 2 \cdot 4 \cdot 5 = 6; 9 \cdot 10 \cdot 12 \cdot 13 = \bar{8}$	—
ЛА6		ПНС
ЛА7		ПНС, ОК
ЛА2	$1 \cdot 2 \cdot 3 \cdot 4 \cdot 5 \cdot 6 \cdot 11 \cdot 12 = \bar{8}$	—
ЛА3	$1 \cdot 2 = \bar{3}; 4 \cdot 5 = \bar{6}; 9 \cdot 10 = \bar{8}; 12 \cdot 13 = \bar{11}$	—
ЛА13		ОК
ЛА4	$1 \cdot 2 \cdot 3 = \bar{12}; 3 \cdot 4 \cdot 5 = \bar{6}; 9 \cdot 10 \cdot 11 = \bar{8}$	—
ЛА10		ОК
ЛА8	$2 \cdot 3 = \bar{1}; 5 \cdot 6 = \bar{4}; 8 \cdot 9 = \bar{10}; 11 \cdot 12 = \bar{13}$	ОК
ЛА12	$1 \cdot 3 = \bar{4}; 5 \cdot 6 = \bar{7}; 11 \cdot 12 = \bar{9}; 14 \cdot 15 = \bar{13}$	—
ЛН1	$1 = \bar{2}; 3 = \bar{4}; 5 = \bar{6}; 13 = \bar{12}; 11 = \bar{10}; 9 = \bar{8}$	—
ТЛ2		ТШ
ЛЕ1	$2 + 3 = \bar{1}; 6 + 5 = \bar{4}; 8 + 9 = \bar{10}; 11 + 12 = \bar{13}$	—
ЛИ1	$1 \cdot 2 = 3; 4 \cdot 5 = 6; 9 \cdot 10 = 8; 12 \cdot 13 = 11$	
ЛЛ1	$1 + 2 = 3; 4 + 5 = 6; 9 + 10 = 8; 12 + 13 = 11$	
ЛП5	$1 \oplus 2 = 3; 4 \oplus 5 = 6; 9 \oplus 10 = 8; 12 \oplus 13 = 11$	
ЛР4	$1 \cdot 2 \cdot 3 \cdot 4 + 10 \cdot 11 \cdot 12 \cdot 13 = \bar{8}$	

Таблица П.10

Тип микро- схемы	Функции
ИБ1	$1 \cdot 2 \cdot 3 \cdot 4 \cdot 10 \cdot 11 \cdot 12 \cdot 13 \cdot \bar{5} = \bar{15}; 12 \cdot 3 \cdot 4 \cdot 10 \cdot 11 \cdot 12 \cdot 13 + 5 = 14;$ $(1 \cdot 3 \cdot \bar{11} \cdot 12 + 1 \cdot 3 \cdot \bar{13} + \bar{2} \cdot 3 + \bar{4}) \cdot \bar{5} = \bar{19}$ $(1 \cdot 2 \cdot \bar{12} + 1 \cdot 2 \cdot \bar{13} + \bar{3} + \bar{4}) \cdot \bar{5} = 17; (\bar{1} + \bar{2} + \bar{3} + \bar{4}) \cdot \bar{5} = \bar{16}$
ИД4	$1 \cdot \bar{2} \cdot \bar{3} \cdot \bar{13} = \bar{7}; 1 \cdot \bar{2} \cdot \bar{3} \cdot 13 = \bar{6}; 1 \cdot \bar{2} \cdot 3 \cdot \bar{13} = \bar{5}; 1 \cdot \bar{2} \cdot 3 \cdot 13 = \bar{4};$ $\bar{3} \cdot \bar{13} \cdot \bar{14} \cdot \bar{15} = \bar{9}; \bar{3} \cdot 13 \cdot \bar{14} \cdot \bar{15} = \bar{10}; 3 \cdot \bar{13} \cdot \bar{14} \cdot \bar{15} = \bar{11};$ $3 \cdot 13 \cdot \bar{14} \cdot \bar{15} = \bar{12}$
ИД10	$\bar{12} \cdot \bar{13} \cdot \bar{14} \cdot \bar{15} = \bar{1}; \bar{12} \cdot \bar{13} \cdot \bar{14} \cdot 15 = \bar{2}; \bar{12} \cdot \bar{13} \cdot 14 \cdot \bar{15} = \bar{3};$ $\bar{12} \cdot \bar{13} \cdot 14 \cdot 15 = \bar{4}; \bar{12} \cdot 13 \cdot \bar{14} \cdot \bar{15} = \bar{5}; \bar{12} \cdot 13 \cdot \bar{14} \cdot 15 = \bar{6};$ $\bar{12} \cdot 13 \cdot 14 \cdot \bar{15} = \bar{7}; \bar{12} \cdot 13 \cdot 14 \cdot 15 = \bar{9}; 12 \cdot \bar{13} \cdot \bar{14} \cdot \bar{15} = \bar{10};$ $12 \cdot \bar{13} \cdot \bar{14} \cdot 15 = \bar{11}$
ТМ2	$\bar{R} \rightarrow 1, 13; \bar{S} \rightarrow 4, 10; D \rightarrow 2, 12; C_{0/1} \rightarrow 3, 11;$ $Q \rightarrow 5, 8; \bar{Q} \rightarrow 6, 9$
ТМ7	$D \rightarrow 2, 3, 6, 7; C_1 \rightarrow 13, 13, 4, 4;$ $Q \rightarrow 16, 15, 10, 9; \bar{Q} \rightarrow 1, 14, 11, 8$
ТМ8	$\bar{R} \rightarrow 1, 1, 1, 1; D \rightarrow 4, 5, 12, 13; C_{0/1} \rightarrow 9, 9, 9, 9;$ $Q \rightarrow 2, 7, 10, 15; \bar{Q} \rightarrow 3, 6, 11, 14$

Таблица П.11

Тип стабили- трона	$U_{CT}, В$	ТКН, K^{-1}	$I_{CT},$ мА	$r_{диф}, Ом$ ($I_{CT}, мА$)	Размер, мм	$P_{доп},$ мВт ($t^{\circ}, ^{\circ}C$)
Д818А	9—10,35	$0 \dots 2 \cdot 10^{-4}$	3—33	18 (10); 70 (3)	$\varnothing 7 \times 15$	300 (50); 100 (125)
Д818Б	7,65—9	$-2 \cdot 10^{-4} \dots$ 0				
Д818В	8,1—9,9	$\pm 10^{-4}$				
Д818Г	8,55—9,45	$\pm 5 \cdot 10^{-5}$				
Д818Д		$\pm 2 \cdot 10^{-5}$				
Д818Е		$\pm 10^{-5}$				

Тип стабили- трона	U_{CT} , В	ТКН, K^{-1}	I_{CT} , мА	$r_{диф}$, Ом (I_{CT} , мА)	Размер, мм	$P_{доп}$, мВт (t° , $^{\circ}C$)
КС191М	8,645—9,555	$\pm 5 \cdot 10^{-5}$	5—15	18 (10); 39 (5)	$\varnothing 7 \times 15$	150 (60); 100 (100)
КС191Н		$\pm 2 \cdot 10^{-5}$				
КС191П		$\pm 10^{-5}$				
КС191Р		$\pm 5 \cdot 10^{-6}$				
КС191С		$\pm 5 \cdot 10^{-5}$	3—20	18 (10); 70 (3)		200 (60); 100 (100)
КС191Т		$\pm 2,5 \cdot 10^{-5}$				
КС191У		$\pm 10^{-5}$				
КС191Ф		$\pm 5 \cdot 10^{-6}$				
КС211Б	11—12,6	$0 \dots 2 \cdot 10^{-4}$	5—33	15 (10); 30 (5)	$32 \times 26 \times$ $\times 9$	380 (50); 70 (125)
КС211В	9,3—11	$-2 \cdot 10^{-4} \dots$ 0				
КС211Г	9,9—12,1	$\pm 10^{-4}$				
КС211Д		$\pm 5 \cdot 10^{-5}$				
КС520В	19—21	$\pm 10^{-5}$	3—22	120 (5); 210 (3)	$11 \times 5 \times 5$	500 (50)
КС531В	29,45—32,55	$\pm 5 \cdot 10^{-5}$	3—15	50 (10); 350 (3)		
КС547В	44,65—49,35	$\pm 10^{-5}$	3—10	280 (5); 490 (3)		
КС568В	64,6—71,4		3—10	400 (5); 700 (3)	$14 \times 6 \times 6$	720 (50)
КС596В	91,2—100,8		3—7	560 (5); 980 (3)		

Таблица П.12

Тип резистора	$P_{\text{доп.}}^{\text{Вт}}$	$R, \text{ Ом}$	Размеры, мм	ТКС, 10^{-6} К^{-1} (группа)		$f_{\text{max.}}$ кГц
				$t^{\circ} < 20^{\circ} \text{ C}$	$t^{\circ} > 20^{\circ} \text{ C}$	
C2-13	0,25	$1-10^6$	$\varnothing 6,5 \times 13,4$	$\pm 75 \text{ (A)}$ $\pm 150 \text{ (Б)}$ $\pm 300 \text{ (B)}$ $\pm 55 \text{ (C)}$	$\pm 25 \text{ (A)}$ $\pm 50 \text{ (Б)}$ $\pm 100 \text{ (B)}$ $\pm 15 \text{ (C)}$	—
	0,5		$\varnothing 9,2 \times 15,9$			
C2-14	0,125		$\varnothing 2,2 \times 6$			
	0,25		$\varnothing 3 \times 7,1$			
	0,5		$1-2,21 \cdot 10^6$ $\varnothing 4,2 \times 11$			
C2-29B	0,062	$10-0,511 \times 10^6$	$\varnothing 2,3 \times 6,5$	$\pm 75 \text{ (A)}$ $\pm 150 \text{ (Б)}$ $\pm 300 \text{ (B)}$	$\pm 25 \text{ (A)}$ $\pm 50 \text{ (Б)}$ $\pm 180 \text{ (B)}$	
	0,125	$1-10^6$	$\varnothing 3,5 \times 8$			
	0,25	$1-2,21 \cdot 10^6$	$\varnothing 4,5 \times 11$			
	0,5	$1-3,01 \cdot 10^6$	$\varnothing 7,5 \times 14$			
C2-36	0,125	$10-2,21 \cdot 10^6$	$\varnothing 2,2 \times 6$	± 150	± 75	
БЛП	0,125	$1-10^5$	$\varnothing 5,7 \times 16$	-200 (A) -250 (Б)	-120 (A) -200 (Б)	
	0,25		$\varnothing 7,6 \times 15,5$			
	0,5		$\varnothing 9,7 \times 17$			
C2-31	0,125	$2,2 \cdot 10^3-10^6$	$\varnothing 2,3 \times 8$	$\pm 60; \pm 75$		
C5-6	0,05	$680-2,7 \cdot 10^3$	$8 \times 8 \times 3,6$	± 250		20
C5-14B	0,125	$1-6,8 \cdot 10^3$	$\varnothing 10,5 \times 8$	± 50		—
	0,5	$1-7,5 \cdot 10^3$	$\varnothing 10,5 \times 10$			
C5-41	0,25	$15-10^4$	$27 \times 10 \times 2$			10^3
C5-44	0,05	$10-10^5$	$\varnothing 4 \times 3,5$			1
C5-54B	0,125	$10^2-330 \cdot 10^3$	$\varnothing 11 \times 25$	$\pm 10; \pm 20; \pm 30;$ ± 50	1	
	0,25	10^2-10^6	$\varnothing 11 \times 33$			
C5-17	0,125	$0,1-10^3$	$\varnothing 10 \times 8$	± 50	—	
	0,25		$\varnothing 10 \times 10$			

Тип резистора	$P_{\text{доп.}}^{\text{Вт}}$	$R, \text{ Ом}$	Размеры, мм	ТКС, 10^{-6} К^{-1} (группа)		$f_{\text{max}},$ кГц			
				$t^{\circ} < 20^{\circ} \text{ C}$	$t^{\circ} > 20^{\circ} \text{ C}$				
C5-25B	0,25	$1-5,6 \cdot 10^3$	$\varnothing 7 \times 17$	± 35		1			
C5-27	0,05	$5 \cdot 10^3-10^6$	$\varnothing 10 \times 32$	± 20	$\pm 5; \pm 10$	25; 100			
C5-53B	0,125	$1-330 \cdot 10^3$	$\varnothing 9 \times 20$	$\pm 10; \pm 20; \pm 30; \pm 50$		1			
	0,25	$3,3-10^6$	$\varnothing 11 \times 25$						
C5-54B	0,125	$10^2-330 \cdot 10^3$	$\varnothing 11 \times 25$				$\pm 1; \pm 2; \pm 3; \pm 5; \pm 10; \pm 20; \pm 30; \pm 50$		—
	0,25	10^2-10^6	$\varnothing 11 \times 33$						
C5-58	0,25	$10^4-3 \cdot 10^6$	$8 \times 8 \times 33$	± 20	± 10	$50/R_{\text{H}}$			
C5-60	0,05	10^2-10^5	$\varnothing 13 \times 35$	$\pm 1; \pm 2; \pm 3; \pm 5; \pm 10; \pm 20; \pm 30; \pm 50$		—			
	0,125	$10^2-499 \cdot 10^3$	$\varnothing 13 \times 44$						
	0,25	10^2-10^6	$\varnothing 13 \times 54$						
C5-61	0,125	$30,1-30,1 \times 10^3$	$11 \times 11 \times 3$	$\pm 10; \pm 30$	$\pm 5; \pm 20$	10^3			
P2-67	0,125	$10-10^4$	$12 \times 12,5 \times 5$	$\pm 5; \pm 10; \pm 20; \pm 30$		—			
	0,25		$18 \times 12,5 \times 5$						
C5-401	0,3	$1,9 \cdot 10^3-301 \cdot 10^3$	$\varnothing 7 \times 16$	± 60					
C5-25Ф	0,25	$1-10^4$	$\varnothing 7 \times 17$	$\pm 10; \pm 20; \pm 35$		10^3 10^4			
C5-53Ф	0,125	$1-30,1 \cdot 10^3$							
МВСГ	0,125	$10^4-3 \cdot 10^6$	$\varnothing 10 \times 27$	$\pm 30; \pm 50; \pm 60$	$\pm 15; \pm 30; \pm 50$	$50/R_{\text{H}}$ (R_{H} — в ки- ло- омах)			
	0,25	$10^4-2 \cdot 10^6$	$\varnothing 10 \times 32$						
МРГЧ	0,25	10^4-10^6	$\varnothing 10 \times 27$				± 30 $\pm 8; \pm 15$		
МРХ	0,05	$10^4-2 \cdot 10^6$	$\varnothing 10 \times 27$						
	0,125	$10^4-3 \cdot 10^6$	$\varnothing 10 \times 32$						
	0,25	10^4-10^7	$\varnothing 14 \times 36$						

СПИСОК ЛИТЕРАТУРЫ

1. Алексеев С. Применение микросхем серии K155//Радио. 1986. № 5. С. 28—30.
2. Алексеев С. Формирователи и генераторы на микросхемах структуры КМОП//Радио. 1985. № 8. С. 31—34.
3. Алексенко А. Г., Галицин А. А., Иванников А. Д. Проектирование радиоэлектронной аппаратуры на микропроцессорах. М.: Радио и связь, 1984.
4. Алексенко А. Г., Коломбет Е. А., Стародуб Г. И. Применение прецизионных аналоговых микросхем. — 2-е изд., перераб. и доп. М.: Радио и связь. 1985.
5. Аналоговые интегральные схемы: Пер. с англ./Под ред. Дж. Коннели. М.: Мир, 1977.
6. Аналоговые и цифровые интегральные микросхемы: Справочное пособие/С. В. Якубовский, Н. А. Барканов, Л. И. Ниссельсон и др./Под ред. С. В. Якубовского. — 2-е изд. М.: Радио и связь, 1984.
7. Анисимов В. И. Топологический расчет электронных схем. Л.: Энергия, 1977.
8. Волгин Л. И. Аналоговые операционные преобразователи для измерительных приборов и систем. М.: Энергоатомиздат, 1983.
9. Волгин Л. И. Измерительные преобразователи переменного напряжения в постоянное. М.: Сов. радио, 1977.
10. Гилмор Ч. Введение в микропроцессорную технику: Пер. с англ. М.: Мир, 1984.
11. Григорьев В. Л. Программное обеспечение микропроцессорных систем. М.: Энергоатомиздат, 1983.
12. Гэнги А. Замена трансформатора операционным усилителем в схеме фазового детектора//Электроника. 1969. № 10. С. 33.
13. Джонсон Д., Джонсон Дж., Мур Г. Справочник по активным фильтрам. М.: Энергоатомиздат, 1983.
14. Дианов А. П., Щелкунов Н. Н. Методика программирования микросхем ПЗУ//Микропроцессорные средства и системы. 1985. № 3. С. 75—79.
15. Дмитриев Н., Феофилакт Н. ОУ в усилителях мощности//Радио. 1986. № 8. С. 42—46.
16. Источники питания радиоэлектронной аппаратуры: Справочник/Г. С. Найвельт, К. Б. Мазель, Ч. И. Хусайнов и др./Под ред. Г. С. Найвельта. М.: Радио и связь, 1985.
17. Каган Б. М., Вонтелев А. И., Лукьянова Л. М. Системы связи УВМ с объектами управления в АСУ ТП. М.: Сов. радио. 1978.
18. Каган Б. М., Сташин В. В. Микропроцессоры в цифровых системах. М.: Энергия, 1978.

19. Кобылинский А. В., Линовецкий Г. П. Однокристалльные микро-ЭВМ серии K1816//Микропроцессорные средства и системы. 1986. № 1. С. 10—19.

20. Кобылинский А. В., Москалевский А. И., Темченко В. А. Однокристалльный высокопроизводительный 16-разрядный микропроцессор KM1810BM86//Микропроцессорные средства и системы. 1986. № 1. С. 28—33.

21. Кобылинский А. В., Сабадаш Н. Г., Тесленко А. К. Система автоматизации программирования однокристалльной микро-ЭВМ//Микропроцессорные средства и системы. 1986. № 3. С. 23—25.

22. Корнев П. РС-генератор с цифровым управлением и отсчетом//Радио. 1986. № 9. С. 46—48.

23. Кофрон Дж. Технические средства микропроцессорных систем: Практический курс/Пер. с англ. М.: Мир, 1983.

24. Ланнэ А. А. Оптимальный синтез линейных электронных схем. М.: Связь, 1978.

25. Лейтман М. Б. Нормирующие измерительные преобразователи электрических сигналов. М.: Энергоатомиздат, 1986.

26. Матханов П. Н. Основы анализа электрических цепей. Линейные цепи. М.: Высшая школа, 1972.

27. Мелик-Шахназаров А. М., Маркатун М. Г., Дмитриев В. А. Измерительные приборы со встроенными микропроцессорами. М.: Энергоатомиздат, 1985.

28. Мирский Г. Я. Микропроцессоры в измерительных приборах. М.: Радио и связь, 1984.

29. Мячев А. А., Никольский Л. А. Стандартные интерфейсы микропроцессорных систем//Микропроцессорные средства и системы. 1984. № 1. С. 27—33.

30. Новицкий П. В., Кнорринг В. Г., Гутников В. С. Цифровые приборы с частотными датчиками. Л.: Энергия, 1970.

31. О погрешности интегратора в схеме цифрового вольтметра с двойным интегрированием/В. И. Диденко, Ю. Н. Евланов, В. Н. Малиновский, Н. А. Серов//Тр. МЭИ. 1972. Вып. 154. С. 114—121.

32. Полупроводниковые БИС запоминающих устройств: Справочник/Под ред. А. Ю. Гордонова и Ю. Н. Дьяконова. М.: Радио и связь. 1986.

33. Программирование микропроцессоров/В. Фрибель, Х. Шиллер, Х. Фогт/Пер. с нем. М.: Энергоатомиздат, 1982.

34. Резисторы: Справочник/Ю. Н. Андреев, А. И. Антонян, Д. М. Иванов и др./Под ред. И. И. Четверткова. М.: Энергоиздат, 1981.

35. Рогалев А., Головинов В. Операционные усилители серии КР544//Радио. 1984. № 4. С. 59—60.

36. Сентурия С., Уэдлок Б. Электронные схемы и их применение/Пер. с англ. М.: Мир, 1977.

37. Солицев Ю. Высококачественный предварительный усилитель//Радио. 1985. № 4. С. 32—35.

38. Справочник по нелинейным схемам/Пер. с англ./Под ред. Д. Шейнгольда. М.: Мир, 1977.

39. Справочник по электрическим конденсаторам/М. Н. Дьяконов, В. И. Карабанов, В. И. Присняков и др./Под ред. И. И. Четверткова и В. Ф. Смирнова. М.: Радио и связь, 1983.

40. Тимонтеев В. Н., Величко Л. М., Ткаченко В. А. Аналоговые перемножители сигналов в радиоэлектронной аппаратуре. М.: Радио и связь, 1982.

41. Титце У., Шенк К. Полупроводниковая схемотехника: Справочное руководство/Пер. с нем. М.: Мир, 1982.

42. Уокерли Дж. Архитектура и программирование микро-ЭВМ/Пер. с англ. М.: Мир, 1984.

43. Федорков Б. Г., Телец В. А., Дегтяренко В. П. Микроэлектронные цифро-аналоговые и аналого-цифровые преобразователи. М.: Радио и связь, 1984.

44. Функциональные устройства на микросхемах/В. З. Найдеров, А. И. Голованов, З. Ф. Юсупов и др./Под ред. В. З. Найдерова. М.: Радио и связь, 1985.

45. Хоровиц П., Хилл У. Искусство схемотехники. В 2-х томах/Пер. с англ. М.: Мир, 1983.

46. Шахов Э. К., Михотин В. Д. Интегрирующие развертывающие преобразователи напряжения. М.: Энергоатомиздат, 1986.

47. Шевкопляс Б. В. Микропроцессорные структуры. Инженерные решения. М.: Радио и связь, 1986.

48. Шляндин В. М. Цифровые измерительные устройства. М.: Высшая школа, 1981.

49. Щербаков О. А. Физические основы записи информации в ПЗУ//Микропроцессорные средства и системы. 1985. № 3. С. 72—75.

50. Юшин А. Оптроны и оптронные микросхемы на основе фотодиодов//Радио. 1984. № 1. С. 59—62. № 2. С. 59—60.

ОГЛАВЛЕНИЕ

Предисловие	3
Часть первая. ПРИМЕНЕНИЕ АНАЛОГОВЫХ ИС .	5
Глава первая. УСИЛИТЕЛИ С ОТРИЦАТЕЛЬНОЙ ОБРАТНОЙ СВЯЗЬЮ	—
1.1. Интегральные операционные усилители	—
1.2. Расчет цепей, содержащих ОУ, с помощью направленных графов	12
1.3. Инвертирующий и неинвертирующий усилители	18
1.4. Дифференциальные усилители	27
1.5. Некоторые разновидности усилителей с отрицательной обратной связью	35
1.6. Коррекция аддитивной погрешности в усилителях	44
1.7. Гальваническое разделение цепей в усилителях	52
Глава вторая. СТАБИЛИЗАТОРЫ НАПРЯЖЕНИЯ И ТОКА. ПРЕОБРАЗОВАТЕЛИ СОПРОТИВЛЕНИЯ	61
2.1. Стабилизаторы напряжения	—
2.2. Стабилизаторы тока и усилители с токовым выходом	65
2.3. Преобразователи сопротивления в напряжение	74
2.4. Мостовые преобразователи сопротивления в напряжение	80
2.5. ПСН с коррекцией погрешности от нелинейности	84
Глава третья. ЭЛЕКТРОННЫЕ УЗЛЫ НА ОСНОВЕ ОПЕРАЦИОННЫХ УСИЛИТЕЛЕЙ С ЧАСТОТНОЗАВИСИМЫМИ ОБРАТНЫМИ СВЯЗЯМИ	90
3.1. Принципы построения операционных преобразователей	—
3.2. Интегрирующие операционные преобразователи	93
3.3. Активные фильтры	100
3.4. Генераторы синусоидальных колебаний	109
3.5. Релаксационные генераторы на основе ОУ	112
Глава четвертая. ВЫПРЯМИТЕЛИ И ФУНКЦИОНАЛЬНЫЕ ПРЕОБРАЗОВАТЕЛИ	117
4.1. Выпрямители среднего значения	—
4.2. Амплитудные выпрямители	121
4.3. Фазочувствительные выпрямители	122
4.4. Кусочно-линейные функциональные преобразователи	124
4.5. Перемножители напряжений	126

Часть вторая. ПРИМЕНЕНИЕ ЦИФРОВЫХ ИС	133
Глава пятая. ПРОСТЕЙШИЕ ЦИФРОВЫЕ ЦЕПИ	—
5.1. Основные положения алгебры логики	—
5.2. Основные типы цифровых ИС	136
5.3. Параметры цифровых ИС	138
5.4. Синтез комбинационных цепей	142
5.5. Разновидности триггеров в интегральном исполнении	147
5.6. Применение цифровых ИС в импульсных цепях	154
Глава шестая. РЕГИСТРЫ, СЧЕТЧИКИ И УЗЛЫ НА ИХ ОСНОВЕ	162
6.1. Регистры сдвига и кольцевые счетчики	—
6.2. Двоичные счетчики и счетчики с недвоичными коэффициентами пересчета	167
6.3. Синтез счетчиков	174
6.4. Устройства синхронизации и вычитания частот	177
6.5. Преобразователи код — частота	180
Глава седьмая. МИКРОПРОЦЕССОРНЫЕ БИС	183
7.1. Общие сведения о микропроцессорах	—
7.2. Архитектура и режимы работы МП-системы на основе МП КР580ВМ80	187
7.3. Схема включения МП КР580ВМ80	193
7.4. Система команд микропроцессора КР580ВМ80	197
7.5. Схемы включения микропроцессоров КМ1821ВМ85 и КР1810ВМ88	205
7.6. Устройства памяти МП-систем	209
7.7. Устройства ввода — вывода МП-систем	216
Часть третья. ПРИМЕНЕНИЕ АНАЛОГО-ЦИФРОВЫХ ИС	221
Глава восьмая. ПРОСТЕЙШИЕ АНАЛОГО-ЦИФРОВЫЕ ИС	—
8.1. Компараторы	—
8.2. Аналоговые ключи	223
8.3. Интегральный таймер	226
Глава девятая. ЦАП И НЕИНТЕГРИРУЮЩИЕ АЦП	230
9.1. Цифро-аналоговые преобразователи	—
9.2. АЦП последовательного приближения	239
9.3. АЦП параллельного преобразования	248
Глава десятая. ИНТЕГРИРУЮЩИЕ АЦП	251
10.1. Принципы построения интегрирующих АЦП	—
10.2. Интегрирующие преобразователи напряжение — время	256
10.3. Интегрирующие преобразователи напряжение — частота	269
Приложение. СПРАВОЧНЫЕ ДАННЫЕ ИС И КОМПОНЕНТОВ	277
Список литературы	299
	303

Производственное издание

Гутников Валентин Сергеевич

**ИНТЕГРАЛЬНАЯ ЭЛЕКТРОНИКА
В ИЗМЕРИТЕЛЬНЫХ УСТРОЙСТВАХ**

Редактор Ю. В. Долгополова
Художник переплета В. Т. Левченко
Художественный редактор Т. Ю. Теплицкая
Технический редактор А. Г. Рябкина
Корректор Н. Д. Быкова

ИБ № 1790

Сдано в набор 07.12.87. Подписано в печать 11.07.88. М-26422. Формат 84×108^{1/32}. Бумага типографская № 2. Гарнитура литературная. Высокая печать. Усл. печ. л. 15,96. Усл. кр.-отт. 15,96. Уч.-изд. л. 17,93. Тираж 140 000 экз. Заказ 26. Цена 1 р. 30 к.

Энергоатомиздат, Ленинградское отделение.
191065 Ленинград, Д-65, Марсово поле, 1

Владимирская типография Союзполиграфпрома при Госкомиздате СССР.
600000, г. Владимир, Октябрьский проспект, д. 7



BOOKS
BY
C. B.